

LA PRIMERA EXPERIENCIA EN EL DISEÑO DE SISTEMAS DIGITALES SOBRE FPGAS

J. VIEJO, E. OSTUA, M. J. BELLIDO, J. JUAN, D. GUERRERO Y A. MUÑOZ
*Departamento de Tecnología Electrónica. Escuela Técnica Superior de Ingeniería Informática.
Universidad de Sevilla. España.*

Se presenta una práctica de introducción al diseño de sistemas digitales sobre FPGAs. El objetivo es que se pueda realizar en los primeros cursos dedicados a sistemas digitales, para que la formación no sea fundamentalmente teórica sino eminentemente práctica aprovechando la enorme versatilidad que ofrecen las FPGAs. Se plantea como un tutorial con dos partes, una primera parte en la que el alumno desarrolla el trabajo de manera independiente, abarcando desde la especificación del diseño hasta su verificación mediante simulación funcional, y una segunda parte que se desarrolla en el laboratorio, contando con el material necesario para la implementación del diseño y con la presencia del profesor.

1. Introducción

La electrónica, en general, y, quizás más aún, el diseño de sistemas digitales, evolucionan a un ritmo vertiginoso. Esto afecta significativamente a la docencia de estas materias, requiriendo un esfuerzo permanente del docente de puesta al día de contenidos y renovación de materiales para la enseñanza [1].

Por otra parte, el proceso de convergencia europea con respecto al sistema de educación superior plantea una revisión importante de los sistemas de enseñanza y evaluación. Así, uno de los aspectos fundamentales en este proceso es la adaptación al crédito europeo (ECTS: *European Credit Transfer and accumulation System*) [2]. En este nuevo modelo para la medida de la carga docente es necesario tener en cuenta el trabajo que va a desarrollar el alumno, no sólo durante las actividades presenciales sino también de las no presenciales. Esto debe plasmarse en los nuevos materiales docentes que se preparen.

El trabajo que presentamos está encuadrado dentro de la enseñanza de los sistemas digitales y con él pretendemos cubrir las ideas mencionadas anteriormente, esto es, la renovación y puesta al día en cuanto a contenidos y materiales docentes se refiere, así como planificar actividades para el alumno, tanto presenciales como no presenciales. En concreto, proponemos el desarrollo de una práctica dedicada a introducir el diseño de sistemas digitales sobre FPGAs.

Es innegable el auge que están teniendo las FPGAs para el diseño e implementación de sistemas digitales en general, hasta tal punto que hay lugares donde se plantean dedicar una asignatura específica al diseño sobre FPGAs en los primeros cursos de las ingenierías informáticas, electrónicas y otras [3]. Sin llegar a ese punto, sin más que revisar las actas de las últimas conferencias TAEE, podemos comprobar un incremento importante en actividades relacionadas con el diseño sobre FPGAs en las distintas titulaciones y cursos en las universidades españolas en general. En concreto, dentro de nuestro Departamento de Tecnología Electrónica en la Universidad de Sevilla se han llevado a cabo algunas de estas experiencias de diseño sobre FPGAs [4, 5].

El trabajo presentado en [5] es la primera experiencia de diseño sobre FPGAs incorporado a la asignatura de Estructura de Computadores de primer curso de Ingeniería Informática. En él se plantea el

diseño de un sistema secuencial de cierto nivel de complejidad sin ninguna experiencia previa por parte de los alumnos en este tipo de tareas. Precisamente, de la aplicación de esta práctica en la actividad docente de dicha asignatura surge la necesidad de incorporar una nueva práctica que resuelva los problemas detectados en su ejecución. El principal problema estriba en que en [5] el objetivo fundamental es el diseño de sistemas digitales a nivel de transferencia entre registro, dejando la utilización de la FPGA como tecnología de implementación del sistema diseñado. Ahora bien, debido a la inexperiencia de los alumnos en el diseño sobre FPGAs, éste sólo tiene que completar el diseño del sistema con una parte muy pequeña del mismo, mientras que la parte fundamental del diseño se le da ya hecha. Esto impide que el alumno conozca de forma completa todos los pasos del diseño sobre FPGAs y lo que se necesita para hacer que un sistema digital completo se implemente y pueda comprobarse su buen funcionamiento sobre placas de desarrollo con FPGAs.

El trabajo que presentamos aquí pretende resolver este problema principal y, para ello, proponemos una práctica de diseño de sistemas digitales sobre FPGAs donde el alumno tenga necesariamente que realizar todos los pasos del proceso de diseño e implementación. Es importante mencionar que se pretende que pueda ser desarrollada por alumnos que todavía no tengan experiencia en el diseño de sistemas digitales complejos; de esta manera, la práctica puede ser incorporada en cursos de introducción al diseño de circuitos y sistemas digitales. En nuestro caso, se va a incorporar como práctica de la asignatura Estructura de Computadores de primer curso de la titulación de Ingeniería Informática, previa a la práctica presentada en [5].

La metodología docente que hemos planteado para el desarrollo de esta práctica consiste en la elaboración de un tutorial completo de diseño e implementación de un ejemplo de sistema digital sobre FPGA. De esta manera, se plantean dos tipos de trabajos para el desarrollo de la práctica: una primera parte, de carácter no presencial, donde el tutorial sirve de guía al alumno para el desarrollo de las tareas, y que cubre desde la especificación del sistema hasta la simulación del mismo; y una segunda parte de carácter presencial que se realiza en el laboratorio, donde el alumno tiene que llevar a cabo la implementación y comprobación del sistema diseñado. De esta forma, la práctica se adapta bastante bien al planteamiento del crédito europeo.

En el resto del trabajo presentamos, en primer lugar, cuáles son las características y requerimientos de la práctica y, en segundo lugar, presentamos de forma resumida el tutorial elaborado. Por último, comentaremos las conclusiones más importantes.

2. Planteamiento general del tutorial

En este apartado se presentará, en primer lugar, el diseño propuesto para ser desarrollado por parte del alumno, los requerimientos generales de software y hardware, así como la metodología de diseño que el alumno empleará al desarrollar la práctica.

2.1. Diseño propuesto

El ejemplo de diseño que se va a desarrollar paso a paso en este tutorial es el de un contador ascendente módulo 16, que será implementado sobre una placa de desarrollo con FPGA.

Nuestro sencillo sistema digital contará en las entradas con una señal asíncrona de *Clear* y una señal de reloj controlada manualmente para poder evaluar el correcto desarrollo del proceso de cuenta. Ambas señales estarán asignadas a sendos pulsadores de la placa de desarrollo.

La salida del contador se mostrará en un único display siete segmentos en formato hexadecimal, por lo que tendrán que diseñar el correspondiente convertidor para lo cual se les propone utilizar una ROM 16x7 onchip que tendrán que programar y conectar adecuadamente con el sistema principal.

Por último, en el desarrollo de la sesión de laboratorio se le pedirá al alumno que añada una señal de sentido de cuenta *UP/DOWN*, asignándola nuevamente a un pulsador de la placa de desarrollo.

2.2. Requerimientos del tutorial

Para poder realizar correctamente el estudio previo y la posterior sesión en el laboratorio, se debe disponer de:

- herramienta de diseño Xilinx [6] ISE WebPack.
- herramienta de simulación ModelSim [7] Xilinx Edition (incluida en ISE WebPack).
- placa de desarrollo Digilent D2XL [8], con FPGA Xilinx Spartan-2 xc2s30
- placa de expansión Digilent DIO1, proporciona los pulsadores y el display siete segmentos.

Es interesante resaltar que las herramientas software se pueden descargar gratuitamente de [6], por lo que el alumno puede hacer uso de ellas en cualquier equipo al que tenga acceso. Las versiones usadas en esta práctica son exclusivamente para Windows, pero nuevas versiones de las herramientas están disponibles gratuitamente también para Linux.

Las placas de desarrollo con FPGA están disponibles para su uso conectadas en los equipos del laboratorio y la práctica está planteada de forma que no es necesario su manejo hasta la fase final de implementación del diseño, teniendo con antelación el alumno toda la información necesaria para completar su diseño.

2.3. Metodología de diseño planteada

En el desarrollo del tutorial por parte del alumno vamos a seguir una metodología de diseño típica de implementación de sistemas digitales sobre FPGA, como se muestra en la Fig. 2, donde podemos apreciar los diferentes pasos que el alumno va a realizar con esta práctica.

Cabe destacar que el alumno se va a enfrentar por primera vez a una herramienta CAD de este tipo, introduciéndole, entre otros muchos nuevos conceptos, en el proceso de diseño por captura de esquemáticos, la creación de símbolos para entidades y la necesidad del fichero de restricciones UCF para interconectar la FPGA con “el exterior”.

Además se introducirá, también someramente, el concepto de la simulación funcional como paso posterior al diseño y previo a la implementación y el testado onchip, con el que culmina el tutorial propuesto al alumno.

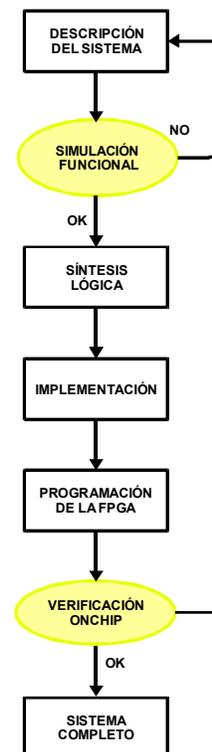


Figura 2. Metodología propuesta.

3. Desarrollo del tutorial

En esta sección vamos a explicar cómo está organizado el tutorial que se ha elaborado. Como dicho tutorial va dirigido a alumnos de primer curso se considera de vital importancia que este manual sea totalmente autocontenido, y que desde una perspectiva práctica afronte cada una de las fases de diseño de la metodología propuesta en el apartado anterior.

Así, en cuanto a la organización del tutorial podemos distinguir dos partes: la primera la realizará el alumno de forma independiente utilizando las herramientas de diseño, englobando ésta las tareas de familiarización con el entorno de trabajo, diseño del sistema digital usando el editor de esquemáticos, simulación del sistema y generación del fichero de restricciones; la segunda parte se realizará durante las dos horas de práctica de laboratorio con presencia del profesor englobando las siguientes tareas: implementación del circuito sobre la placa de desarrollo, testado onchip y modificación del mismo para añadirle mayor funcionalidad. A continuación, pasamos a describir cada una de ellas.

3.1. Familiarización con el entorno de trabajo

Como es habitual en muchas de las prácticas de laboratorio de cualquier curso y titulación, el primer aspecto que es necesario considerar es presentar al alumno el entorno de trabajo que va utilizar. En este sentido, hemos seleccionado el conjunto de herramientas que proporciona el fabricante de FPGAs Xilinx denominado Xilinx ISE WebPack. Así, en esta primera parte del tutorial se explican las diferentes áreas en las que se divide la herramienta principal (*Project Navigator*), y se introduce la creación de un nuevo proyecto. Además, se indica cómo crear ficheros fuentes utilizando los menús.

3.2. Diseño del sistema digital usando el editor de esquemáticos

A la hora de decidir qué tipo de herramienta era la más adecuada para diseñar las diferentes partes del circuito digital, ya sea editor de código VHDL/Verilog ya sea editor de esquemáticos, fue fácil decidirse por esta segunda opción. Esta elección se debe a que este editor presenta una interfaz gráfica donde se ofrece un amplio conjunto de componentes que el alumno puede ir seleccionando, colocando en el área de trabajo e interconectando hasta completar el diseño, sin que esto requiriera ningún conocimiento previo de los alumnos en algún tipo de lenguaje de descripción de hardware. Además, el uso de esta herramienta facilita que el tutorial elaborado sea autocontenido, ya que permite poder incluir en forma de imágenes los esquemáticos de las diferentes partes del sistema, de forma que el alumno pueda completar el manual sin ningún tipo de problema.

El circuito propuesto en el tutorial para que el alumno aprenda a utilizar el editor de esquemáticos se muestra en la Fig. 3. Como se puede observar consiste en un contador ascendente de 4 bits con señal de reset asíncrona conectado a un convertidor de binario a siete segmentos, que nos permite visualizar los resultados en el display siete segmentos de la placa de desarrollo y comprobar si el circuito funciona correctamente.

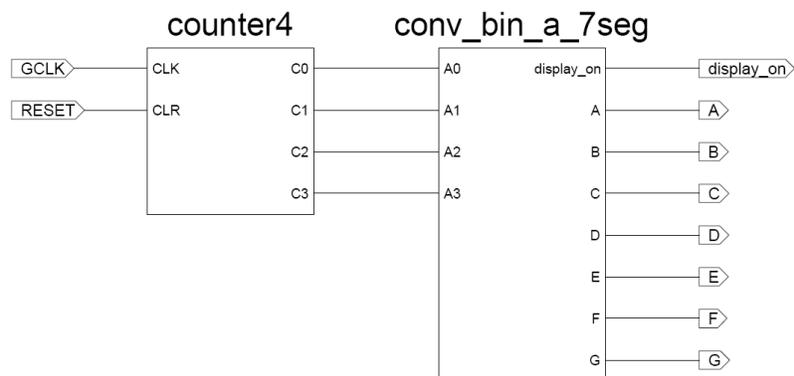


Figura 3. Esquemático del circuito completo.

En lo que se refiere al diseño del contador de 4 bits, se proporciona el esquemático del mismo, de manera que el alumno basándose en éste puede completar el diseño colocando los diferentes componentes necesarios para su diseño: cuatro biestables T con señal asíncrona de *Clear* y dos puertas AND de dos entradas, e interconectándolos como se muestra en dicho esquemático. Además, se enseña al alumno a eliminar conexiones, seleccionar un único segmento de conexión, declarar las señales de entrada/salida del circuito, comprobar que no existe ningún tipo de error y a crear el símbolo asociado al nuevo componente diseñado, de forma que podamos hacer uso del mismo como si se tratara de uno más de la librería.

El convertidor de binario a siete segmentos se encarga de convertir el dato binario de salida del contador en su equivalente en siete segmentos. Esta tarea es fácilmente realizable mediante codificación VHDL, incluso disponemos de una plantilla proporcionada por la herramienta; sin embargo, aprovechando que dentro del programa docente de la asignatura donde se encuadra esta práctica se incluye una primera parte dedicada a memorias, se propuso la implementación de este componente mediante el diseño de una memoria ROM que almacene los valores de los segmentos para cada entrada. Así, la ROM diseñada dispone de 16 posiciones con una anchura del bus de datos de 7 bits. Para su diseño se utiliza 7 componentes ROM16x1 de forma que cada uno debe programarse para almacenar los valores de un segmento tal y como se indica en el tutorial. Además, se añade una señal *display on* que mantiene iluminado el display sobre el que se muestran los resultados. Al igual que ocurre en el diseño del contador, creamos el símbolo asociado a este elemento.

Finalmente, interconectando los dos nuevos componentes creados, se realiza el diseño del circuito completo (Fig. 2).

3.3. Asociación de señales de entrada/salida con los pines de la FPGA

Con esta tarea se pretende que los alumnos aprendan a generar un fichero de restricciones del tipo *Implementation Constraints File*. Así, mediante un ejemplo se aclara a los alumnos la sintaxis que deben utilizar para asociar cada señal de entrada o salida con un pin de la FPGA, y además, se proporciona una tabla con toda la información que el alumno debe conocer para generar dicho fichero.

3.4. Simulación del sistema

La última tarea que el alumno debe realizar de forma independiente consiste en la simulación funcional del sistema utilizando el simulador ModelSim XE. En este proceso, el primer paso consiste en generar los patrones de test. En este sentido, se introduce en el tutorial una herramienta gráfica disponible dentro del entorno de trabajo Xilinx ISE denominada “Editor de formas de onda para simulación”, que facilita en gran medida el proceso de generar los patrones del test. El segundo paso consiste en realizar la simulación en sí misma, de forma que la propia herramienta ISE se encarga de lanzar el simulador ModelSim XE, cargar el proyecto y los patrones de simulación, ejecutándose la simulación durante el tiempo que se haya establecido anteriormente. Finalmente, se introducen algunas opciones interesantes de este simulador, como por ejemplo, agrupar señales para formar un único dato. Con esta acción se habrá completado satisfactoriamente la primera parte del manual.

3.5. Implementación del diseño y testado onchip

Debido a que para realizar la implementación y el testado onchip es necesario disponer del dispositivo programable, esta parte del tutorial está pensada para que se realice durante la sesión de laboratorio. De esta forma, se considera imprescindible que los alumnos dispongan de los ficheros resultantes de los apartados anteriores para poder realizar la práctica.

Conviene decir que todos los procesos (síntesis, implementación y programación de la FPGA) son realizados de forma automática por la herramienta ISE. Así, una vez realizada la programación de la FPGA el alumno comprobará el correcto funcionamiento del circuito interaccionando con el mismo a través de los pulsadores de que dispone.

3.6. Modificaciones del diseño

Esta parte del manual consiste en modificar el diseño del contador de forma que se agregue una señal de selección *UP/DOWN* que indique el sentido de la cuenta: ascendente a 1 y descendente a 0. En este sentido, se proporciona de nuevo al alumno el esquemático del contador modificado y se le indica otras modificaciones que éste debe tener en cuenta: añadir la señal *UP/DOWN* al esquemático principal y conectarla a uno de los 8 conmutadores de que dispone la placa de desarrollo.

4. Conclusiones

Se ha presentado una práctica que puede desarrollarse perfectamente en cualquier asignatura que abarque el diseño de sistemas digitales, y que tenga como misión introducir a los alumnos en el diseño sobre FPGAs. En el planteamiento de la práctica han quedado bien definidos cuáles son las actividades tanto presenciales como no presenciales que debe realizar el alumno, aportando un documento tipo tutorial que permite que el alumno pueda realizar todos los pasos del proceso de diseño de sistemas digitales sobre FPGAs, desde la concepción del diseño hasta su implementación y testado sobre una placa de desarrollo.

5. Agradecimientos

Este trabajo ha sido parcialmente financiado por el proyecto EXC-TIC-1023 de la Consejería de Innovación Ciencia y Empresa de la Junta de Andalucía.

Referencias

- [1] R.J. Colom, R. Gadea y J. Cerdá. *La realización de documentos multimedia para la docencia de la electrónica. Una experiencia con producer. Actas del VI Congreso de Tecnologías Aplicadas a la Enseñanza de la Electrónica*, Valencia (2004).
- [2] *Programa de Convergencia Europea. El crédito europeo*. Documento editado por la ANECA: www.aneca.es/publicaciones/docs/publi_credito%20europeo.pdf
- [3] W.K. Mak. *The design of a Graduate FPGA Design and Automation Course. Proceedings of the 4th European Workshop on Microelectronics Education*, pp. 1167-1170, Bayona, Spain, 2002.
- [4] C. J. Jiménez, A. Barbancho y M. Valencia. *Realización de prácticas de electrónica digital con un esquema de documentación jerarquizada. Actas del VI Congreso de Tecnologías Aplicadas a la Enseñanza de la Electrónica*, Valencia (2004).
- [5] C. J. Jiménez, C. Baena, M. Valencia y E. Ostúa. *Introducción de dispositivos programables en prácticas de laboratorio. Actas del VII Congreso de Tecnologías Aplicadas a la Enseñanza de la Electrónica*, Madrid (2006).
- [6] *Xilinx ISE WebPack*: <http://www.xilinx.com/>
- [7] *Mentor Graphics: The EDA Technology Leader*: <http://www.mentor.com/>
- [8] *Digilent D2XL System Board*: <http://www.digilent.cc/Data/Products/D2XL/D2XL-rm.pdf>