

Trabajo Fin de Grado
Grado en Ingeniería de las Tecnologías Industriales

Algoritmos Flexibles de Seguimiento de Potencia
para Sistemas Fotovoltaicos

Autor: Jerónimo Chacopino García

Tutor: Sergio Vázquez Pérez

Dpto. de Ingeniería Electrónica
Escuela Técnica Superior de Ingeniería
Universidad de Sevilla

Sevilla, 2020



Trabajo Fin de Grado
Grado en Ingeniería de las Tecnologías Industriales

Algoritmos Flexibles de Seguimiento de Potencia para Sistemas Fotovoltaicos

Autor:

Jerónimo Chacopino García

Tutor:

Sergio Vázquez Pérez

Profesor titular

Dpto. de Ingeniería Electrónica
Escuela Técnica Superior de Ingeniería
Universidad de Sevilla

Sevilla, 2020

Trabajo Fin de Grado: Algoritmos Flexibles de Seguimiento de Potencia para Sistemas Fotovoltaicos

Autor: Jerónimo Chacopino García

Tutor: Sergio Vázquez Pérez

El tribunal nombrado para juzgar el trabajo arriba indicado, compuesto por los siguientes miembros:

Presidente:

Vocales:

Secretario:

Acuerdan otorgarle la calificación de:

Sevilla, 2020

El Secretario del Tribunal

*A todos aquellos que me han
acompañado a lo largo de mi
carrera.*

Agradecimientos

A mi tutor Sergio, por enseñarme y guiarme en la realización de este proyecto. Por su esfuerzo y dedicación durante todo el proceso para hacerlo posible.

A Abraham, por todo lo que me ha enseñado sobre el diseño de PCB.

A Rubén, por sus valiosas aportaciones en el ámbito de control.

Al Departamento de Ingeniería Electrónica, por toda la ayuda que he recibido para realizar este trabajo.

A mis abuelos, mis padres, mi hermano y toda mi familia, por todo el apoyo que me han dado a lo largo de estos años.

A Cristina, la persona que más me inspira y más fuerza me da.

Jerónimo Chacopino García

Sevilla, 2020

Resumen

El objetivo del presente proyecto consiste en la simulación de modelos donde implementar algoritmos flexibles de seguimiento de potencia en sistemas fotovoltaicos. Con tal fin, se realizan pruebas con distintos algoritmos de control para analizar sus resultados. Se utilizarán tanto algoritmos de MPPT (como el método P&O), como algoritmos de FPPT. Los modelos serán realizados mediante el software Simulink y contienen un sistema adecuado cuyos lazos de control y características permiten la implementación de este tipo de algoritmos.

Para demostrar su validez se llevarán a cabo una serie de simulaciones que permitan comprobar su adecuado funcionamiento. Se propone que el desarrollo de las mismas tenga lugar en el simulador en tiempo real y compacto denominado OP4510. Dicho modelo de OPAL contiene una FPGA, que permite ofrecer una mayor exactitud a los modelos.

Se necesitan realizar unas placas de circuito impreso con las que interactuar con las entradas y salidas del simulador en tiempo real. Consisten en un total de 32 salidas digitales, 32 entradas digitales, 16 salidas analógicas y 16 entradas analógicas.

Las tareas necesarias para desarrollar este proyecto se realizan en el departamento de Ingeniería Electrónica de la Universidad de Sevilla. Las principales tareas son:

- Diseño de modelos de control de sistemas fotovoltaicos.
- Diseño de PCB para las entradas/salidas del simulador en tiempo real.

Asimismo, se realizan pruebas para comprobar la validez de los modelos realizados. Gracias a la posible interacción con el simulador en tiempo real, la complejidad de las simulaciones aumenta ofreciendo unos resultados más próximos a la realidad.

Abstract

The objective of this project is to simulate models with which to implement flexible power monitoring algorithms in photovoltaic systems (PV). To this end, tests will be carried out with different control algorithms in order to analyze their results.

Both MPPT algorithms, such as the P&O method, and FPPT algorithms will be used. The models will be made by using the Simulink software and contain a suitable system whose control loops and circuit characteristics allow the implementation of this type of algorithms.

To demonstrate the validity of the models, a series of simulations will be carried out in order to check their proper performance. The compact, real-time simulator OP4510 is proposed to implement these simulations, who contains an FPGA which allow to offer greater accuracy to the models.

A number of PCB need to be made to interact with the inputs and outputs of the real-time simulator. They consist of a total of 32 digital outputs, 32 digital inputs, 16 analog outputs and 16 analog inputs.

The project takes place in the Electronic Engineering Department of the University of Seville. The main tasks are:

- The design of control models for photovoltaic systems.
- The design of PCB for the inputs/outputs of the real-time simulator.

In addition, tests are carried out to check the validity of the models made. Thanks to the posible interaction with the real-time simulator, the complexity of the simulations increases, offering results that are closer to reality.

Índice

Agradecimientos	viii
Resumen	x
Abstract	xi
Índice	xii
Índice de Tablas	xiv
Índice de Figuras	xv
Índice de Abreviaturas	xvii
1 Introducción	1
1.1 <i>Situación Energética</i>	1
1.2 <i>Sistema Fotovoltaico</i>	1
1.3 <i>Punto de Máxima Potencia. Curva PV</i>	2
2 Modelo del Sistema	5
2.1 <i>Modelo Inversor Trifásico</i>	5
2.2 <i>Modelo Convertidor Boost</i>	6
2.3 <i>Modelo Campo Paneles Fotovoltaicos</i>	6
3 Sistemas de Control	9
3.1 <i>Algoritmos MPPT</i>	9
3.1.1 <i>Algoritmo “Perturbar y Observar” (P&O)</i>	9
3.1.2 <i>Algoritmo Conductancia Incremental (IC)</i>	10
3.2 <i>Algoritmos FPPT</i>	11
3.2.1 <i>FPPT de Paso Adaptativo</i>	11
3.3 <i>Lazos de Control</i>	13
3.3.1 <i>Lazo Externo</i>	13
3.3.2 <i>Lazo Interno</i>	14
3.4 <i>Modulación PWM</i>	15
3.4.1 <i>Generación Señales de Referencia</i>	15
3.4.2 <i>PWM Convertidor DC/DC</i>	15
3.4.3 <i>PWM Inversor</i>	16
3.5 <i>Transformada de Clarke</i>	17
3.6 <i>Transformada de Park</i>	18
4 Sistemas en Tiempo Real	19
4.1 <i>Introducción</i>	19
4.1.1 <i>Objetivos y Contexto</i>	19
4.1.2 <i>Descripción del Simulador OPAL-RT</i>	19
5 Diseño y Rutado de las PCB	22
5.1 <i>Placas Digitales de Entrada/Salida</i>	22
5.1.1 <i>Introducción</i>	22
5.1.2 <i>Diseño de Entradas/Salidas</i>	23
5.1.2.1 <i>Filtro Alimentación</i>	23
5.1.2.2 <i>Damping Circuit</i>	23

5.1.2.3	Resistencias Pull-Down	23
5.1.2.4	Resistencias LED	24
5.1.3	Componentes	25
5.1.4	Rutado	26
5.1.4.1	Pines 0-15	27
5.1.4.2	Pines 16-31	29
5.2	<i>Placas Analógicas de Entrada/Salida</i>	33
5.2.1	Introducción	33
5.2.2	Diseño Entradas Analógicas	33
5.2.3	Diseño Salidas Analógicas	39
5.2.4	Componentes	42
5.2.5	Rutado	43
5.3	<i>Pruebas de Verificación</i>	48
5.3.1	Fuente de Alimentación	49
5.3.2	Conectores de Fibra	50
6	Simulaciones de Modelos	51
6.1	<i>Modelo MPPT: P&O</i>	51
6.2	<i>Modelo FPPT-BNS</i>	54
6.3	<i>Comparativa MPPT-FPPT</i>	57
6.4	<i>Modelo E/S con RT-LAB</i>	58
7	Conclusiones	64
	Referencias	65

ÍNDICE DE TABLAS

Tabla 3-1. Características Curvas PV	7
Tabla 4-1. Canales según tipo de E/S	21
Tabla 5-1. Características Entradas Digitales	22
Tabla 5-2. Características Salidas Digitales	22
Tabla 5-3. Componentes Placas Digitales pines 0-15	25
Tabla 5-4. Componentes Placas Digitales pines 16-31	26
Tabla 5-5. Características Entradas Analógicas	33
Tabla 5-6. Características Salidas Analógicas	33
Tabla 5-7. Componentes Placas Analógicas (Diferencial) pines 0-15	42
Tabla 5-8. Componentes Placas Analógicas (Búfer) pines 0-15	43
Tabla 5-9. Valores Corriente Conectores Fibra	49
Tabla 6-1. “DataOut port number” para las entradas	60
Tabla 6-2. “DataIn port number” para las salidas	61

ÍNDICE DE FIGURAS

Figura 1: parque solar [2].	1
Figura 2: esquema de un sistema fotovoltaico con conexión a red [4].	2
Figura 3: curvas I-V y P-V características de un panel fotovoltaico [5].	3
Figura 4: ejemplos del comportamiento de curvas P-V ante cambios en irradiancia y temperatura [7].	4
Figura 5: modelo planta de estudio.	5
Figura 6: modelo de inversor.	5
Figura 7: modelo convertidor elevador.	6
Figura 8: curvas características del campo de paneles para unas condiciones de 1000W/m ² y 25°C.	7
Figura 9: diagrama de control del algoritmo P&O [9].	9
Figura 10: diagrama de control del algoritmo IC [9].	10
Figura 11: diagrama de control del algoritmo FPPT [10].	11
Figura 12: diagrama del reset del algoritmo FPPT [10].	12
Figura 13: lazo externo Inversor.	13
Figura 14: lazo externo Boost.	14
Figura 15: lazo interno de control del inversor.	15
Figura 16: lazo interno Boost.	15
Figura 17: diagrama de control de señales del convertidor Boost.	16
Figura 18: diagrama de control de señales del inversor.	16
Figura 19: transformada de Clarke de ejes abc a ejes $\alpha\beta$.	17
Figura 20: esquema sincronización PLL.	18
Figura 21: transformada de Park de ejes $\alpha\beta$ a ejes dq.	18
Figura 22: modelo OP4510 [11].	19
Figura 23: arquitectura OP4510 [12].	20
Figura 24: esquema diseño físico OP4510 [13].	20
Figura 25: parte posterior OP4510 [14]	21
Figura 26: esquema filtro de tensión de alimentación.	23
Figura 27: esquema Damping Circuit.	23
Figura 28: circuito para Tx y Rx fibra recomendado en datasheet [15].	24
Figura 29: PCB Digitales pines 0-15 Nivel I.	27
Figura 30: PCB Digitales pines 0-15 Nivel II.	28
Figura 31: PCB Digitales pines 16-31 Nivel I.	29
Figura 32: PCB Digitales pines 16-31 Nivel II.	30
Figura 33: PCB Digitales pines 0-15 capa Bottom.	31
Figura 34: PCB Digitales pines 0-15 capa Top.	31

Figura 35: montaje PCB e/s digitales pines 0-15.	32
Figura 36: esquema LV-25-P.	34
Figura 37: esquema de A.O. no inversor [16].	34
Figura 38: circuito LTspice para sensor LV-25-P.	35
Figura 39: tensión de salida del circuito sensor LV-25-P.	36
Figura 40: esquema LA-25-P.	36
Figura 41: circuito sensor LA-25-P con fuente de ruido.	37
Figura 42: tensión de salida con ruido del circuito con sensor LA-25-P.	38
Figura 43: circuito LTspice sensor LA-25-P con filtro de ruido.	38
Figura 44: tensión de salida con ruido filtrado del circuito con sensor LA-25-P.	39
Figura 45: circuito placas analógicas modelo diferencial.	40
Figura 46: corriente de salida del circuito de placas analógicas modelo diferencial.	40
Figura 47: circuito placas analógicas modelo seguidor de tensión.	41
Figura 48: corriente de salida del circuito de placas analógicas modelo seguidor de tensión.	41
Figura 49: PCB Analógicas (Diferencial) Nivel I.	44
Figura 50: PCB Analógicas (Diferencial) Nivel II.	45
Figura 51: PCB Analógicas (Seguidor de Tensión) Nivel I.	46
Figura 52: PCB Analógicas (Seguidor de Tensión) Nivel II.	47
Figura 53: uso de multímetro para comprobar la continuidad de la placa.	48
Figura 54: comprobación de distancias entre conexiones.	48
Figura 55: esquema conexión fibra.	50
Figura 56: modelo Simulink control P&O.	51
Figura 57: gráfica potencia control P&O con perturbación media.	51
Figura 58: gráficas de tensión y corriente control P&O con perturbación media.	52
Figura 59: gráfica potencia control P&O con perturbación elevada.	52
Figura 60: gráfica potencia control P&O con perturbación mínima.	53
Figura 61: modelo Simulink control BNS-FPPT.	54
Figura 62: gráfica potencia control BNS-FPPT.	55
Figura 63: gráfica de tensión y corriente control BNS-FPPT.	55
Figura 64: comparativa control P&O y BNS-FPPT en MPP.	57
Figura 65: modelo E/S RT-LAB.	58
Figura 66: subsistema SM modelo E/S RT-LAB.	59
Figura 67: bloques entradas digitales.	59
Figura 68: bloque entradas analógicas.	60
Figura 69: bloque salidas digitales.	61
Figura 70: bloque salidas analógicas.	61
Figura 71: subsistema SC modelo E/S RT-LAB.	62
Figura 72: bloques para interactuar con E/S digitales en subsistema SC.	63
Figura 73: bloques para interactuar con E/S analógicas en subsistema SC.	63

Índice de Abreviaturas

A.O	Amplificador Operacional
HIL	Hardware in the Loop
RCP	Rapid Control Prototyping
PCB	Printed Circuit Board
DC	Direct Current
AC	Alternating Current
PV	Photovoltaic System
MPP	Maximun Power Point
MPPT	Maximun Power Point Tracking
FPPT	Flexible Power Point Tracking
P&O	Perturbance and Observe
IC	Incremental Conductance

1 INTRODUCCIÓN

1.1 Situación Energética

En la actualidad, la situación de la producción energética está evolucionando hacia la utilización, cada vez en mayor medida, de fuentes de energías renovables. Todo ello con el objetivo de reducir el consumo de fuentes contaminantes más convencionales.

En el año 2018, la producción de energías renovables en España se situó en torno al 40% de la producción total. Porcentaje el cual se prevé aumentar [1].



Figura 1: parque solar [2].

La Unión Europea aprobó en el año 2018 un acuerdo que fomenta el uso de energía procedente de fuentes renovables [3]. Es decir, existe un impulso real para estos tipos de energías.

Entre las distintas energías renovables destaca la energía solar, la cual es aquella proveniente del sol y es, por tanto, la principal fuente energética del planeta. Para aprovechar esta energía, se hace uso de paneles compuestos por células fotovoltaicas que la transforman en energía eléctrica. En la Figura 1 se observa un ejemplo de parque solar.

El sol es una fuente de energía inagotable, aunque el bajo rendimiento del panel fotovoltaico es un problema. Para solucionar el problema, el panel debe de producir la máxima potencia posible y la mayor parte del tiempo. Esto puede lograrse mediante el uso de algoritmos de seguimiento de potencia y del punto de máxima producción de potencia.

1.2 Sistema Fotovoltaico

Un sistema fotovoltaico consiste en un conjunto de equipos con los que transformar la energía solar en energía eléctrica (DC).

La cantidad de energía generada depende del número de módulos instalados, las condiciones meteorológicas, orientación de los paneles, inclinación, potencia nominal, etc. Los componentes que forman el sistema se observan en la Figura 2 y son los siguientes:

- Paneles Fotovoltaicos: encargados de transformar la energía del sol en energía eléctrica (en corriente continua) con ayuda de las celdas solares. En estas celdas es donde se produce el efecto fotovoltaico.
- Inversor: transforma la corriente continua (DC) en alterna (AC). Necesario si la instalación fotovoltaica se encuentra conectada a la red eléctrica y para aquellos equipos o cargas que requieran de corriente alterna.
- Convertidor DC/DC: se utiliza para transformar la corriente continua al valor deseado. Se encuentra conectado entre el campo de paneles y el inversor.
- Filtro de conexión a la red: formado por bobinas en serie en cada fase. Evita que se inyecte a la red frecuencias parásitas de alta frecuencia procedentes de la conmutación de la propia fuente y recibe, además, todo lo que viene desde la red.

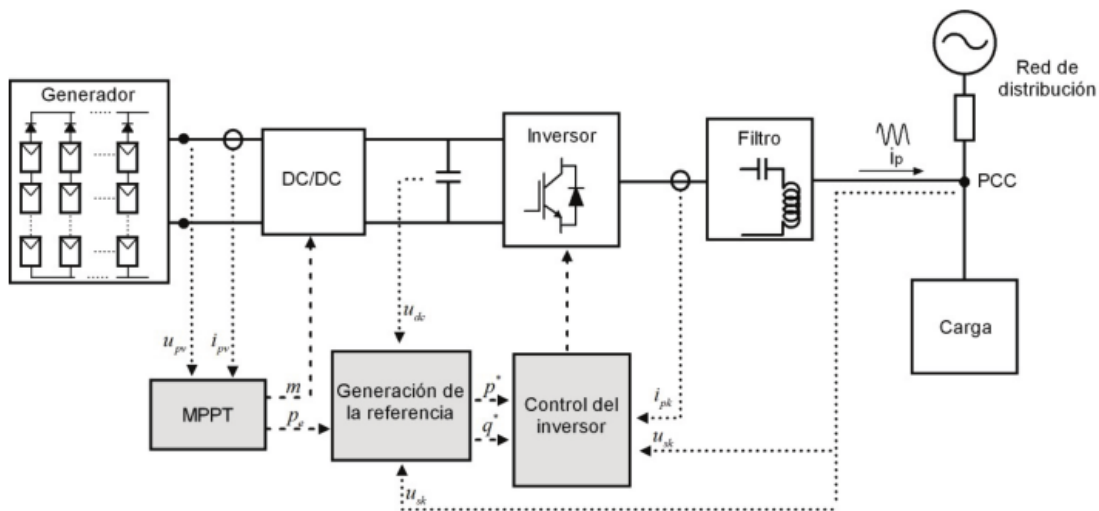


Figura 2: esquema de un sistema fotovoltaico con conexión a red [4].

1.3 Punto de Máxima Potencia. Curva PV

Como el rendimiento de los paneles fotovoltaicos es relativamente bajo (entorno al 20%), es muy conveniente operar en el punto de máxima potencia (MPP) con tal de aprovechar el recurso energético y compensar el bajo nivel de rendimiento de los paneles. El problema es que este punto cambia continuamente, ya que se ve influenciado por magnitudes como la irradiancia o la temperatura, principalmente. Por ello se requiere de un sistema de seguimiento del punto de máxima potencia (MPPT) donde la conversión de energía en el panel es la mayor posible. Esta técnica es ampliamente utilizada en sistemas fotovoltaicos, para maximizar la generación de potencia.

De modo que, buscando mejorar la eficiencia del sistema fotovoltaico se implantan una serie de algoritmos de control. Para lograrlo se hace uso de algoritmos de seguimiento MPP, control de los propios componentes y lazos del sistema, para que se produzcan las condiciones óptimas de producción.

Los paneles solares poseen curvas características de funcionamiento, ya sea de un módulo individual o de toda una planta. Estas curvas pueden observarse en la Figura 3 y muestran el comportamiento y la potencia generada ante distintos valores que adquiere de tensión y corriente.

Estas curvas se dividen en la curva Potencia-Voltaje (P-V) y la curva Intensidad-Voltaje (I-V). En la curva P-V se encuentra el punto donde se produce la máxima potencia posible, que se encuentra en el punto más alto de la curva y que posee una tensión característica. Si se busca ese valor de tensión en la curva I-V, se encuentra el valor de la corriente que se da en el punto de máxima potencia (MPP) [5].

Con los datos de tensión y corriente se puede realizar una correcta inicialización del algoritmo de seguimiento y que se mantenga en el valor adecuado.

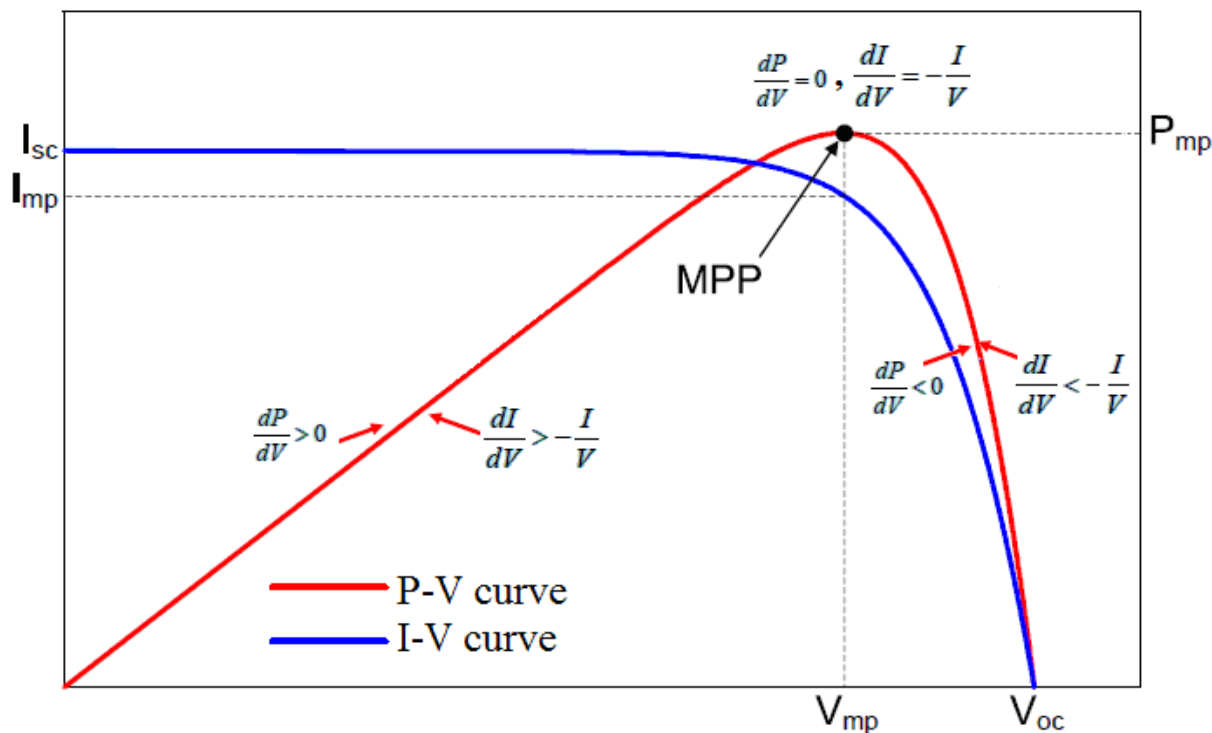


Figura 3: curvas I-V y P-V características de un panel fotovoltaico [5].

En la Figura 3 se representan las curvas características del funcionamiento de un panel fotovoltaico donde se ha indicado el punto MPP. Se definen las variables que aparecen en la imagen como:

- V_{mp} : tensión del punto de máxima potencia.
- V_{oc} : tensión de circuito abierto.
- I_{mp} : corriente del punto de máxima potencia
- I_{sc} : corriente de cortocircuito.
- P_{mp} : potencia máxima alcanzable.

Como se ha mencionado anteriormente, las magnitudes como la irradiancia y la temperatura afectan al comportamiento del campo de paneles, a su producción de energía y, por tanto, sus curvas características se ven afectadas.

La irradiancia es una magnitud que indica la medida de radiación solar que llega hasta el panel en unidades de potencia instantánea por unidad de superficie W/m^2 . Mientras mayor es la irradiancia, mayor es la cantidad de energía que le llega al panel y que puede transformar en electricidad. La intensidad de cortocircuito aumenta proporcionalmente con la irradiancia, mostrando una variación lineal con ella.

La temperatura que alcanza el panel tiene un efecto perjudicial en el rendimiento de éste ya que, al aumentar la temperatura, la potencia disminuye considerablemente, mientras que la intensidad aumenta. (aunque la variación es tan pequeña que puede considerarse constante). En cuanto al efecto que tienen sobre las curvas, un aumento de la temperatura se traduce en una curva más pequeña y con menor rango de tensión. Un aumento de la irradiancia hace crecer la altura de la curva, alcanzándose potencias superiores [6].

En la Figura 4 se muestra gráficamente cómo afecta la variación de irradiancia y temperatura a las curvas.

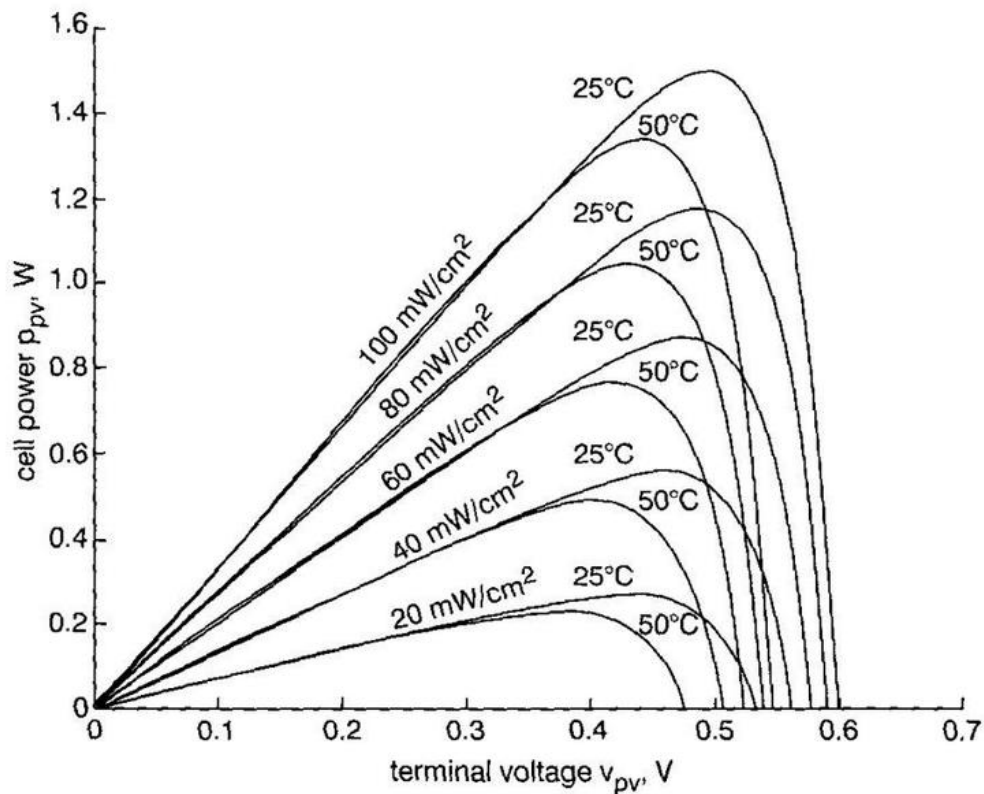


Figura 4: ejemplos del comportamiento de curvas P-V ante cambios en irradiancia y temperatura [7].

2 MODELO DEL SISTEMA

Se pretende simular una planta formada por un campo de paneles fotovoltaicos conectado a un convertidor DC/DC elevador que alimenta a un inversor conectado a la red mediante un filtro de red. El modelo Simulink con el que realizar las simulaciones se encuentra representado en la Figura 5.

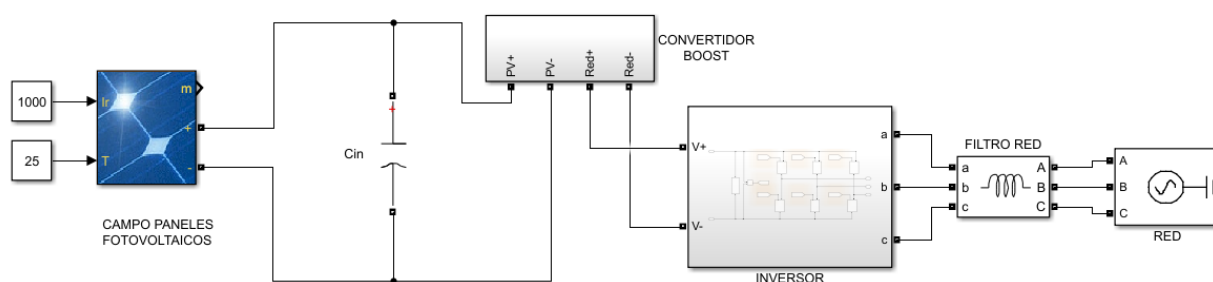


Figura 5: modelo planta de estudio.

Con ayuda de distintos lazos de control y uso de métodos de producción de potencia, se buscará regular la potencia que genera el sistema, su extracción y su posterior inyección a la red.

2.1 Modelo Inversor Trifásico

El inversor trifásico del sistema, representado en la Figura 6 se encarga de transformar la corriente continua a la salida del convertidor elevador en corriente alterna y de evacuar la energía de los paneles hacia la red eléctrica. Realiza la tarea de regular la tensión del condensador C_r que se encuentra a la salida del convertidor Boost. Este condensador es la fuente de continua que el inversor transforma en alterna. Para lograrlo, calcula la potencia activa que el convertidor debe intercambiar con la red con tal de mantener fija la tensión del condensador.

Las señales de disparo de los IGBT vienen dadas por su bloque de modulación PWM, al cual llegan señales de los lazos de control para garantizar las restricciones.

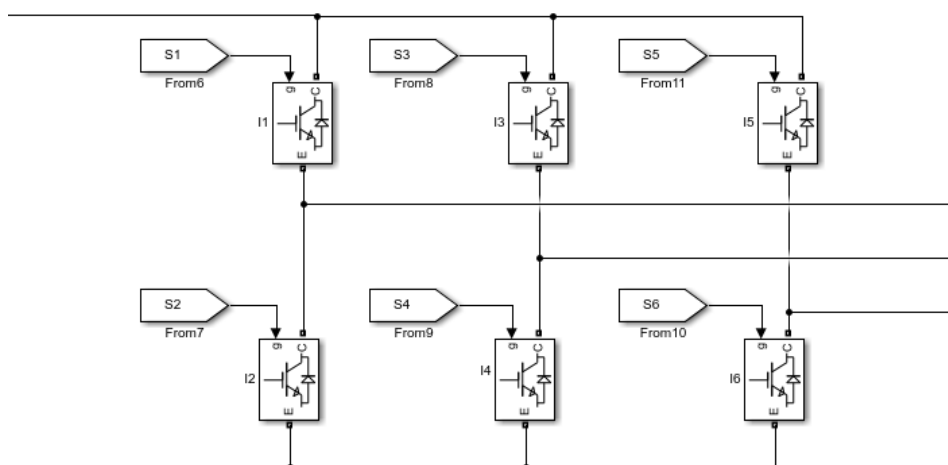


Figura 6: modelo de inversor.

El inversor se conecta a la red a través de un filtro que consiste en un dispositivo formado por bobinas que filtra perturbaciones en ambos sentidos, tanto desde el equipo a la red como desde la red al equipo. En el caso de la simulación se utiliza un filtro de inductancias con valor $L = 5mH$ en cada una de las fases del sistema.

2.2 Modelo Convertidor Boost

El convertidor DC/DC elevador representado en la Figura 7, transforma una tensión de entrada en otra tensión de salida que es mayor que la de la entrada y se encarga de controlar la potencia extraída del campo de paneles fotovoltaicos.

Es necesario adaptar la medida de la tensión a la salida de los paneles a la tensión fija del condensador C_r y así poder trabajar con el campo de paneles en el punto deseado. El condensador C_{in} sustituye a la fuente de tensión de entrada de un convertidor DC/DC y toma el valor de tensión del campo de paneles, pues dentro del propio convertidor elevador se incluyen los algoritmos de seguimiento del punto de máxima potencia. La salida de estos algoritmos proporciona una tensión de referencia para el campo de paneles que debe seguir para alcanzar la potencia de referencia deseada. El lazo interno proporciona otra tensión de referencia que le permite, mediante un bloque PWM, generar las señales que reciben los dos IGBT del convertidor elevador.

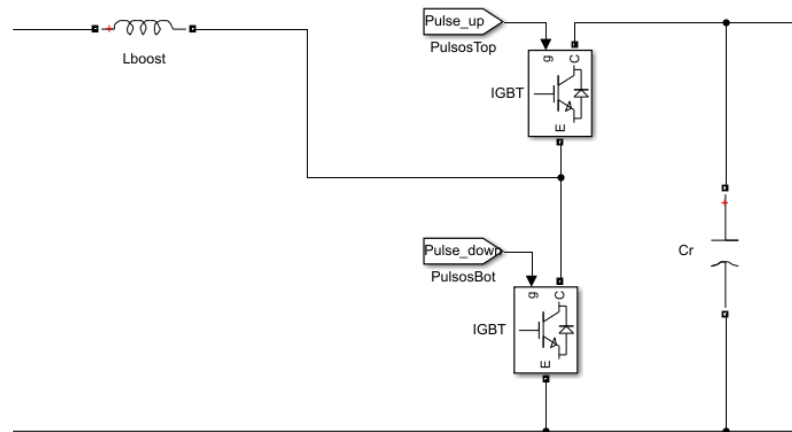


Figura 7: modelo convertidor elevador.

En el modelo se han utilizado los valores de condensador $C_{in} = 500\mu F$, con una tensión inicial de $400V$, una bobina L_{boost} de $5mH$ y a la salida del convertidor se encuentra el condensador $C_r = 3.3mF$ con tensión inicial de $750V$.

2.3 Modelo Campo Paneles Fotovoltaicos

Se pretende configurar un campo de paneles cuya potencia pico se encuentre entre los 10 y $20kW$ a unas condiciones estándar de medida de los paneles. Estas condiciones estándar consisten en establecer una temperatura de $25^{\circ}C$ y una irradiancia de $1000W/m^2$. Para lograr una generación de potencia como la que se pide, se hace uso de un campo de paneles fotovoltaicos formado por 6 líneas paralelas de 8 paneles en serie cada una. Es decir, un total de 48 paneles fotovoltaicos en los que se utiliza el modelo de panel SunPower PL-SUNP-SPR-305.

En la Figura 8 se muestran las curvas características I-V y P-V del conjunto del campo de paneles con las que se puede extraer información sobre el punto de máxima potencia y los valores de funcionamiento de las tensiones y corrientes. En la Tabla 3-1 se destacan variables importantes de los paneles que se utilizan en el diseño de los parámetros de control.

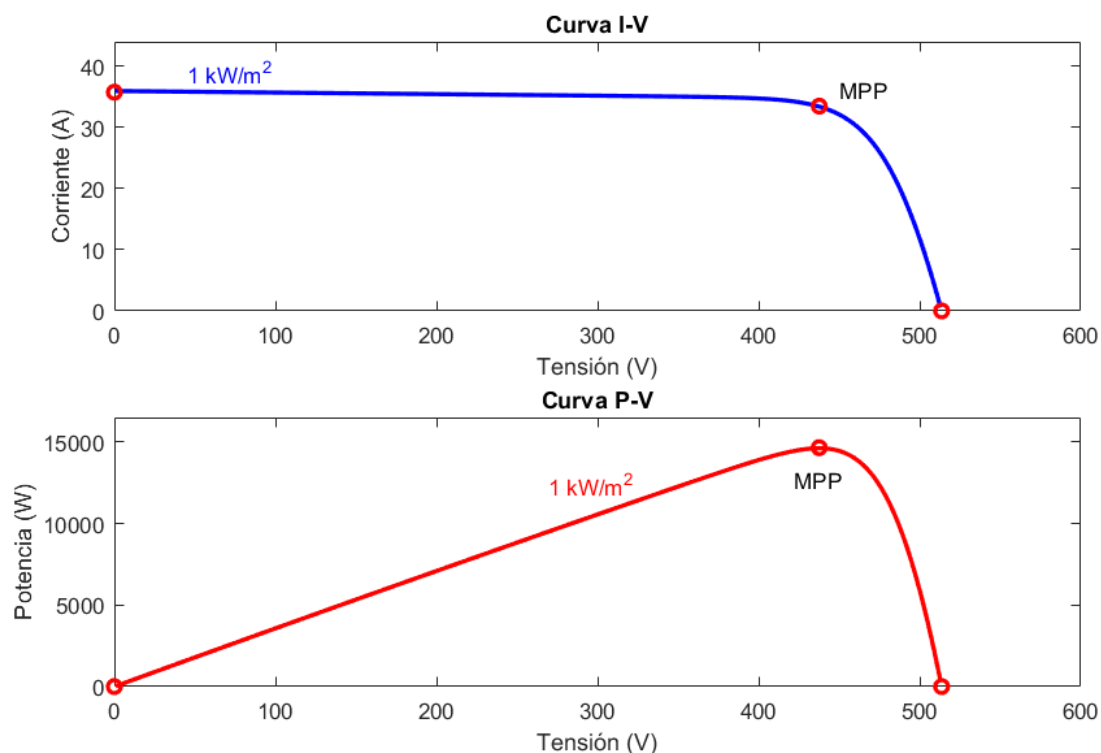


Figura 8: curvas características del campo de paneles para unas condiciones de $1000W/m^2$ y $25^{\circ}C$.

El campo de paneles presenta una conexión mixta de las placas solares. En esta configuración, las ramas poseen paneles conectados en serie y, a su vez, estas ramas están conectadas en paralelo entre sí. Se trata de una configuración empleada en situaciones en las que las corrientes y las tensiones de salida deben tomar unos valores muy determinados. En cada rama se tiene la misma tensión de salida que será el resultado de la suma de las tensiones de los paneles en serie, mientras que la corriente de salida será la suma de la de cada una de las ramas conectadas en paralelo [8].

$$I_{sc} = 5.96 * 6 = 35.76A$$

$$V_{oc} = 64.2 * 8 = 513.6V$$

Tabla 3-1. Características Curvas PV

Variables	Módulo	Planta
V_{mp}	54.7V	437.6V
V_{oc}	64.2V	513.6V
I_{mp}	5.58A	33.48A
I_{sc}	5.96A	35.76A
P_{mp}	305.23W	14668.8W

La tensión del campo de paneles se controla mediante el lazo de control interno del convertidor elevador. Para alcanzar una tensión de referencia deseada se implementan algoritmos de seguimiento de potencia, que modifican la tensión de los paneles para que corresponda con la necesaria para la producción de la potencia de referencia en las curvas características de los paneles.

En líneas generales, el comportamiento del sistema se traduce en lo siguiente: el inversor fija una potencia de intercambio con la red que podrá ser máxima o con valor de una referencia deseada, para lo que regula la tensión del condensador C_r . El convertidor elevador se encarga de adaptar la tensión de salida de los paneles a la propia tensión del condensador C_r , que necesita el inversor y para ello actúa sobre la tensión del campo de paneles mediante uso de algoritmo de seguimiento de potencia, aplicando una tensión de referencia deseada.

3 SISTEMAS DE CONTROL

3.1 Algoritmos MPPT

3.1.1 Algoritmo "Perturbar y Observar" (P&O)

Se trata del algoritmo "Perturbance and Observe" que, como su nombre indica, consiste en perturbar la tensión de funcionamiento para garantizar que se alcance la potencia máxima del sistema. Para ello se tiene en cuenta también la corriente de salida de los paneles I_{pv} . Es muy utilizado pues presenta una implementación realmente sencilla. El procedimiento que debe seguir viene detallado en la Figura 9 y es el siguiente:

Se modifica la tensión de operación de los paneles V_{pv} y se observa cómo ese cambio afecta a la potencia de salida. Si el incremento de la potencia es positivo, significa que la potencia ha aumentado, pero el punto de máxima potencia no ha sido alcanzado. De modo que se realiza la misma variación en la tensión (ya sea aumento o disminución) que haya causado ese incremento en la potencia.

En el caso en que el incremento de potencia fuese negativo, significa que la potencia ha disminuido y debe de realizarse la variación de tensión opuesta a la que haya causado ese decremento en la potencia. Una vez alcanzado el punto de máxima potencia, se consigue que el punto de operación oscile alrededor de él, lo que se traduce en una menor captura de energía que si estuviera operando en el MPP.

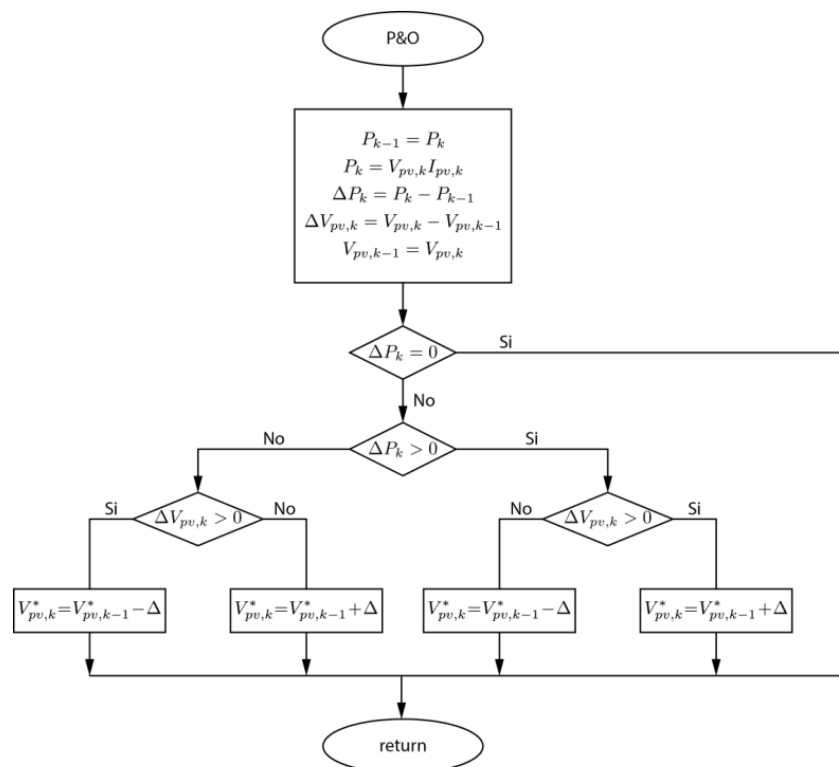


Figura 9: diagrama de control del algoritmo P&O [9].

3.1.2 Algoritmo Conductancia Incremental (IC)

El método de Conductancia Incremental se basa en que la pendiente en el punto de máxima potencia es nula, es decir, que la derivada de la potencia con respecto a la tensión es nula en el MPP. El esquema de control se muestra en la Figura 10.

El procedimiento es el siguiente: se realiza una comparación de la conductancia incremental $\frac{\Delta I_k}{\Delta V_k}$ con la conductancia incremental instantánea $\frac{I_k}{V_k}$ en un sistema fotovoltaico como el propuesto. Dependiendo del resultado, la tensión se reduce o incrementa hasta que el punto de máxima potencia sea alcanzado. Este algoritmo presenta ciertas ventajas respecto al método P&O ya que, una vez alcanzado el punto de máxima potencia, la tensión permanece constante en vez de oscilar alrededor del punto. Y permite detectar con mayor eficacia los sentidos incrementales en la variación de la radiación.

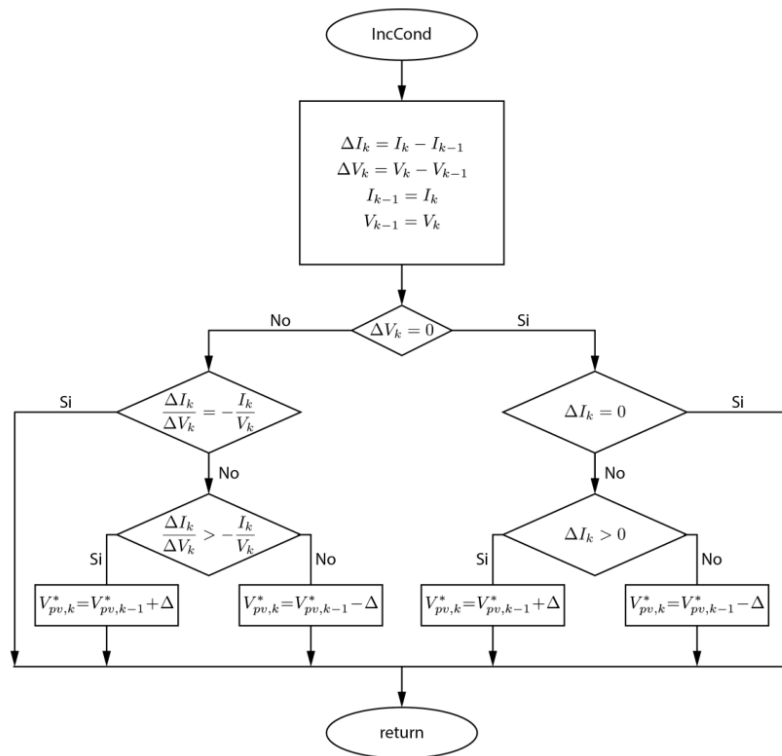


Figura 10: diagrama de control del algoritmo IC [9].

3.2 Algoritmos FPPT

Se trata de un tipo de control que soluciona el problema de las nuevas normativas de operación de las plantas fotovoltaicas, como que tenga una determinada reserva de la capacidad de producción para contribuir a la estabilidad de la red eléctrica. Su objetivo es regular la potencia de salida de los paneles a un cierto valor de referencia. De acuerdo con la potencia fijada como referencia, el punto de operación se moverá hacia un lado del punto de máxima potencia (MPP). Cuando la potencia fijada como referencia sea inalcanzable, el punto de trabajo al que sigue el sistema será el MPP.

3.2.1 FPPT de Paso Adaptativo

Caracterizado por una implementación realmente complicada debido al elevado número de parámetros de diseño, aunque presenta buen comportamiento estacionario. Divide la curva PV en dos zonas alrededor del punto MPP, las cuales se pueden considerar como un conjunto ordenado de datos.

Se incluye una búsqueda binaria que reduce el tiempo de convergencia y un mecanismo que permite detectar los cambios en la demanda de potencia y condiciones de irradiancia que presenta el sistema. Contiene la capacidad de recuperar el sistema ante una mala toma de decisión.

El procedimiento viene detallado en la Figura 11 y es el siguiente: se divide el conjunto de datos en dos subconjuntos de igual dimensión. Si el valor medio del conjunto de datos completo es mayor que el valor objetivo, significa que el valor objetivo se encuentra en el subconjunto inferior y se actualiza el límite superior h . En caso contrario sería el otro subconjunto y se actualiza el límite l . Este proceso se repite una y otra vez hasta que se encuentre el valor objetivo.

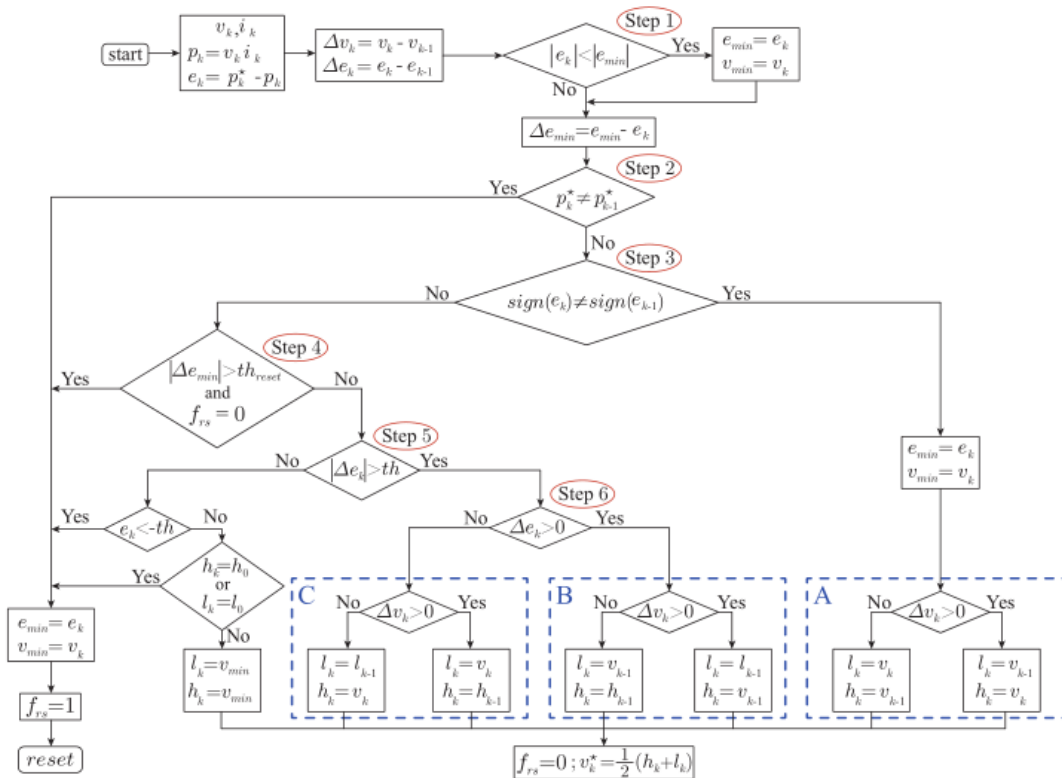


Figura 11: diagrama de control del algoritmo FPPT [10].

Se busca encontrar los valores de los límites l_k y h_k en cada iteración, con los que calcular la tensión de salida de referencia del campo de paneles:

$$v_k^* = \frac{1}{2}(l_k + h_k)$$

Se aprecia que, si la potencia de referencia deseada se mantiene igual, se continúa buscando el punto de operación.

Los cambios en la irradiancia conllevan un incremento del error e_k y, por lo tanto, cambia el valor Δe_{min} . El cual debe compararse con un umbral th_{reset} , realizando un reset si se supera. Si durante el transcurso del algoritmo ocurre que l_k o h_k se definen fuera de los límites, debe de aplicarse saturación para proteger al sistema.

El mecanismo de reset juega un papel importante para un buen comportamiento del algoritmo. Se encarga de establecer unos valores apropiados para l_k y h_k con la finalidad de aumentar la ventana de búsqueda e incluir en ella al punto objetivo. El esquema del reset se detalla en la Figura 12.

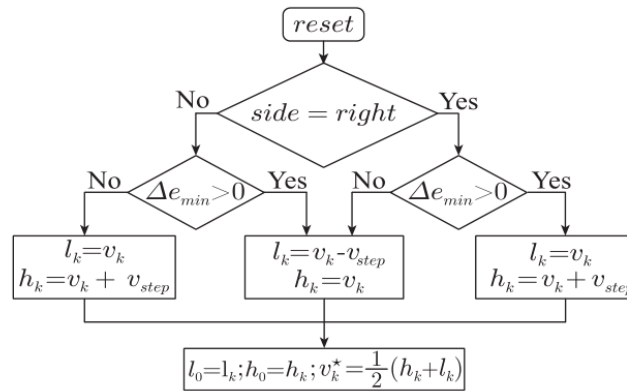


Figura 12: diagrama del reset del algoritmo FPPT [10].

Para lograr esto, los límites inferior y superior se actualizan mediante la suma o resta de escalones de tensión v_{step} , clave para la eficacia del reset.

Si v_{step} es demasiado pequeño lo que ocurre es que al modificar los límites l_k y h_k de la ventana de búsqueda en el algoritmo de reset, no se llega a incluir al punto objetivo. Si, por el contrario, el escalón es muy elevado sucede que la ventana de búsqueda es demasiado grande y debe de realizarse más iteraciones de búsqueda para encontrar el punto objetivo. El valor de v_{step} será considerado grande o pequeño dependiendo de la distancia entre el punto de operación deseado y el actual.

Para solucionar este problema se propone considerar un escalón de tensión v_{step} proporcional al error relativo de la potencia instantánea k_{pv} :

$$k_{pv} = \frac{|p_k^* - p_k|}{p_k^*}$$

De modo que:

$$v_{step} = v_b * k_{pv}$$

La tensión base v_b debe ser diferente cuando se trabaja en el lado derecho o izquierdo. De modo que, dependiendo del lado de operación definido, se asignará $v_b = v_{bl}$ o $v_b = v_{br}$. La selección de estos valores es a criterio propio.

3.3 Lazos de Control

Los lazos de control afectan al convertidor elevador y al inversor, pues ambos se encuentran estrechamente relacionados a la hora de garantizar el control del sistema.

3.3.1 Lazo Externo

3.3.1.1 Lazo Externo Inversor

Su tarea consiste en regular la tensión del condensador C_r (tensión v_{dc}) que se encuentra a la salida del convertidor DC/DC Boost (y a la entrada del inversor).

Para lograr este objetivo, se necesita calcular la potencia activa p^* que el inversor debe intercambiar con la red con tal de mantener la tensión del condensador constante en un cierto valor v_{dc} . El control se llevará a cabo mediante la implementación de un regulador PI, el cual requiere de una serie de parámetros como son la medida y la referencia deseada para la tensión del condensador, v_{dc} y v_{dc}^* respectivamente. Y devuelve la potencia activa de referencia p^* . El esquema de control aparece en la Figura 13.

$$z^* = \frac{(v_{dc}^*)^2}{2}$$

$$z = \frac{(v_{dc})^2}{2}$$

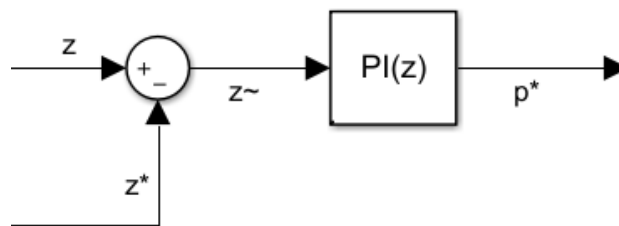


Figura 13:lazo externo Inversor.

3.3.1.2 Lazo Externo Boost

Se encarga, junto al lazo de control interno, de controlar la tensión v_{pv} de los paneles. Su función consiste en calcular la potencia activa que debe de generar el campo de paneles fotovoltaicos y su esquema aparece representado en la Figura 14.

Se requiere de los siguientes parámetros: la tensión v_{pv} del campo de paneles que se extrae directamente del circuito y la referencia de tensión v_{pv}^* de los paneles que se obtiene a la salida del algoritmo de seguimiento de potencia. Se hace uso de un regulador PI para implementar el control del lazo que devuelve una potencia de referencia p_{in}^* a generar por el grupo de paneles y que será usada en el lazo interno de control, a la hora de condicionar las señales de control.

Los parámetros de diseño del controlador PI deben asegurar que, ante un cambio en la tensión de referencia de los paneles, pueda alcanzarse en alrededor de $200ms$.

$$z^* = \frac{(v_{pv}^*)^2}{2}$$

$$z = \frac{(v_{pv})^2}{2}$$

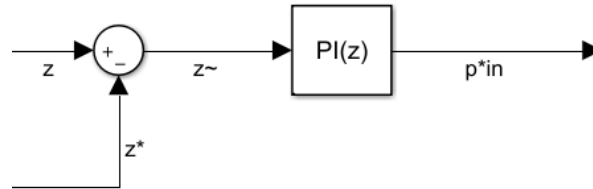


Figura 14: lazo externo Boost.

3.3.2 Lazo Interno

3.3.2.1 Lazo Interno Inversor

Las variables empleadas en este lazo de control han sido definidas en los ejes síncronos dq , los cuales giran solidariamente con el vector de la tensión de red. Al trabajar en estos ejes, es posible transformar las variables sinusoidales en magnitudes de continua, lo que permite el uso de reguladores de corrientes lineales de tipo PI para llevar a cabo la tarea de control.

De modo que las variables dq que se mencionan son fruto de realizar un cambio en los ejes de las tensiones y corrientes del inversor. Es decir, de la tensión V_{abc} que contiene las tres fases del inversor, se obtienen las dos magnitudes v_d y v_q que son continuas. De forma análoga, de la corriente I_{abc} se obtienen i_d e i_q .

Como paso previo al desarrollo del lazo de control, se deben de obtener antes unas corrientes de referencia i_d^* e i_q^* . Su cálculo se realiza a partir de los valores de las potencias activa y reactiva de referencia p^* y q^* y de los valores de las tensiones v_d y v_q . El valor de la potencia activa de referencia es proporcionado por el lazo externo.

$$\begin{Bmatrix} i_d^* \\ i_q^* \end{Bmatrix} = \frac{1}{v_d^2 + v_q^2} \begin{Bmatrix} v_d & v_q \\ v_q & -v_d \end{Bmatrix} \begin{Bmatrix} p^* \\ q^* \end{Bmatrix}$$

Tras obtener los valores de las corrientes de referencia, se implementa el control mediante un regulador PI que necesita tanto los valores de las corrientes i_d e i_q como los de las corrientes de referencia. Tras lo que se añaden las tensiones v_d y v_q al resultado, obteniendo las tensiones de referencias u_{dq} necesarias para el bloque PWM del inversor de generación de señales. El esquema general del lazo de control puede observarse en la Figura 15.

El lazo interno devuelve las tensiones referenciadas u_{dq} en ejes dq , por lo que se necesitará realizar una transformación inversa a ejes abc . Luego, estas tensiones de referencia u_{abc} se utilizan para generar las señales de los IGBT del inversor mediante modulación PWM.

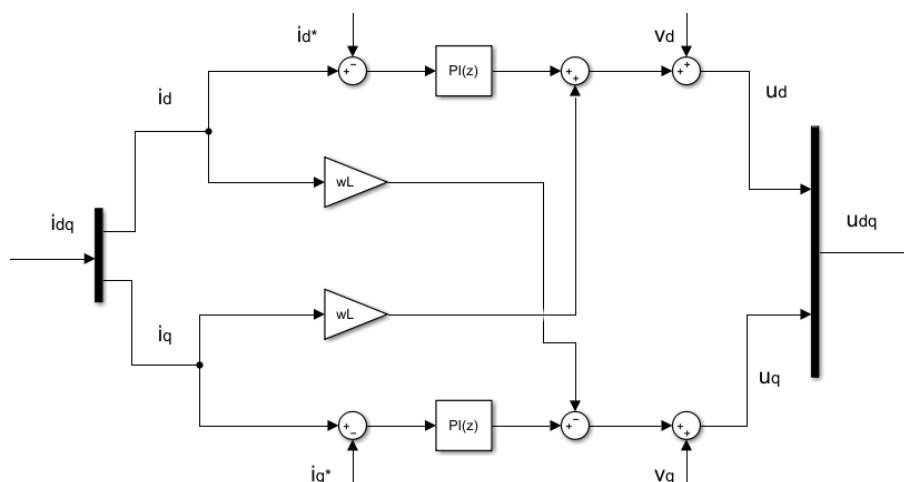


Figura 15: lazo interno de control del inversor.

3.3.2.2 Lazo Interno Boost

El lazo interno del convertidor elevador sirve para controlar la tensión en los paneles, para lo que proporciona una tensión de salida del lazo v_m que será utilizada en el bloque PWM del convertidor Boost para lograr la tensión deseada. El esquema del lazo interno se muestra en la Figura 16 y necesita de las corrientes de la bobina del propio convertidor elevador i_L , la potencia de referencia p_{in}^* que es la salida del lazo externo de control y la tensión de los paneles v_{pv} .

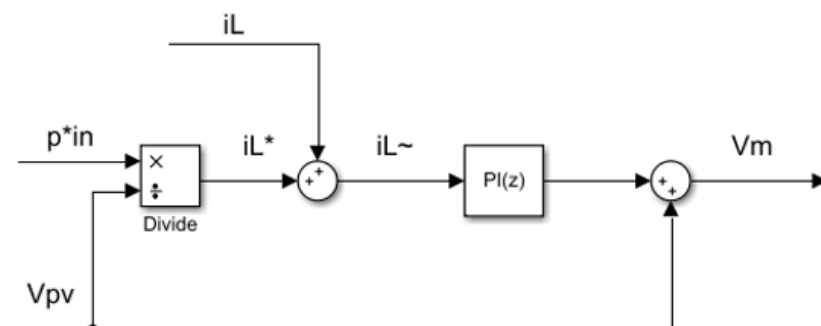


Figura 16: lazo interno Boost.

3.4 Modulación PWM

3.4.1 Generación Señales de Referencia

Las señales de referencia son generadas a partir de tensiones de referencia que se obtienen de los lazos de control. Se encargan de modificar el comportamiento de los convertidores variando las tensiones a partir de los tiempos de trabajo de cada transistor.

3.4.2 PWM Convertidor DC/DC

Su esquema está representado en la Figura 17. El modulador recibe una señal de referencia v_m , que procede del lazo interno de control del convertidor Boost, y la tensión del condensador C_r (v_{dc}) y con ello genera los pulsos de los IGBT del convertidor Boost. Esto permite regular el valor de la tensión del condensador C_{in} y del campo de paneles.

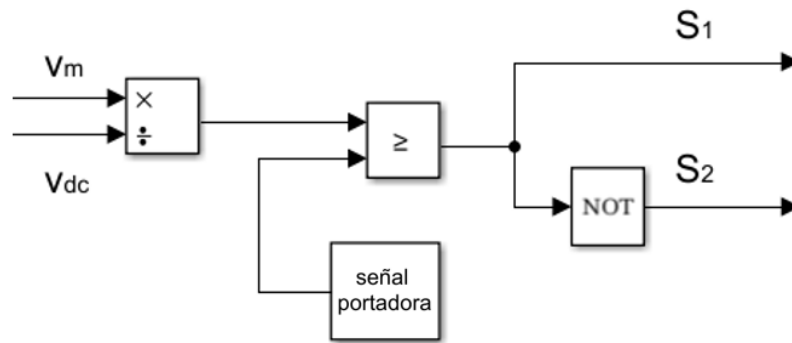


Figura 17: diagrama de control de señales del convertidor Boost.

Se divide la tensión v_m entre la tensión v_{dc} para obtener la referencia normalizada. Al compararla con una señal portadora triangular, ambas en el rango $[0,1]$, obtenemos los disparos S_1 y S_2 .

3.4.3 PWM Inversor

El bloque de modulación PWM necesita de tres tensiones de referencia u_{abc} , de la medida de la tensión del condensador C_r para normalizar la referencia de tensión y una señal portadora. Las tensiones u_{abc} son resultado de las tensiones de salida del lazo interno.

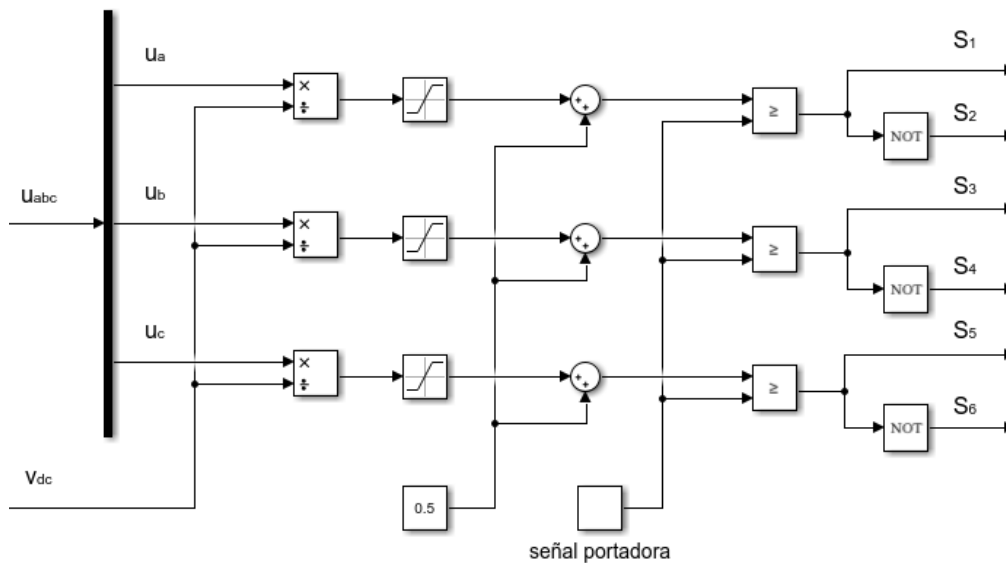


Figura 18: diagrama de control de señales del inversor.

En la Figura 18 se muestran las operaciones para una comparación correcta entre las tensiones de referencia normalizadas y la señal portadora: tras normalizar las tensiones de referencia mediante la tensión del condensador, se saturan para que permanezca en el rango $[-0.5,0.5]$ al cual se le suma 0.5 para aumentar el rango a $[0,1]$. De este modo, se compara con la señal portadora que trabaja en ese mismo rango.

3.5 Transformada de Clarke

Empleada para simplificar el análisis de circuitos trifásicos. Es también conocida como la transformación alpha-beta ($\alpha\beta$) y considera que las magnitudes implicadas no son linealmente independientes.

La transformada de Clarke convierte las tres componentes del dominio del tiempo de un sistema trifásico abc en dos componentes de un marco estacionario ortogonal $\alpha\beta$. Para calcular la magnitud $m_{\alpha\beta}$ en el plano $\alpha\beta$ a partir de la variable m_{abc} expresada en ejes naturales abc se implementa la operación:

$$m_{\alpha\beta} = T_{abc}^{\alpha\beta} m_{abc}$$

Se utiliza la matriz de transformación de la versión “Power Invariant”, que es utilizada para preservar la potencia activa y reactiva en el mismo marco de referencia estándar.

$$T_{abc}^{\alpha\beta} = \frac{\sqrt{2}}{\sqrt{3}} \begin{pmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{pmatrix}$$

En la Figura 19 se muestra la transformada de Clarke empleada en el modelo.

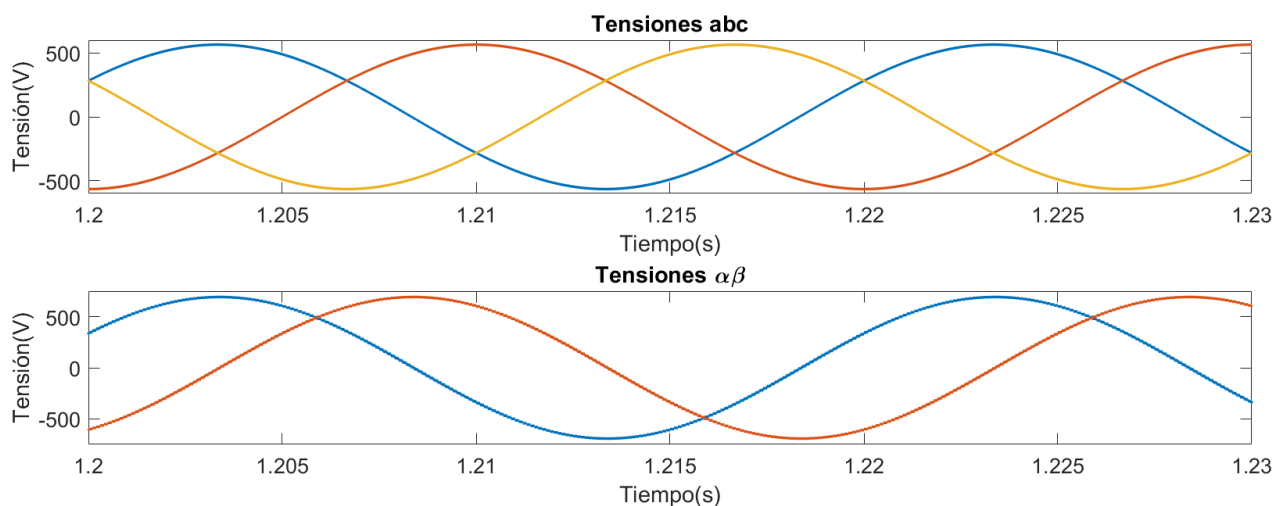


Figura 19: transformada de Clarke de ejes abc a ejes $\alpha\beta$.

3.6 Transformada de Park

Tiene la ventaja de que permite trabajar con magnitudes continuas al emplear unos ejes síncronos que giran solidariamente con el vector que representa la tensión de la red.

La transformada convierte las dos componentes del marco estacionario ortogonal $\alpha\beta$ al marco de referencia rotatorio ortogonal dq . Si se quiere calcular la magnitud m_{dq} en el plano dq a partir de la variable $m_{\alpha\beta}$ expresada en los ejes estacionarios $\alpha\beta$:

$$m_{dq} = T_{\alpha\beta}^{dq} m_{\alpha\beta}$$

Siendo la matriz de transformación:

$$T_{\alpha\beta}^{dq} = \begin{Bmatrix} \cos(\theta) & \text{sen}(\theta) \\ -\text{sen}(\theta) & \cos(\theta) \end{Bmatrix}$$

Donde θ representa la fase del vector correspondiente a la tensión de red en el plano estacionario $\alpha\beta$.

Para realizar la transformación, es necesario conocer la fase del vector tensión de la red $v_{\alpha\beta}$. La cual es determinada mediante un mecanismo de sincronización, que se corresponde con un PLL. Un PLL consiste en un bloque de sincronización que recibe la componente v_q de la tensión de red y devuelve el ángulo de fase θ y se puede observar en la Figura 20.

En la Figura 21 se muestra la transformada de Park empleada en el modelo.

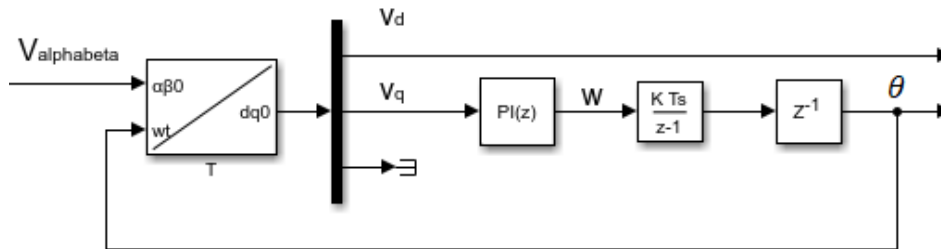


Figura 20: esquema sincronización PLL.

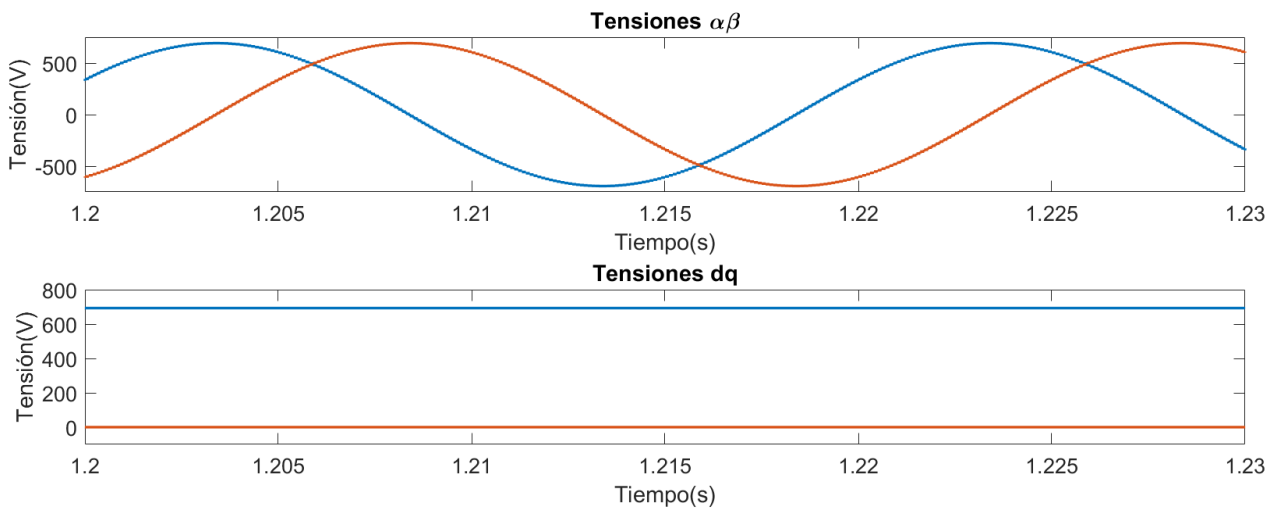


Figura 21: transformada de Park de ejes $\alpha\beta$ a ejes dq .

4 SISTEMAS EN TIEMPO REAL

4.1 Introducción

4.1.1 Objetivos y Contexto

El presente proyecto incluye el diseño, desarrollo y prototipado de placas PCB para interactuar con las entradas y salidas de un simulador en tiempo real. Y que, gracias a ellas, se pueda realizar la prueba de una serie de modelos planteados, haciendo uso de las entradas y salidas diseñadas.

Para probar los diseños de prototipo y los modelos se hace uso de un simulador en tiempo real. El concepto de tiempo real implica una serie de restricciones temporales aplicadas al sistema.

De este modo, los simuladores en tiempo real representan un fenómeno o simulación cuya evolución temporal se intenta replicar. Su principal característica es que deben de mostrar las imágenes producidas a la medida exacta en que se van produciendo, reflejando cambios producidos ante las interacciones del usuario.

Los simuladores en tiempo real son utilizados en un gran tipo de mercados. Ya sea para el análisis de procesos lógicos, para el diseño, simulación o programación o para el desarrollo de simuladores de entrenamiento. Afecta a industrias como la automotriz, aeroespacial o ferroviaria.

En el ámbito de los simuladores en tiempo real, OPAL-RT se impone como referente mundial y empresa líder. Se basan en PC y FPGA para el Rapid Control Prototyping (RCP) y el Hardware in the Loop (HIL). Además, OPAL-RT se especializa en Power Systems y Power Electronics.



Figura 22: modelo OP4510 [11].

Utiliza la técnica de simulación HIL pues permite incluir la complejidad necesaria para el modelo, interactuando a través de un sistema embebido en tiempo real. Esto evita el costo excesivo de probar y diseñar los prototipos y sistemas de control de forma física. Se realizarán intentos con la FPGA del sistema embebido, para dar mayor velocidad a las simulaciones y una mayor exactitud.

Ante estos datos, se justifica la elección de trabajar con OPAL-RT para el proyecto. Pues permite el desarrollo y validación de los prototipos realizados y simular los modelos de potencia en tiempo real, muy importante antes de realizar pruebas físicas.

4.1.2 Descripción del Simulador OPAL-RT

Se dispone en el departamento del simulador en tiempo real OP4510 mostrado en la Figura 22. Es un simulador compacto de escritorio que combina las tecnologías de RCP y HIL, explicadas anteriormente, ofreciendo una gran conectividad y versatilidad. Trabaja con el sistema operativo Redhat v2.6.29.6-opalrt-6.1, con 4 núcleos y una CPU Intel Xeon de 3.5GHz. Y opera con una FPGA Kintex7 que presenta un gran rendimiento, con un alto ancho de banda de E/S y un gran número de conectores de entradas y salidas. En la Figura 23 se muestra su arquitectura y cómo se comunican los distintos componentes.

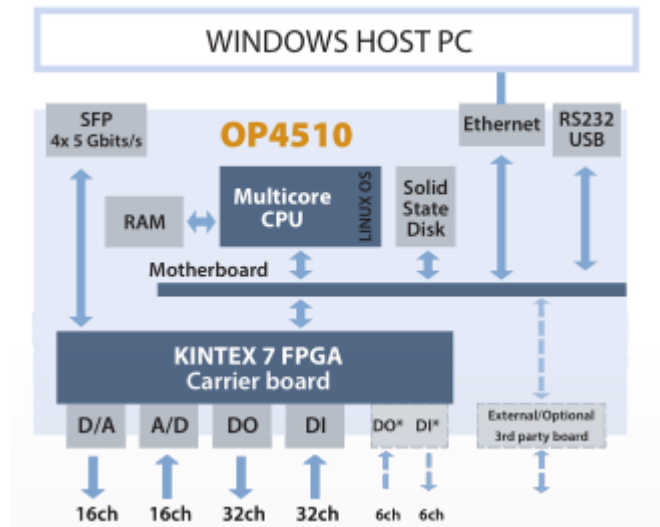


Figura 23: arquitectura OP4510 [12].

El simulador OP4510 trabaja con el software de simulación en tiempo real RT-LAB. Con ayuda de este programa se realizarán las simulaciones del modelo, permitiendo su interacción mediante interfaz usuario. El simulador OP4510 cuenta con una FPGA, por lo que existe la posibilidad de realizar las simulaciones en ella.

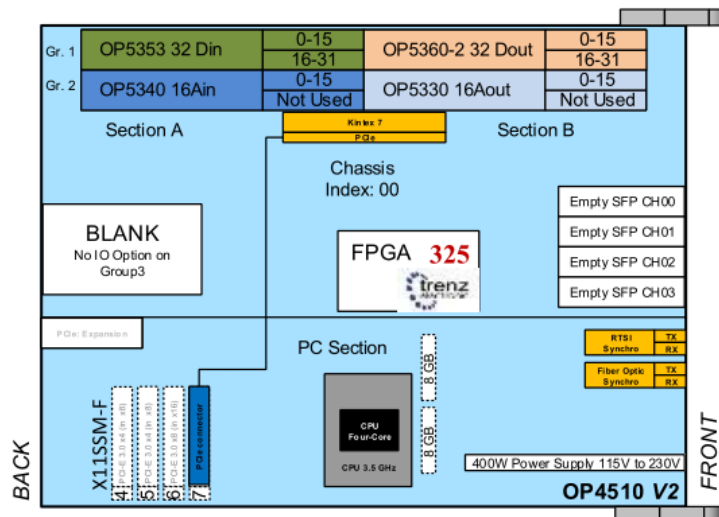


Figura 24: esquema diseño físico OP4510 [13].

Los bloques de entradas y salidas disponibles en el simulador OP4510 se encuentran divididos en grupos y secciones, cada uno de ellos claramente diferenciados, como se aprecia en la Figura 24. No se va a trabajar con todos ellos, por tanto, se precisará cada una de las E/S a las que se acceda.

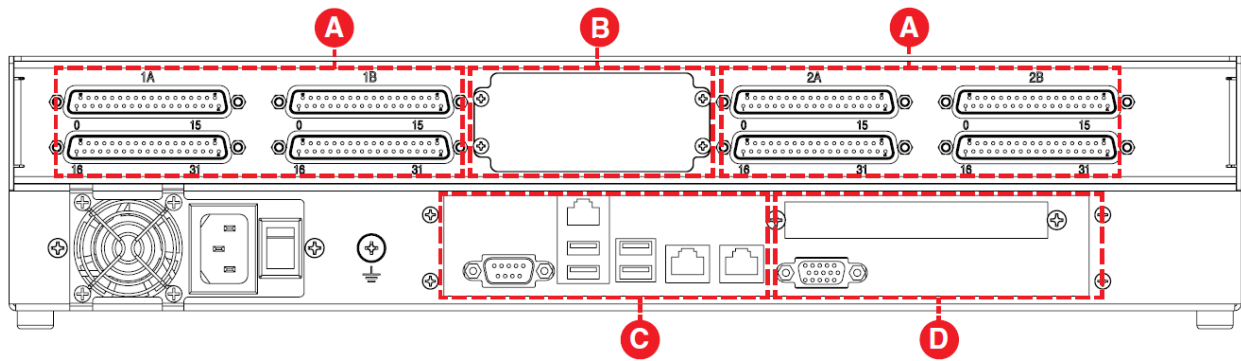


Figura 25: parte posterior OP4510 [14].

En la Figura 25 se muestra la parte posterior del simulador donde se aprecian los distintos bloques. Los módulos en los que se centra el trabajo son los propios de los conectores DB37 (A) para entradas y salidas digitales y analógicas:

- Módulo A/Grupo 1: Entradas Digitales.
- Módulo A/Grupo 2: Entradas Analógicas.
- Módulo B/Grupo 1: Salidas Digitales.
- Módulo B/Grupo 2: Salidas Analógicas.

Las E/S con las que se trabaja están compuestas según la Tabla 4–1.

Tabla 4–1. Canales según tipo de E/S

	Entradas	Salidas
Digital	32 canales	32 canales
Analógica	16 canales	16 canales

5 DISEÑO Y RUTADO DE LAS PCB

5.1 Placas Digitales de Entrada/Salida

5.1.1 Introducción

Se diseñan las PCBs con el fin de utilizar todos y cada uno de los canales disponibles en cada entrada/salida. Es una tarea complicada, pues para albergar la totalidad de los pines, la PCB debe de ser de mayores dimensiones y debe de poder conectarse al simulador OP4510 en un espacio reducido.

Existe, por tanto, un problema real de espacio que se soluciona incluyendo las entradas y salidas en una misma placa de dos niveles, conectadas entre sí. De modo que debe de implementarse una PCB que respete en cada nivel las características de las entradas y salidas.

Por lo tanto, se realizará una placa de 2 niveles para los primeros 16 pines de los módulos 1A (entradas digitales) y 1B (salidas digitales) y otra placa igual para los siguientes 16 pines.

Las entradas y salidas digitales poseen unas características eléctricas y de funcionamiento que se deben respetar, manteniéndolas dentro de unos márgenes marcados, para su correcto diseño. Las características como las máximas tensiones o corrientes que soportan son importantes para establecer las medidas de protección necesarias para no superar esos límites y se encuentran recogidas en la Tabla 5–1 y la Tabla 5–2.

Tabla 5–1. Características Entradas Digitales

Nºcanales	32
Corriente Entrada	3.6mA
Rango Tensión	4 a 50Vdc
Tensión Max. Inversa	30V
Aislamiento	Óptico

Tabla 5–2. Características Salidas Digitales

Nºcanales	32
Protección Salida	Fusible 50mA
Rango Tensión Salida	5 a 30Vdc max
Tensión Max. Inversa	30V
Aislamiento	Galvánico

Existen diferencias entre las entradas y las salidas digitales, por lo que sus circuitos serán distintos. Mientras que las entradas se conectan a los receptores de fibra, las salidas se conectan a los transmisores de fibra y necesitan de un “damping circuit” justo a la salida de las mismas.

5.1.2 Diseño de Entradas/Salidas

Se explica su diseño y cómo se han configurado los componentes que forman los circuitos.

5.1.2.1 Filtro Alimentación

La tensión que se introduce desde el exterior de la placa para alimentar a sus componentes, debe de pasar por un filtro como el de la Figura 26 antes de llegar hasta ellos. Este filtro es necesario en cada placa realizada.

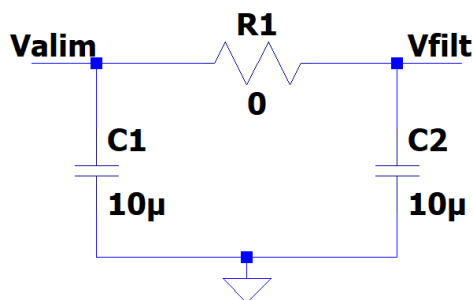


Figura 26: esquema filtro de tensión de alimentación.

La tensión de alimentación que se proporciona a la placa se origina en una fuente de alimentación de 5V. El filtro permite eliminar los ruidos que pueda tener. Esta tensión de alimentación a 5V ya filtrada se transporta por unos pines al siguiente nivel de la placa conectada para evitar tener que alimentar con dos fuentes de tensión. Se utilizan varios pines para repartir la intensidad que soportan y sea más seguro. Además, mejora el rutado a altas frecuencias.

5.1.2.2 Damping Circuit

Es un circuito de amortiguamiento. Consiste en una resistencia conectada en serie a un condensador conectado a tierra y se utiliza para minimizar resonancia y sobreoscilación. Se utiliza en el circuito de las salidas digitales y se encuentra representado en la Figura 27.

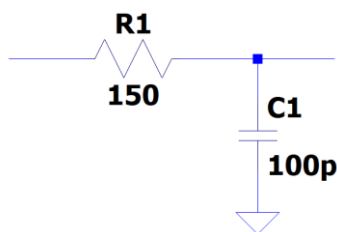


Figura 27: esquema Damping Circuit.

Se ha tomado como valores una resistencia $R_1 = 150\Omega$ y un condensador $C_1 = 100pF$.

5.1.2.3 Resistencias Pull-Down

Si se observa el datasheet de los transmisores y receptores de fibra se comprueba que el esquema de los transmisores muestra una configuración de pull-down. Para mantener el mismo criterio, se calculan las resistencias de pull-down para los receptores. Lo mencionado puede comprobarse en la Figura 28.

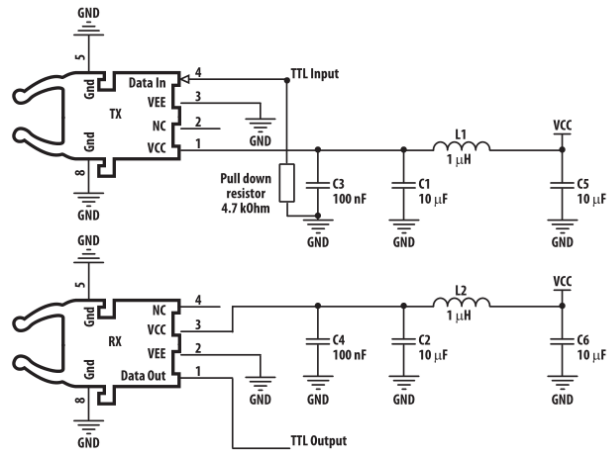


Figura 28: circuito para Tx y Rx fibra recomendado en datasheet [15].

Como en el propio datasheet se muestra, los valores de trabajo normales para los receptores son de 20mA, para asegurar una mayor protección se limita a 5mA y se calcula:

$$R_{down}^{Rx} = \frac{5V}{5mA} = 1k\Omega$$

El valor de las resistencias de pull-down de los transmisores se especifica en el datasheet:

$$R_{down}^{Tx} = 4.7k\Omega$$

5.1.2.4 Resistencias LED

Se introducen unos diodos LED para poder comprobar rápidamente, de forma visual, si la PCB se encuentra conectada correctamente a la alimentación.

El diodo tiene una caída de tensión de aproximadamente 2V. Se fija una intensidad que no haga peligrar al resto de componentes: 10mA y, dependiendo de la alimentación de la PCB, se calcula la resistencia que conectar entre la alimentación y el diodo.

- Placas Digitales con 5V de alimentación:

$$R_{led} = \frac{(5 - 2)V}{10mA} = 300\Omega$$

- Placas Analógicas con 15V de alimentación:

$$R_{led} = \frac{(15 - 2)V}{10mA} = 1300\Omega$$

5.1.3 Componentes

Las placas se encuentran divididas en dos niveles comunicados entre sí. El nivel I será aquel donde se encuentren los conectores DB37, el nivel II será aquel que se encuentre conectado al nivel I mediante la utilización de pines (en unos casos estará en una posición superior y en otros en una inferior)

La lista de componentes se muestra en la Tabla 5–3 y la Tabla 5–4.

Tabla 5–3. Componentes Placas Digitales pines 0-15

Componente	Nivel I	Nivel II	Total
Conector DB37	2	0	2
Aliment. Acodado (2 señales)	1	0	2
Conector Niveles SMD (x10pines)	4	4	8
HFBR-1624 (Tx)	16	0	16
HFBR-2624 (Rx)	0	16	16
LED	1	0	1
C=100pF (C0805)	16	0	16
C=100nF (C0805)	16	16	32
C=10 μ F (C1210)	2	0	2
R=0 Ω	1	0	1
R=150 Ω	16	0	16
R=300 Ω	1	0	1
R=1k Ω	0	16	16
R=4,7k Ω	16	0	16
Tornillo			4
Tuerca			4
Apoyo			4

Tabla 5-4. Componentes Placas Digitales pines 16-31

Componente	Nivel I	Nivel II	Total
Conector DB37	2	0	2
Aliment. Acodado (2 señales)	1	0	2
Conector Niveles SMD (x10pines)	4	4	8
HFBR-1624 (Tx)	16	0	16
HFBR-2624 (Rx)	0	16	16
LED	1	0	1
C=100pF (C0805)	16	0	16
C=100nF (C0805)	16	16	32
C=10 μ F (C1210)	2	0	2
R=0 Ω	1	0	1
R=150 Ω	16	0	16
R=300 Ω	1	0	1
R=1k Ω	0	16	16
R=4,7k Ω	16	0	16
Tornillo			4
Tuerca			4
Apoyo			4

Se aprecia que los componentes de ambos modelos son los mismos, lo que varía es el diseño.

5.1.4 Rutado

Se muestran imágenes del diseño del rutado de las placas en los dos niveles. Las PCB han sido diseñadas con doble cara, teniendo cobre por ambos lados y permitiendo su comunicación. La capa inferior (bottom) se identifica con el color azul y la capa superior (top) con el rojo. Se ha utilizado el software Eagle para su diseño.

Se muestran la Figura 29 y la Figura 30 para los primeros 16 pines de las placas digitales (nivel I y nivel II, respectivamente) y la Figura 31 y Figura 32 para los 16 pines posteriores.

5.1.4.1 Pines 0-15

Se aprecia el nivel I:

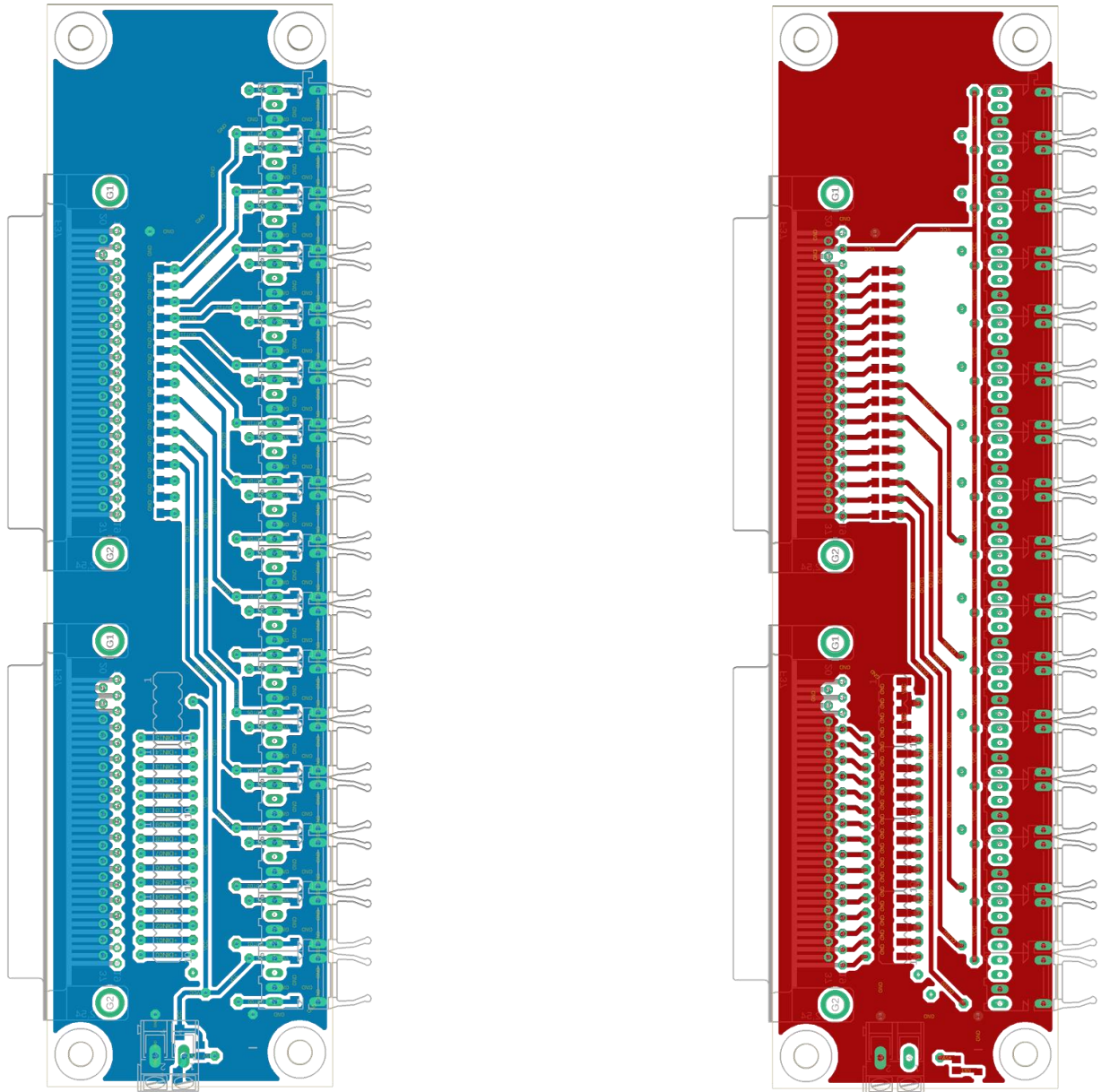


Figura 29: PCB Digitales pines 0-15 Nivel I.

Y el nivel II:

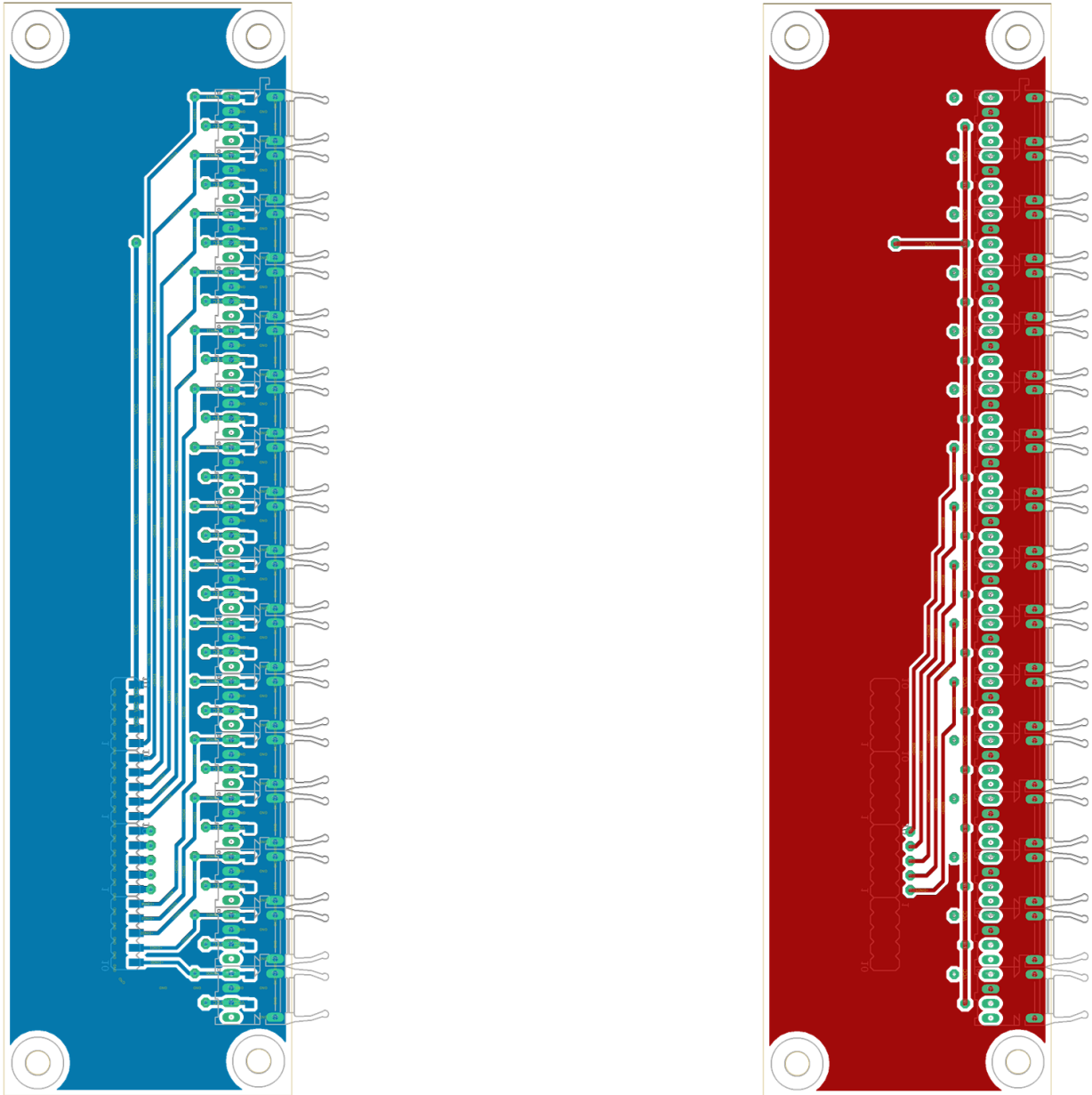


Figura 30: PCB Digitales pines 0-15 Nivel II.

5.1.4.2 Pines 16-31

Nivel I:

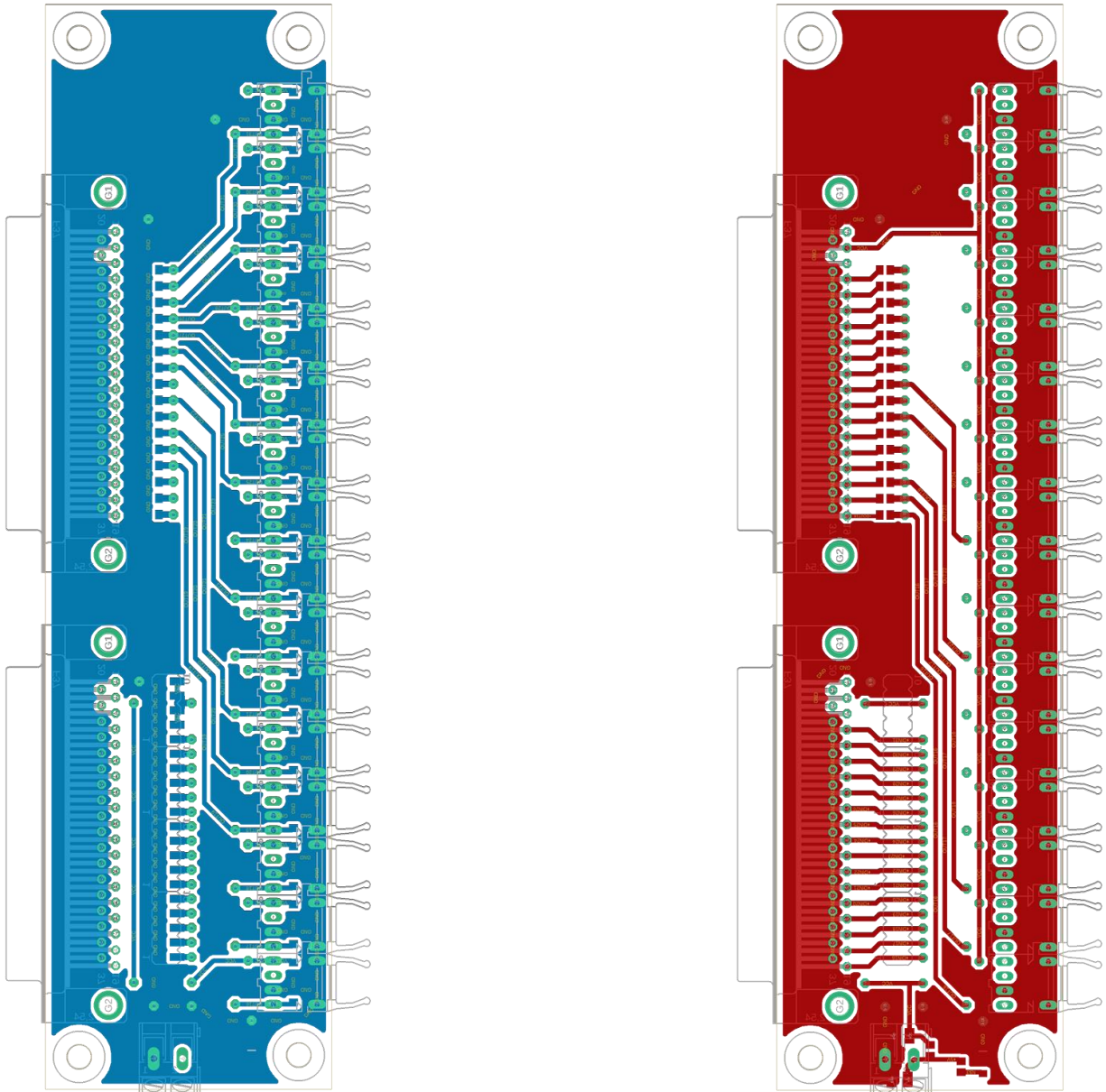


Figura 31: PCB Digitales pines 16-31 Nivel I.

Nivel II:

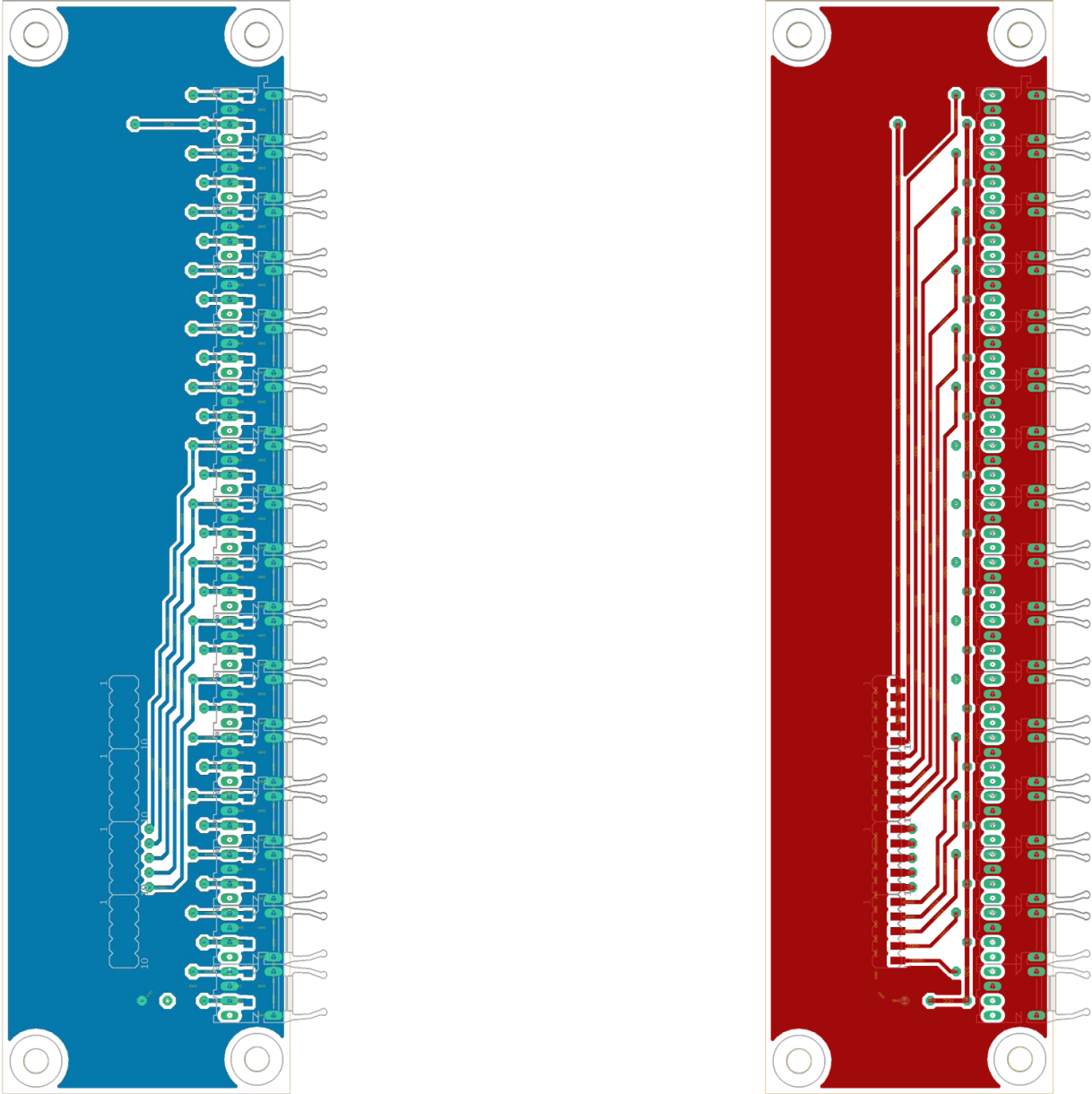


Figura 32: PCB Digitales pines 16-31 Nivel II.

Como se muestra en las imágenes anteriores, la cantidad de conectores de fibra por nivel es elevada. Esto trae consigo un problema de la propia estabilidad de la PCB, que necesita de apoyos entre ambos niveles para asegurar la propia conexión.

En la Figura 33 y la Figura 34 se muestran las capas inferior y superior, respectivamente, de las placas digitales de los 16 primeros pines y en la Figura 35 se muestra el montaje completo.

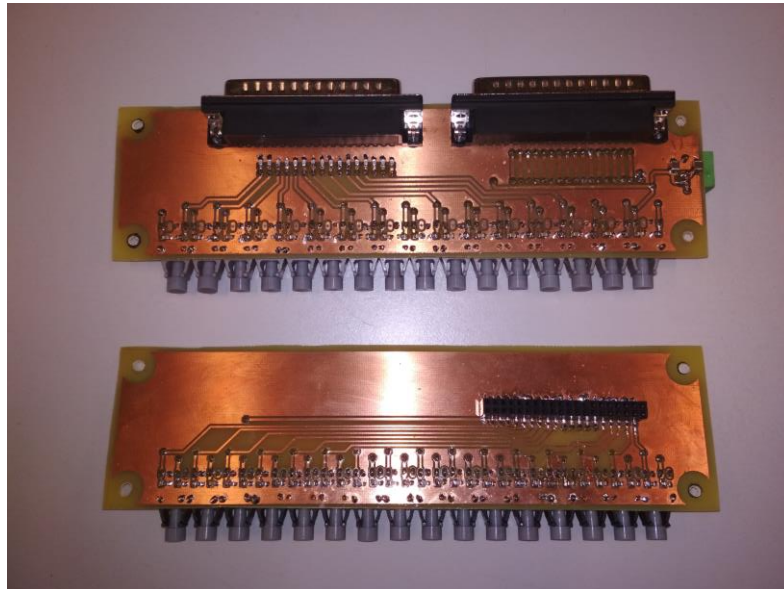


Figura 33: PCB Digitales pines 0-15 capa Bottom.

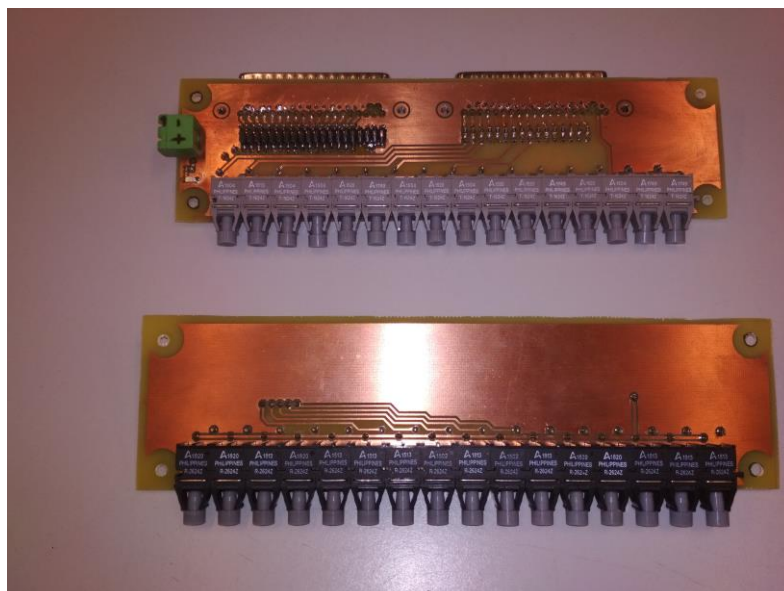


Figura 34: PCB Digitales pines 0-15 capa Top.

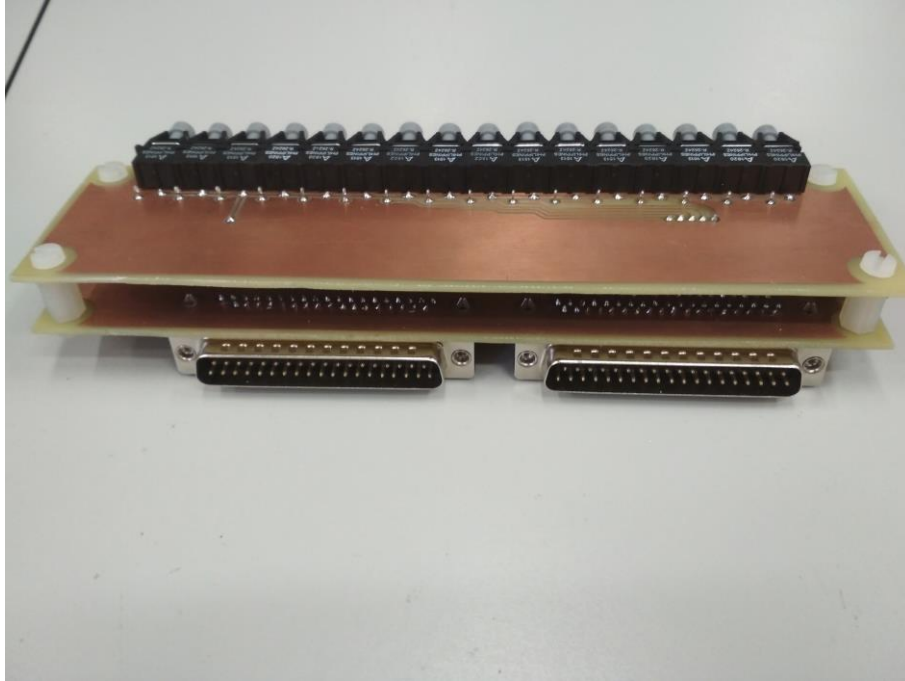


Figura 35: montaje PCB e/s digitales pines 0-15.

Lo siguiente será comprobar si se ha realizado el montaje correctamente. Para lo cual se realizarán pruebas de funcionamiento primero en el laboratorio, sin conectarlo al simulador, y después empleando un modelo de RT-LAB. Se presta gran interés en el resultado de entradas y salidas, ya que el elevado número de ellas debe funcionar sin fallos.

5.2 Placas Analógicas de Entrada/Salida

5.2.1 Introducción

A la hora de trabajar con las entradas y salidas analógicas se necesita de una fase de adaptación de las señales. Se pretende utilizar a un DSP como intermediario para poder interactuar entre las entradas y salidas, de modo que la placa debe poder utilizarse con las características del DSP y de la OPAL.

Las entradas y salidas analógicas de la OPAL poseen unas características eléctricas y de funcionamiento que se deben respetar, manteniéndolas dentro de unos márgenes marcados, para su correcto diseño. Las características como las máximas tensiones o corrientes que soportan son importantes para establecer las medidas de protección necesarias para no superar esos límites y se encuentran recogidas en la Tabla 5-5 y la Tabla 5-6.

Tabla 5-5. Características Entradas Analógicas

Nº canales	16
Resolución	16 bits
Rango Tensión	$\pm 20V$

Tabla 5-6. Características Salidas Analógicas

Nº canales	16
Resolución	16 bits
Rango Tensión	$\pm 16V$
Corriente Max.	15mA

Los circuitos de las entradas y salidas son distintos, mientras que las entradas analógicas sólo necesitan amplificar los $\pm 5V$ de entrada procedentes de la placa DSP, los circuitos de salida deben de transformar los $\pm 16V$ de las salidas analógicas a $\pm 25mA$ de salida.

5.2.2 Diseño Entradas Analógicas

En los circuitos de las entradas analógicas, se pretende emular la salida de los sensores LV-25-P y LA-25-P de la placa que contiene al DSP y llegar hasta los $\pm 20V$ del rango de las entradas. Esto no será posible, pues la alimentación de los amplificadores operacionales satura al valor de la propia alimentación a unos $\pm 15V$.

5.2.2.1 Transductor de Tensión

El sensor LV-25-P posee dos pines para su alimentación con fuente bipolar, su esquema se representa en la Figura 36. Para medir la tensión, una corriente proporcional a la tensión medida pasa a través de una resistencia externa elegida por el usuario.

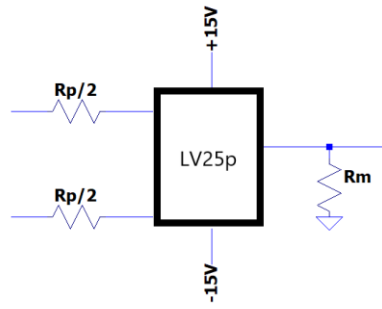


Figura 36: esquema LV-25-P.

Es necesario calcular los valores de R_p y R_m para lograr los valores de corrientes y tensiones deseados. Y deben estar acotados según su datasheet (para ello son necesarios $\pm 15V$ de alimentación). R_p se calcula de tal forma que la tensión nominal corresponda a una corriente de entrada de $\pm 10mA$ y R_m se calcula tal que la tensión máxima de la salida se logre con una corriente de $\pm 25mA$. Se fija esta tensión en $\pm 5V$.

$$R_p = \frac{V_{nom}}{I_p} = \frac{500V}{10mA} = 50k\Omega$$

$$R_m = \frac{V_m}{I_m}$$

A la hora de enviar las medidas a las entradas analógicas, se podrían poner directamente $\pm 20V$ a la salida de LV-25-P, que es el rango de tensión de las entradas analógicas de la OP4510, como indica la Tabla 5-5. Pero esa resistencia a utilizar debe estar dentro de un rango de valores que aparece en el propio datasheet del sensor.

$$R_m = \frac{20V}{25mA} = 800\Omega$$

Debe de cumplirse que $R_m \in [100,350]\Omega$, para cumplir el rango impuesto en el datasheet.

Se comprueba que R_m no está en el rango. Se necesita de una etapa de amplificación, para subir la tensión hasta los $20V$ (o pierde calidad de señal). Se establece R_m de modo que se llegue a una tensión de $5V$ y luego se añade la etapa de amplificación.

Para la etapa de amplificación se utilizarán amplificadores operacionales, que se caracterizan por presentar una impedancia de entrada infinita y una impedancia de salida nula. Poseen dos terminales de entrada y uno de salida. Se ha optado por utilizar amplificadores operacional no inversores.

Un amplificador operacional no inversor consiste en un dispositivo electrónico que, como su nombre indica, proporciona una señal de salida amplificada no invertida. La realimentación del amplificador se realiza por el terminal de la entrada inversora (-). Se muestra en la Figura 37.

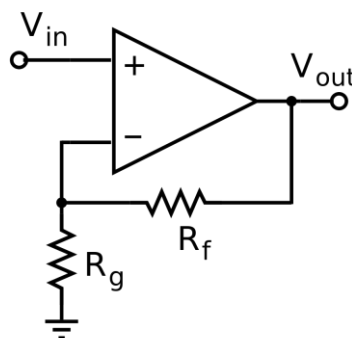


Figura 37: esquema de A.O. no inversor [16].

Se aplica la ley de corrientes de Kirchoff en el nodo en el que coinciden ambas resistencias y resulta:

$$I_g = I_f$$

$$\frac{V_{in}}{R_g} = \frac{V_{out} - V_{in}}{R_f}$$

$$V_{out} = \left(1 + \frac{R_f}{R_g}\right) V_{in}$$

En la Figura 38 se aprecia el circuito asociado al sensor LV-25-P y el uso de un amplificador operacional no inversor. La amplificación no será hasta los 20V, sino hasta los 15V debido a la saturación por la propia alimentación de los amplificadores. De modo que se amplifica para lograr los 15V, lo que ofrece un mejor comportamiento ante saturación.

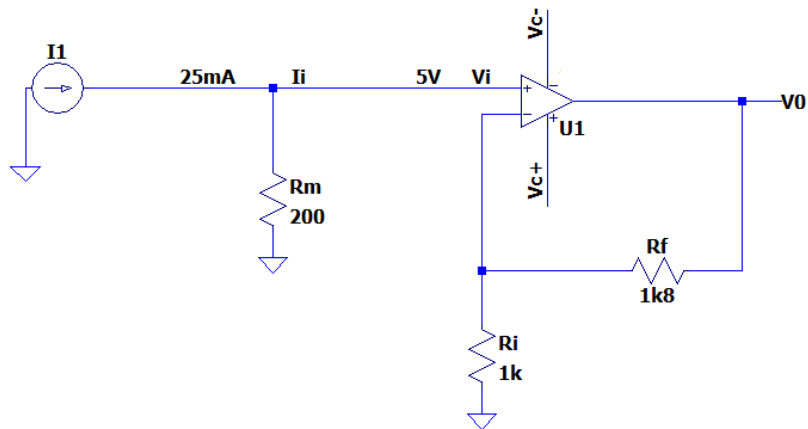


Figura 38: circuito LTspice para sensor LV-25-P.

Se calcula el valor de la resistencia R_m que permite trabajar con una tensión de 5V a partir de los 25mA de los que se parte. El valor de la ganancia de tensión del amplificador tiene que ser menor que 3, para que no aparezca el fenómeno de la saturación. Se eligen valores comerciales para las resistencias.

$$R_m = \frac{5V}{25mA} = 200\Omega$$

$$\frac{V_0}{V_i} = \frac{R_f}{R_i} + 1 \approx 2 + 1 \approx 3$$

Se eligen los valores $R_i = 1k\Omega$ y $R_f = 1.8k\Omega$.

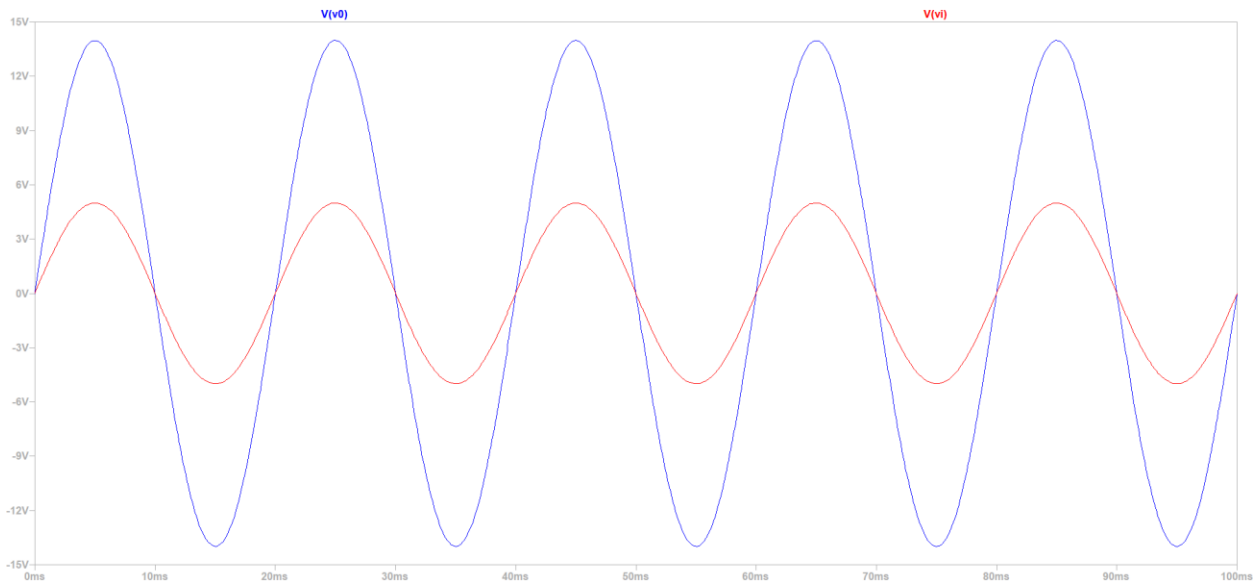


Figura 39: tensión de salida del circuito sensor LV-25-P.

En la Figura 39 se aprecia la tensión V_i sinusoidal de 5V y cómo se amplifica hasta llegar a unos 14V (se quiere evitar el efecto de la saturación).

5.2.2.2 Transductor de Intensidad

Se utiliza el sensor de tensión LA-25-P. El primario de estos sensores consiste en un anillo por el cual pasa el conductor bajo medida de su corriente, por lo que no existe dimensionamiento de red resistiva alguna. Presenta un rango de entrada de $0 \dots \pm 55A$ con un ratio de conversión de 1: 1000. De modo que si el valor máximo que se pretende medir es de 25A a la entrada, entonces presenta 25mA a la salida y su esquema se observa en la Figura 40.

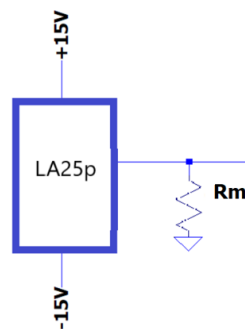


Figura 40: esquema LA-25-P.

Se calcula ahora la resistencia R_m para el sensor de corriente. Se intenta una transformación directa de los 25mA de entrada en los 20V que se desea que lleguen a las entradas analógicas, pero el valor de la resistencia debe pertenecer a un rango dado por el datasheet del sensor.

$$R_m = \frac{20V}{25mA} = 800\Omega$$

Debe de cumplirse que $R_m \in [50,400]\Omega$, para cumplir el rango impuesto por el datasheet.

Se comprueba que R_m no está en el rango. Se necesita de una etapa de amplificación, para subir la tensión hasta los 20V (o pierde calidad de señal). Como en el sensor anterior, se establece R_m de modo que se llegue a una tensión de 5V para luego añadir la etapa de amplificación.

Se calcula ahora la resistencia R_m para el sensor de corriente, que es aquella que transforma los $25mA$ de entrada en $5V$ para poder trabajar con ellos.

$$R_m = \frac{5V}{25mA} = 200\Omega$$

$$\frac{V_0}{V_i} = \frac{R_f}{R_i} + 1 \approx 2 + 1 \approx 3$$

Se eligen los valores $R_i = 1k\Omega$ y $R_f = 1.8k\Omega$, pues ambos son valores comerciales que permiten una ganancia menor que tres y así evitar el efecto de saturación que se comenta en el apartado anterior 5.2.2.1.

Se ha escogido este sensor debido a que presenta un circuito con las características del sensor de tensión, de modo que su circuito coincide con el que se muestra en la Figura 38. Para comprobar la efectividad del circuito ante el ruido, se propone añadir una fuente de ruido B_1 como aparece en el circuito de la Figura 41.

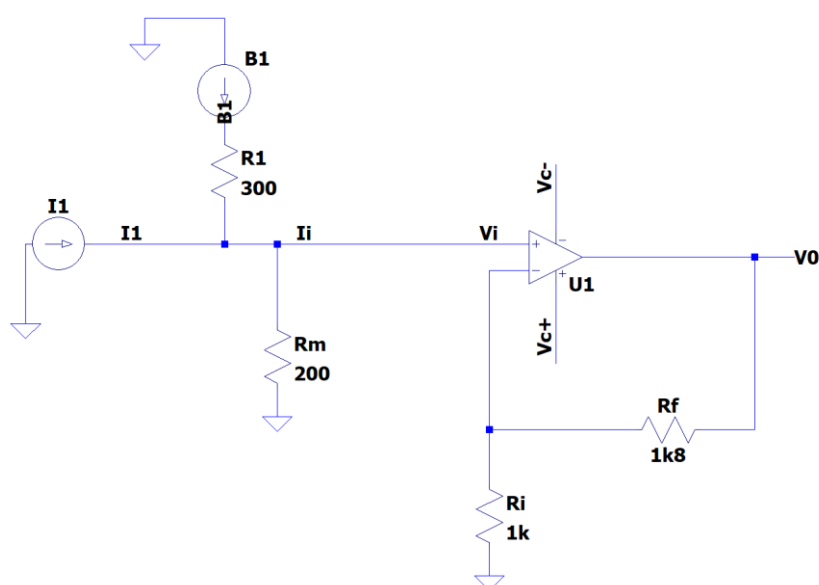


Figura 41: circuito sensor LA-25-P con fuente de ruido.

Se realiza la adición de ruido al circuito y se comprueba cómo afecta a los valores de entrada V_i y de salida V_0 . El resultado se muestra en la Figura 42, donde se aprecia cómo el ruido distorsiona las tensiones de entrada y salida, perjudicando a su comportamiento.

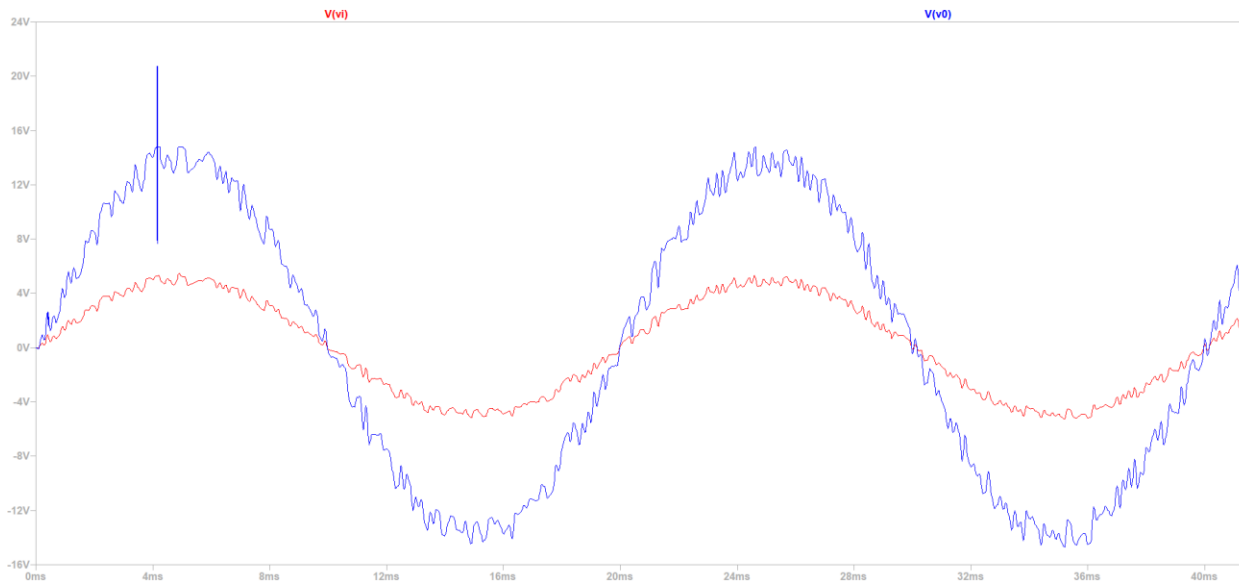


Figura 42: tensión de salida con ruido del circuito con sensor LA-25-P.

Para mejorar su comportamiento se añade un condensador de desacoplo, que consiste en un condensador que se incorpora al circuito para desacoplar el ruido (señal AC) de la señal de DC.

Los condensadores por naturaleza bloquean las señales de DC que pasan, pero permiten que pasen las de AC, ya que ofrecen menos resistencia a este tipo de señales. De este modo, se utilizan para desviar a tierra el ruido de la señal. En la Figura 43 se observa que el ruido se ha introducido al circuito mediante la fuente de ruido B_1 y el condensador de desacoplo C_1 que soluciona el problema del ruido.

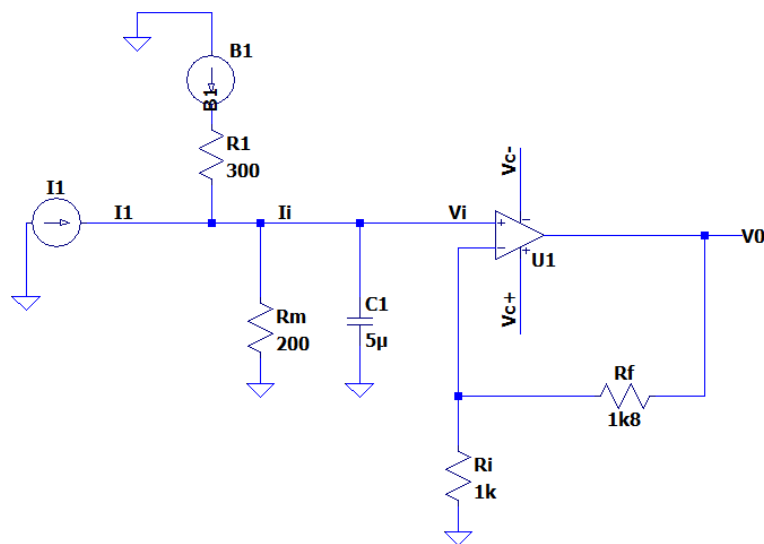


Figura 43: circuito LTSpice sensor LA-25-P con filtro de ruido.

En la Figura 44 se aprecia cómo ha mejorado el comportamiento ante el ruido al añadir el condensador de desacoplo C_1 al circuito.

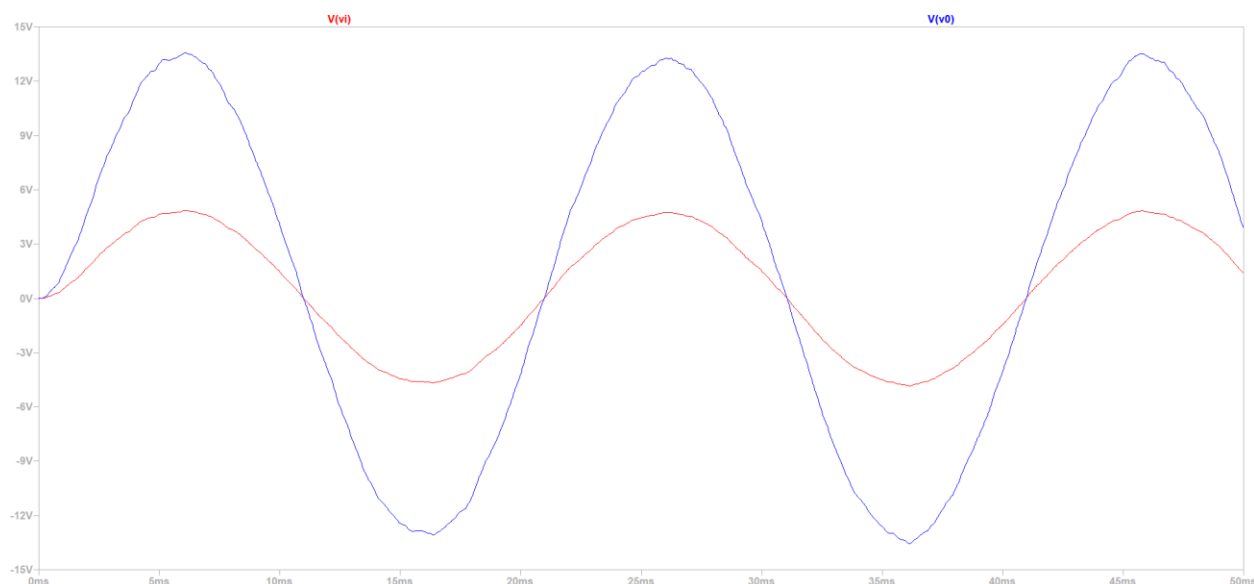


Figura 44: tensión de salida con ruido filtrado del circuito con sensor LA-25-P.

Al saturar los valores y trabajar con un rango más reducido que el de las entradas analógicas, su resolución se ve reducida también (menor de 16 bits).

5.2.3 Diseño Salidas Analógicas

Se realizan las simulaciones LTspice en las que se apoyan los diseños de las salidas analógicas. Se han planteado dos circuitos distintos, cada uno con sus propias ventajas y desventajas. El objetivo de ambos es emular la salida de un sensor del tipo LV-25-P o LA-25-P, que permita la toma de medidas analógicas de forma directa. De este modo, una salida de las placas analógicas puede conectarse mediante el DSP directamente a una entrada de las propias placas. Para garantizar que esto ocurra, se necesita proporcionar una corriente controlada tras el circuito de las salidas analógicas de $25mA$.

5.2.3.1 Circuito con Amplificador Diferencial

Se propone un circuito que utiliza un amplificador diferencial, el cual presenta un rechazo al ruido en modo común y la ventaja de una tensión de salida referenciada a tierra, que será la misma para toda la PCB.

Un amplificador diferencial consiste en un dispositivo que presenta dos entradas y una salida que amplifica la diferencia de estas dos señales de entrada, la inversora V_{in}^- y la no inversora V_{in}^+ .

$$V_{out} = A_d(V_{in}^+ - V_{in}^-)$$

Siendo A_d la ganancia diferencial.

En la práctica, la ganancia no es exactamente igual para ambas entradas y se añade un término a la expresión para darle una mayor fidelidad:

$$V_{out} = A_d(V_{in}^+ - V_{in}^-) + A_c \frac{(V_{in}^+ + V_{in}^-)}{2}$$

Siendo A_c la ganancia en modo común que es aquella que presenta el dispositivo cuando las entradas reciben la misma tensión [17].

El circuito se encuentra representado en la Figura 45, donde la tensión de entrada V_i presenta un valor de $\pm 16V$ (que es el rango de tensión de las salidas analógicas) y tras un divisor de tensión, entra al amplificador diferencial.

Pues operar directamente con la tensión de entrada no permite cumplir con el objetivo de salida y el amplificador diferencial pone a la misma tierra común la señal que entra. La siguiente etapa es un amplificador operacional que presenta un esquema parecido a un seguidor de tensión, pero con dos resistencias diferentes que se encargan de reducir la tensión a la salida y aumentar la corriente. La intensidad será dada por la tensión y la carga, asegurando $\pm 5V$ a la salida con una carga de 200Ω y una corriente de $\pm 25mA$.

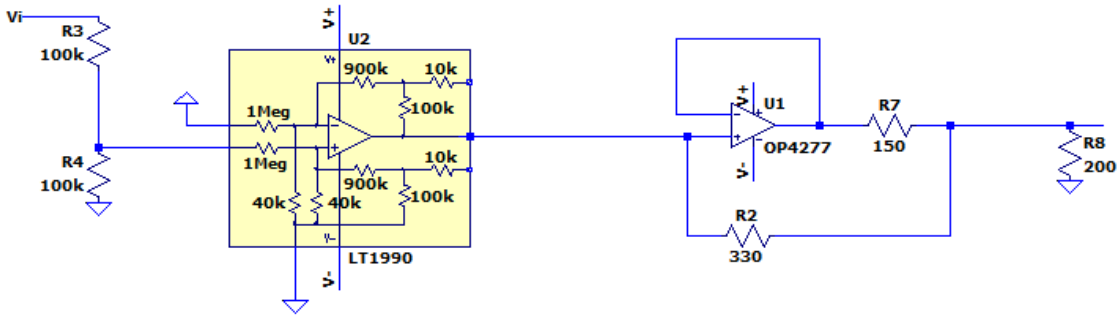


Figura 45: circuito placas analógicas modelo diferencial.

En la Figura 46 se representa la corriente de salida del amplificador operacional y se comprueba que se alcanzan los $\pm 25mA$ necesarios, que junto a la resistencia de 200Ω se asegura una tensión de $\pm 5V$.

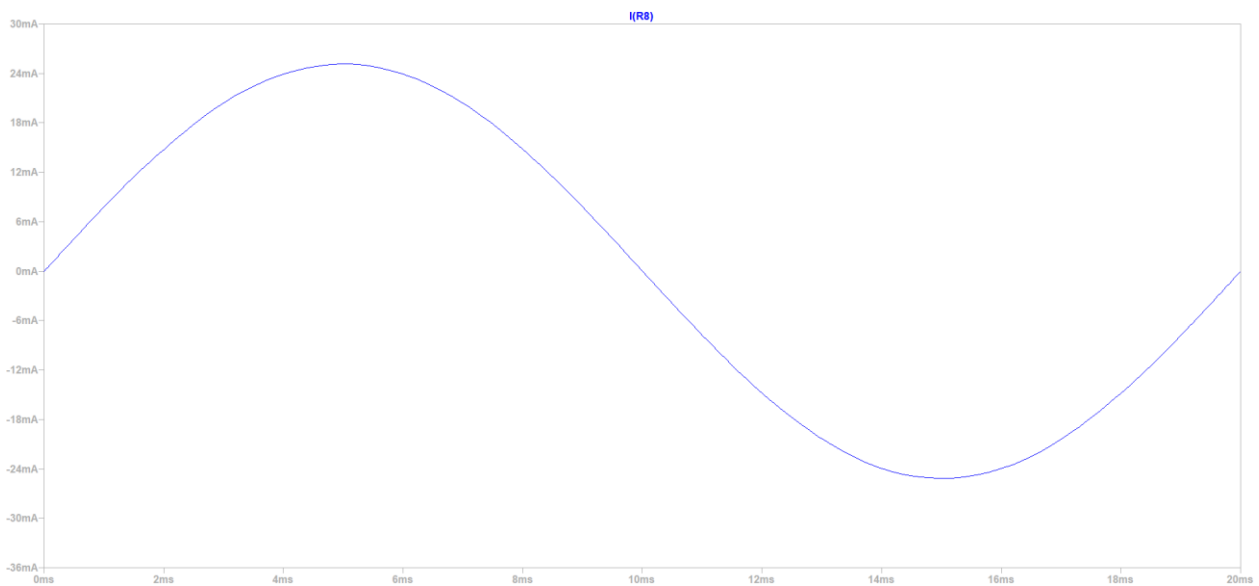


Figura 46: corriente de salida del circuito de placas analógicas modelo diferencial.

5.2.3.2 Circuito con Seguidor de Tensión

El otro modelo de circuito propuesto está caracterizado por la utilización de un seguidor de tensión. Un seguidor de tensión es un circuito amplificador operacional con ganancia 1, es decir, que no proporciona amplificación alguna a la señal y que la tensión de salida coincide con la de entrada.

El propósito de un seguidor de tensión es el aporte de estabilidad al circuito. Debido a que el amplificador operacional tiene una impedancia de entrada elevada, entra muy poca corriente y como no existen resistencias en la realimentación, la tensión de salida es la misma que la de entrada. Actúa como amortiguador de aislamiento [18].

El modelo de circuito se muestra en la Figura 47. Al inicio se observa un divisor de tensión que reduce la tensión de entrada desde los 16V de las salidas analógicas hasta los 8V, acompañado de un seguidor de tensión para aportar cierta estabilidad. El seguidor de tensión se utiliza para transferir la tensión de un circuito hacia otro y actúa impidiendo un funcionamiento incorrecto. Tras ello, continúa otra etapa que presenta una estructura parecida al seguidor de tensión, pero con dos resistencias diferentes que se encargan de reducir la tensión a la salida y aumentar la corriente. La intensidad será dada por la carga y la tensión y se aseguran los $\pm 25mA$ de salida y los $\pm 5V$ con una carga de 200Ω .

El divisor de tensiones es necesario, pues una conversión directa no es posible.

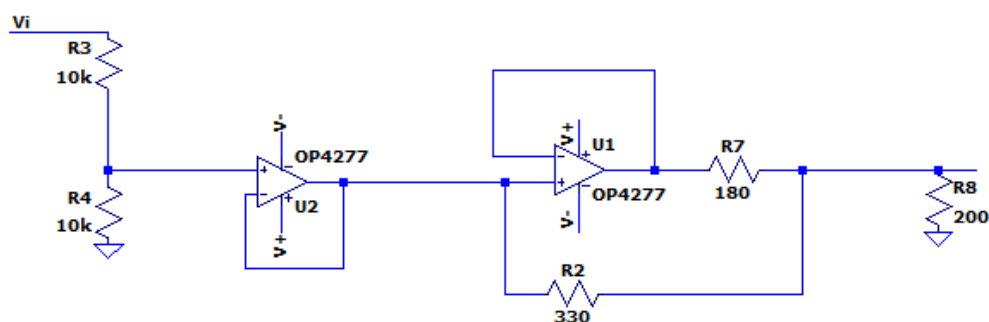


Figura 47: circuito placas analógicas modelo seguidor de tensión.

En la Figura 48 se representa la corriente de salida del segundo amplificador operacional, donde se aprecia que se alcanza el valor deseado.

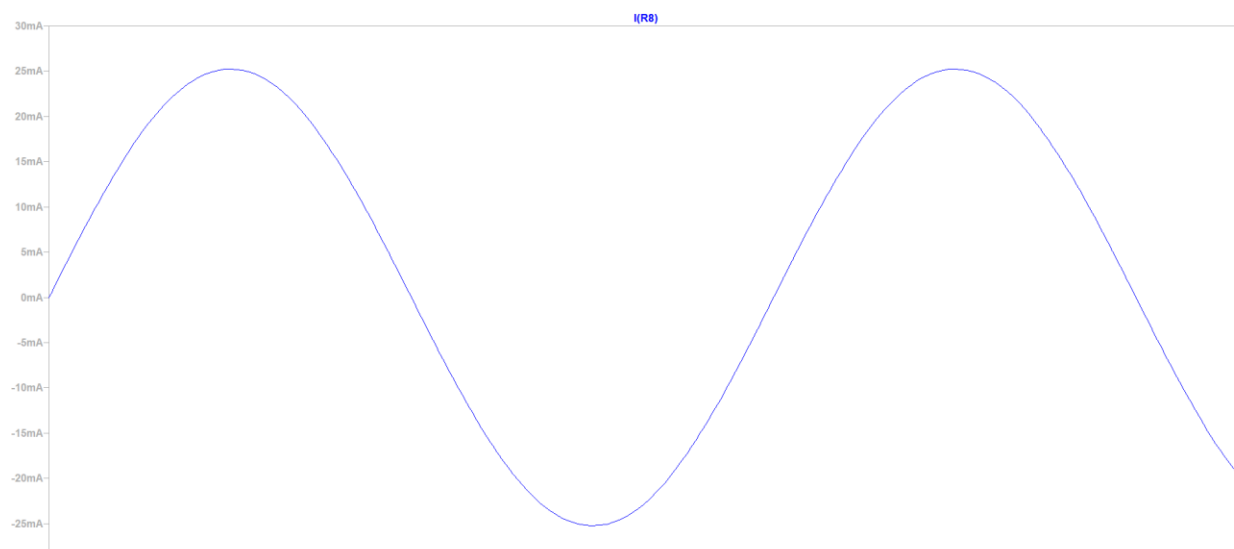


Figura 48: corriente de salida del circuito de placas analógicas modelo seguidor de tensión.

Se diseñan las PCBs con el fin de utilizar todos y cada uno de los canales disponibles en cada entrada/salida. En el caso de las placas analógicas, sólo hay 16 pines disponibles, por lo que no hay un problema de espacio tan grave como en el caso de las placas digitales. Aún así, se ha decidido tomar la misma problemática para su diseño ante la posibilidad de habilitar el resto de los pines en un futuro. Se añade, además, la problemática que presenta unos componentes que ocupan más espacio que en el caso de las placas digitales. Por lo tanto, se realiza una placa de 2 niveles para los primeros 16 pines de los módulos 2A (entradas analógicas) y 2B (salidas analógicas). Con todas las condiciones anteriores, se eligen los componentes de las placas y se realiza su diseño.

5.2.4 Componentes

La placa se encuentra dividida en dos niveles comunicados entre sí. El nivel I será aquel donde se encuentren los conectores DB37, el nivel II será aquel que se encuentre conectado al nivel I mediante la utilización de pines y no contendrá a los conectores DB37 (en unos casos estará en una posición superior y en otros en una inferior). Se han planteado dos configuraciones distintas de diseño de la placa. La lista de componentes se muestra en la Tabla 5-7 y la Tabla 5-8.

5.2.4.1 Modelo con Amplificador Diferencial

Tabla 5-7. Componentes Placas Analógicas (Diferencial) pines 0-15

Componente	Nivel I	Nivel II	Total
Conector DB37	2	0	2
Aliment. Acodado (3 señales)	1	0	2
Conector Niveles SMD (x10pines)	5	5	10
OPA4277u	4	4	8
LT1257s	8	8	16
LED	2	2	4
Conector Faston	8	8	16
RJ11	8	8	16
C=33pF (C0805)	8	8	16
C=10nF (C0805)	8	8	16
C=100nF (C0805)	13	12	25
R=180Ω	8	8	16
R=200Ω	8	8	16
R=330Ω	8	8	16
R=1kΩ	8	8	16
R=1,3kΩ	2	2	4
R=2,7kΩ	8	8	16
R=100kΩ	16	16	32
Tornillo			4
Tuerca			4
Apoyo			4

5.2.4.2 Modelo con Seguidor de Tensión

Tabla 5–8. Componentes Placas Analógicas (Búfer) pines 0-15

Componente	Nivel I	Nivel II	Total
Conector DB37	2	0	2
Aliment. Acodado (3 señales)	1	0	2
Conector Niveles SMD (x10pines)	5	5	10
OPA4277u	6	6	12
LED	2	0	2
Conector Faston	8	8	16
RJ11	8	8	16
C=33pF (C0805)	8	8	16
C=10nF (C0805)	8	8	16
C=100nF (C0805)	7	6	13
R=180 Ω	8	8	16
R=200 Ω	8	8	16
R=330 Ω	8	8	16
R=1k Ω	8	8	16
R=1,3k Ω	2	0	2
R=2,7k Ω	8	8	16
R=100k Ω	16	16	32
Tornillo			4
Tuerca			4
Apoyo			4

5.2.5 Rutado

Se muestran imágenes del diseño del rutado de las placas en los dos niveles. Las PCB han sido diseñadas con doble cara, teniendo cobre por ambos lados y permitiendo su comunicación. Como en las placas anteriores, la capa inferior (bottom) se identifica con el color azul y la capa superior (top) con el rojo.

Para el modelo diferencial, la Figura 49 y la Figura 50 muestran los primeros 16 pines de las placas analógicas (nivel I y nivel II, respectivamente).

El modelo seguidor de tensión se observa en la Figura 51 y en la Figura 52 los dos niveles de las placas analógicas.

5.2.5.1 Modelo con Amplificador Diferencial

Emplea un circuito basado en la elección de un amplificador diferencial. El circuito en el que se apoya el diseño se encuentra ilustrado en la Figura 45 del apartado 5.2.3.1.

Se aprecia que el circuito de las entradas y salidas no es el mismo. En las entradas analógicas, el rango es de $\pm 20V$ de modo que las señales que llegan a la placa (a unos $5V$) son amplificadas sin presentar problema. En las salidas analógicas se necesita pasar de los $\pm 16V$ a $25mA$, por lo que el circuito es diferente.

Nivel I:

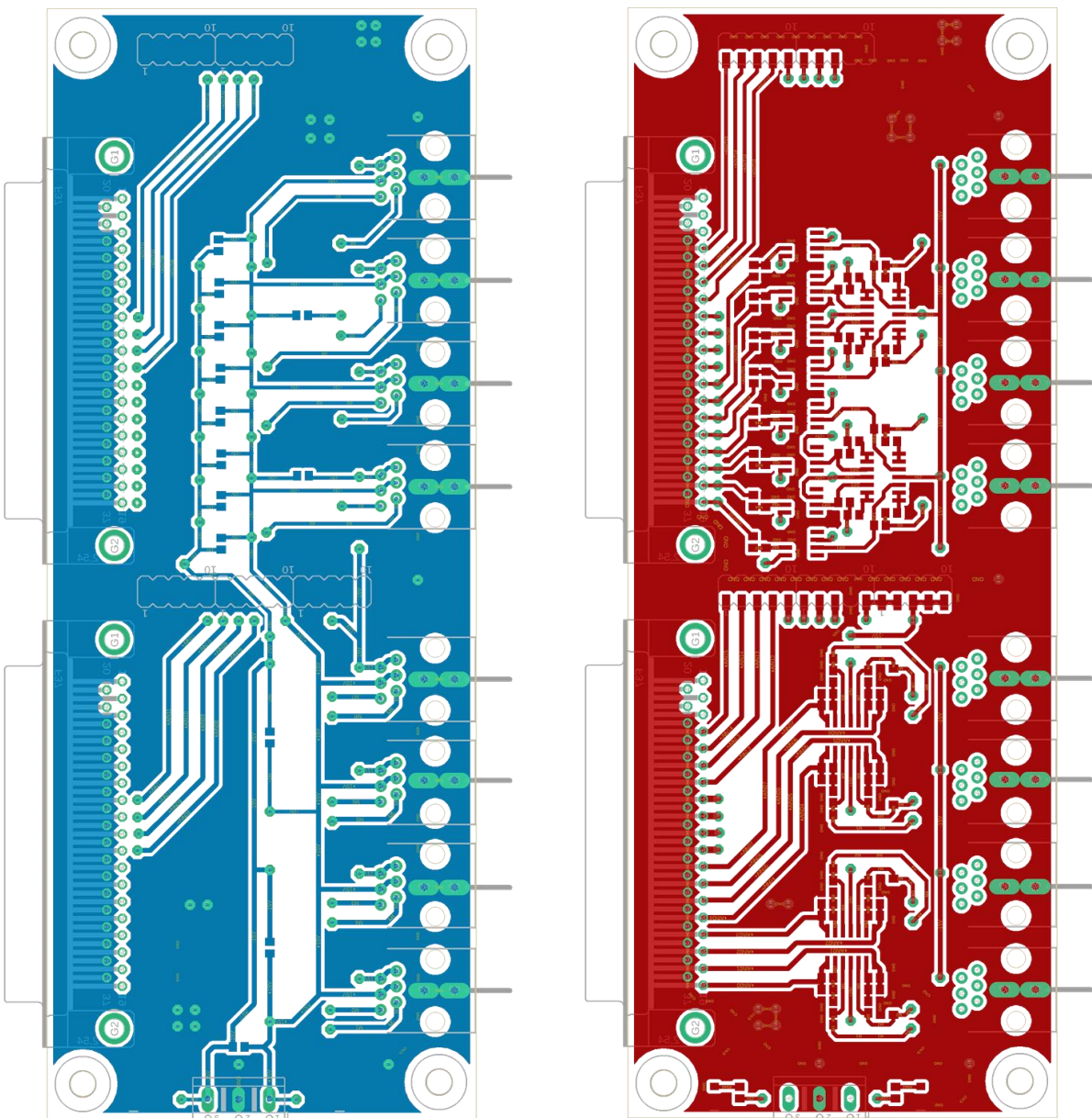


Figura 49: PCB Analógicas (Diferencial) Nivel I.

Nivel II:

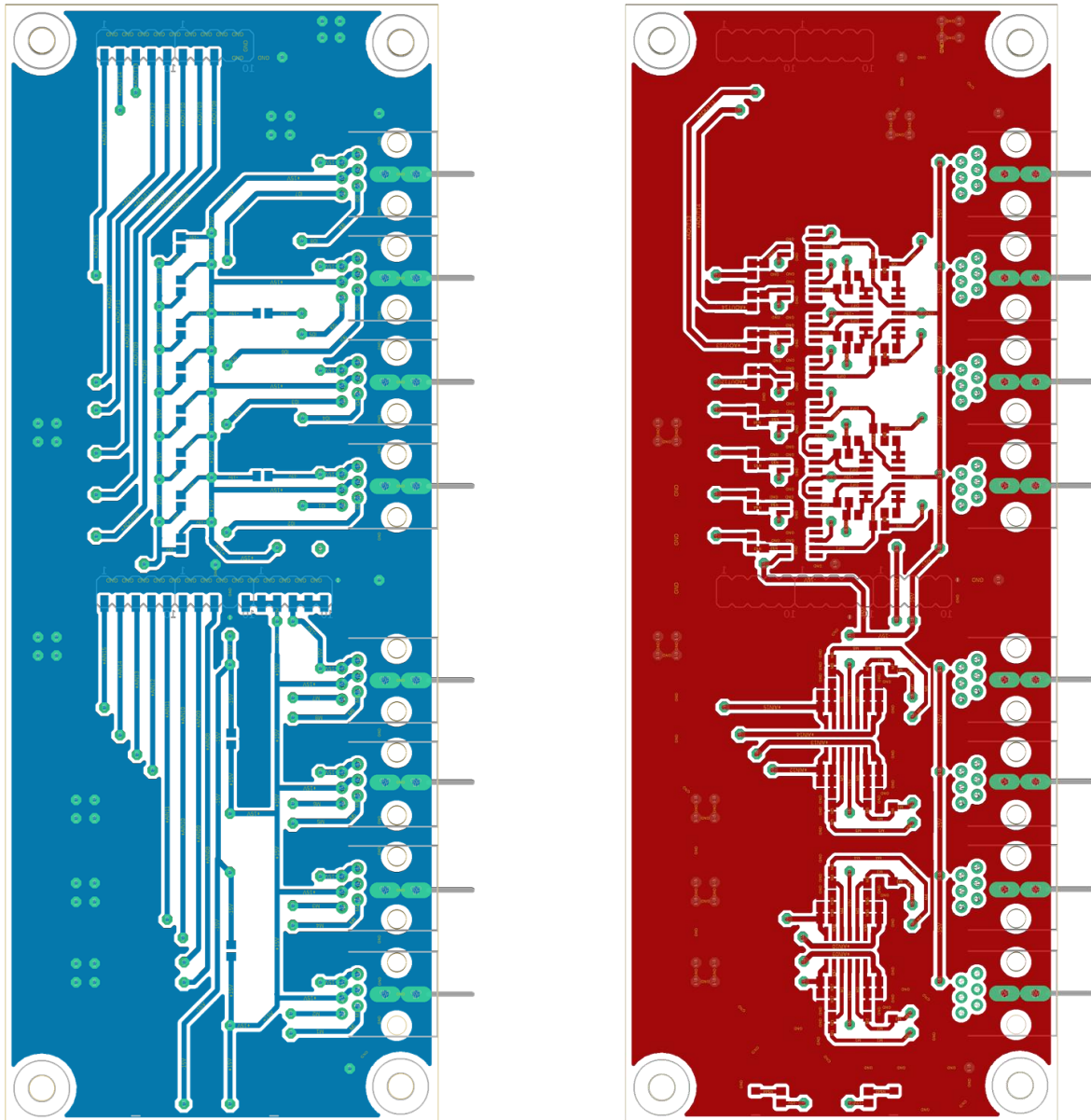


Figura 50: PCB Analógicas (Diferencial) Nivel II.

5.2.5.2 Modelo con Seguidor de Tensión

El modelo se basa en la utilización de un seguidor de tensión en el circuito de cada salida analógica. Su diseño aparece en la Figura 47 del apartado 5.2.3.2 donde se encuentra explicado.

Nivel I:

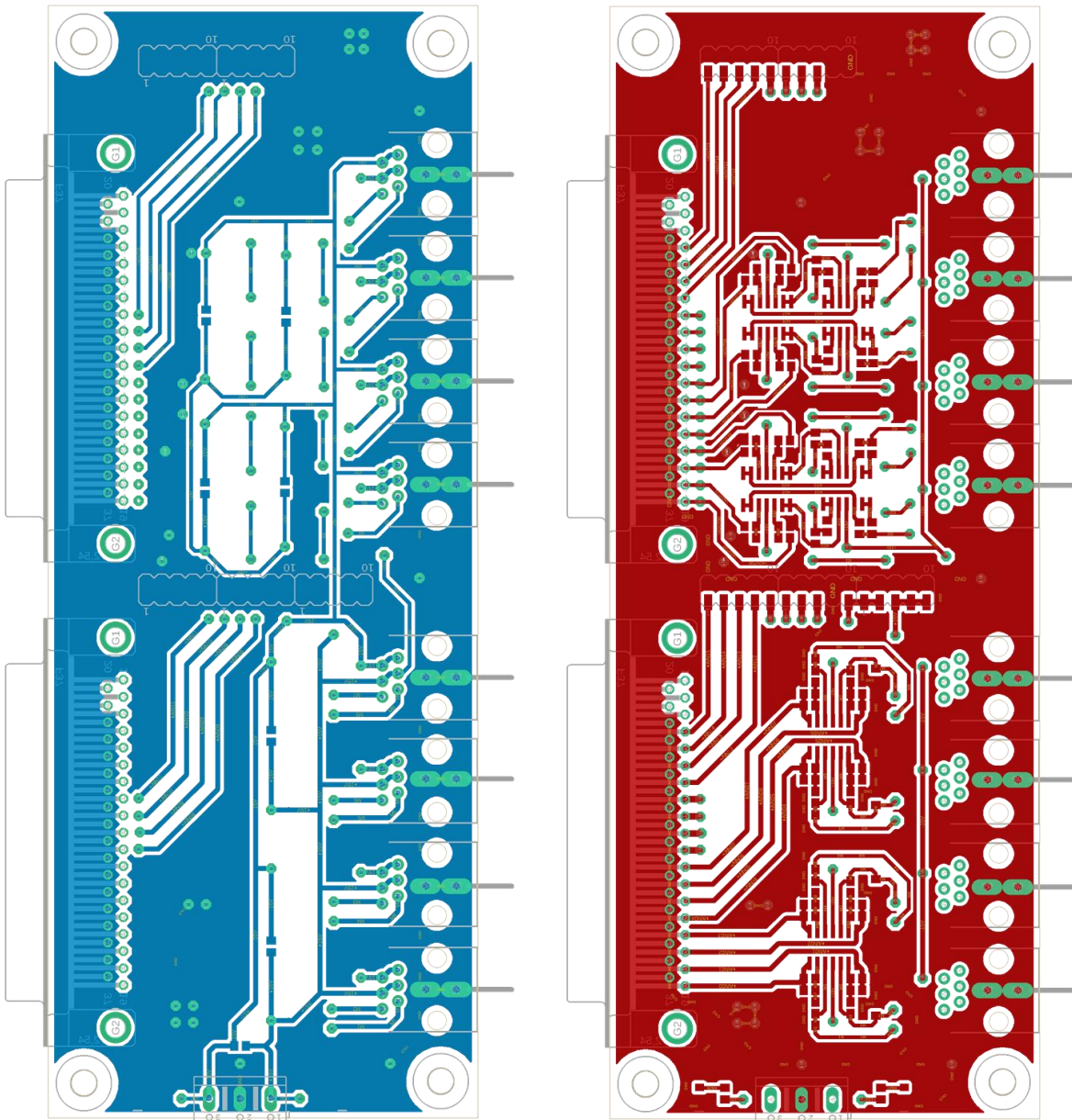


Figura 51: PCB Analógicas (Seguidor de Tensión) Nivel I.

Nivel II:

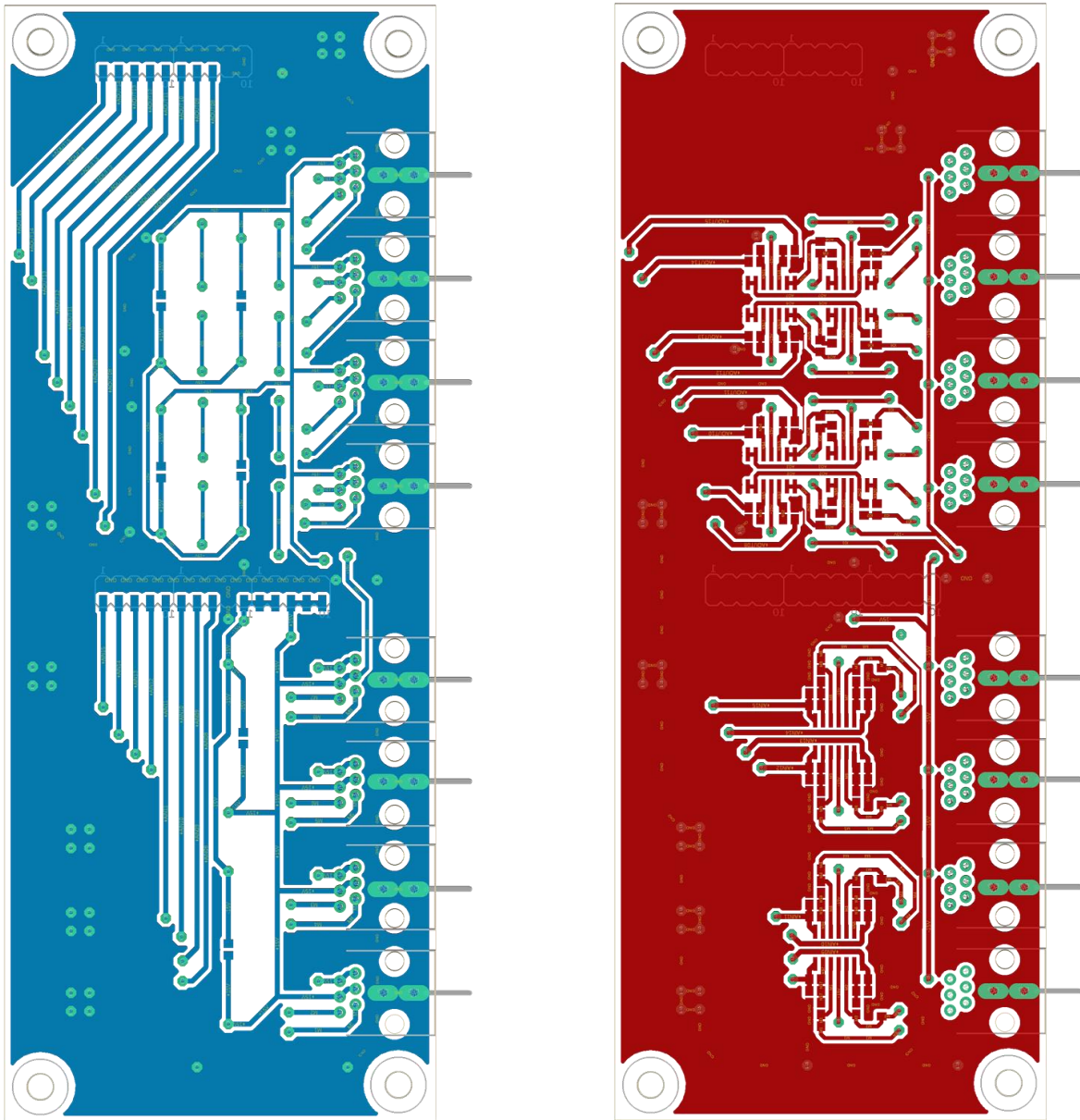


Figura 52: PCB Analógicas (Seguidor de Tensión) Nivel II.

5.3 Pruebas de Verificación

Se realizan distintos procedimientos mediante los cuales se comprueba el correcto funcionamiento de componentes, conexiones, circuitos, etc. Una de las primeras comprobaciones que se realiza es la comprobación de continuidad en las conexiones de las PCB realizadas, como se muestra en la Figura 53.

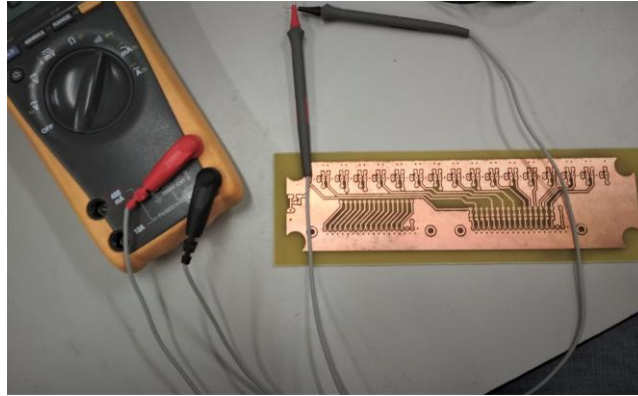


Figura 53: uso de multímetro para comprobar la continuidad de la placa.

En la Figura 54 se comprueba la problemática mencionada anteriormente de la escasa distancia entre las distintas conexiones. Debe asegurarse que todas las PCB puedan estar conectadas simultáneamente.



Figura 54: comprobación de distancias entre conexiones.

5.3.1 Fuente de Alimentación

Se determinan los valores límites de la fuente de alimentación. Las placas necesitan conectarse a una fuente de alimentación de 5V para funcionar. Para saber el valor de la intensidad, se supone el peor caso posible: que estén funcionando los 16 transmisores (Tx) y los 16 receptores (Rx) de fibra óptica.

Tabla 5–9. Valores Corriente Conectores Fibra

	Tx (Transmisor)	Rx (Receptor)
Típico	21mA	20mA
Máximo	31mA	30mA

Los valores de corriente de los conectores se muestran en la Tabla 5–9 y con ellos se pueden calcular los valores del conjunto:

- Típico: $16 * (21 + 20) = 656mA$, se añade coeficiente de seguridad:

$$656 * (1.1) = 721.6mA$$
- Máximo: $16 * (31 + 30) = 976mA$, se añade coeficiente de seguridad:

$$976 * (1.1) = 1.0736 \approx 1.1A$$

De modo que las placas deben conectarse a una fuente de alimentación de 5V y 1.1A.

5.3.2 Conectores de Fibra

Se deben asegurar unas condiciones adecuadas para el funcionamiento de los conectores de fibra, pues suponen una gran parte del presupuesto de la PCB.

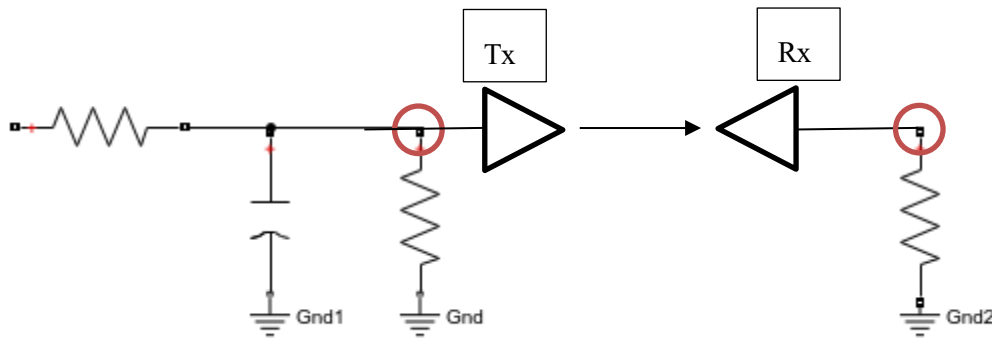


Figura 55: esquema conexión fibra.

Se muestra esquema de conexión en la Figura 55, donde los puntos destacados son los puntos de medida con el multímetro de la tensión del conector. Ambos conectores de fibra están diseñados mediante resistencias de pull-down. El procedimiento de conexión es el siguiente: se alimenta la placa PCB con la fuente de alimentación, seleccionando los pines que conecten a un transmisor de fibra concreto. Se debe comprobar que emita luz, para lo que debe llegarle la tensión de alimentación suficiente para que funcione.

Para comprobar el adecuado funcionamiento de los receptores, se conecta el transmisor al receptor mediante un cable de fibra y se mide la tensión en el segundo punto de medida para comprobar el aporte de tensión. La tensión de alimentación que llega es importante, debe ser de $5V \pm 5\%$ para operar en condiciones óptimas y por ello es importante el filtro que se observa en la Figura 26.

6 SIMULACIONES DE MODELOS

Se realizan una serie de modelos con distintos algoritmos de control. Para lograrlo, se simulan en el software Simulink ante la imposibilidad de acceder al laboratorio para implementarlos en el simulador en tiempo real OP4510.

6.1 Modelo MPPT: P&O

Como se ha mencionado en el apartado 3.1.1, el método P&O consiste en perturbar la tensión de funcionamiento con el fin de que se alcance la máxima potencia disponible en el sistema. Se trata de una implementación sencilla, pero el punto de operación oscila alrededor del MPP. El esquema Simulink del modelo aparece en la Figura 56.

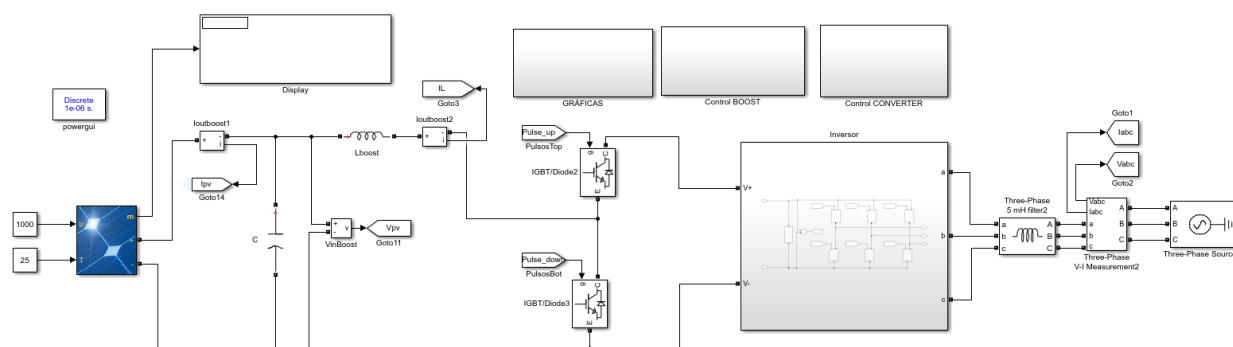


Figura 56: modelo Simulink control P&O.

En la Figura 57 se muestra la evolución de la potencia ante una perturbación media. Se observa que el punto de funcionamiento oscila alrededor del MPP y el tiempo que tarda el algoritmo en converger desde el inicio hasta el punto objetivo.

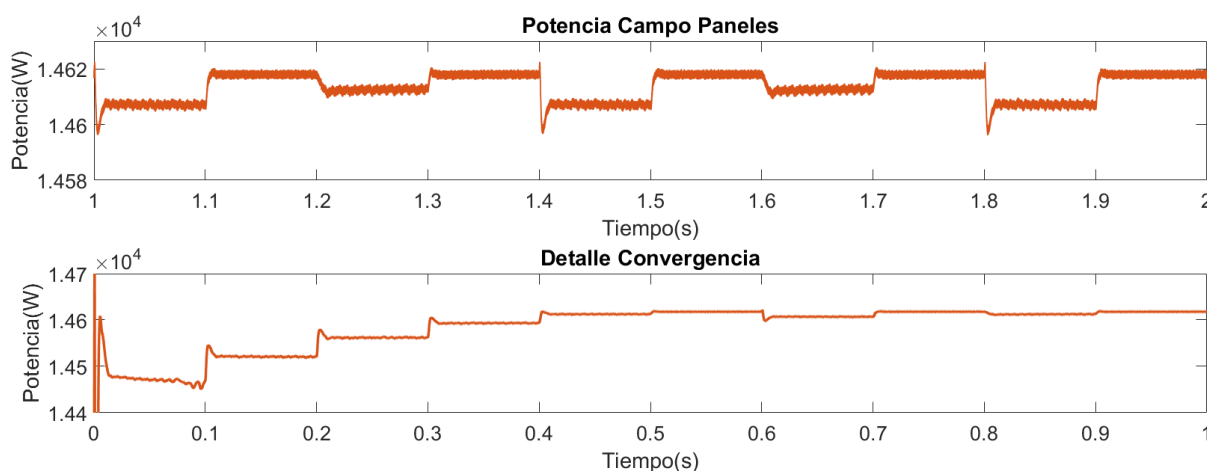


Figura 57: gráfica potencia control P&O con perturbación media.

Las tensiones y corrientes varían de forma similar. Como se aprecia en la Figura 58, los valores de las corrientes y tensiones aumentan o disminuyen del mismo modo que oscila la potencia en el punto objetivo.

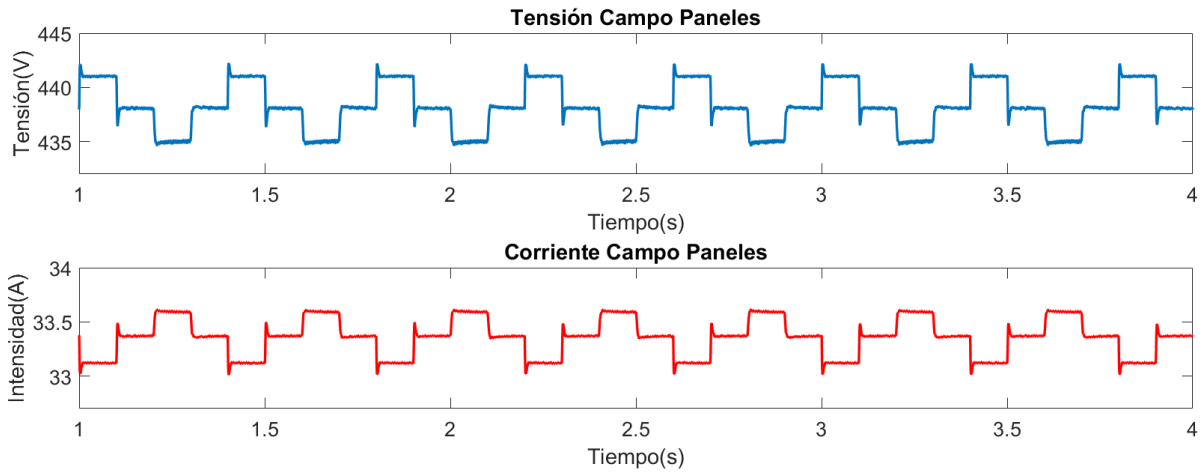


Figura 58: gráficas de tensión y corriente control P&O con perturbación media.

Se repite el mismo procedimiento variando el tamaño de la perturbación y se observa el tiempo de convergencia y las oscilaciones en el permanente.

Ante una perturbación más elevada, el tiempo de convergencia es prácticamente nulo, pero la inestabilidad en el punto de operación aumenta como se muestra en la Figura 59.

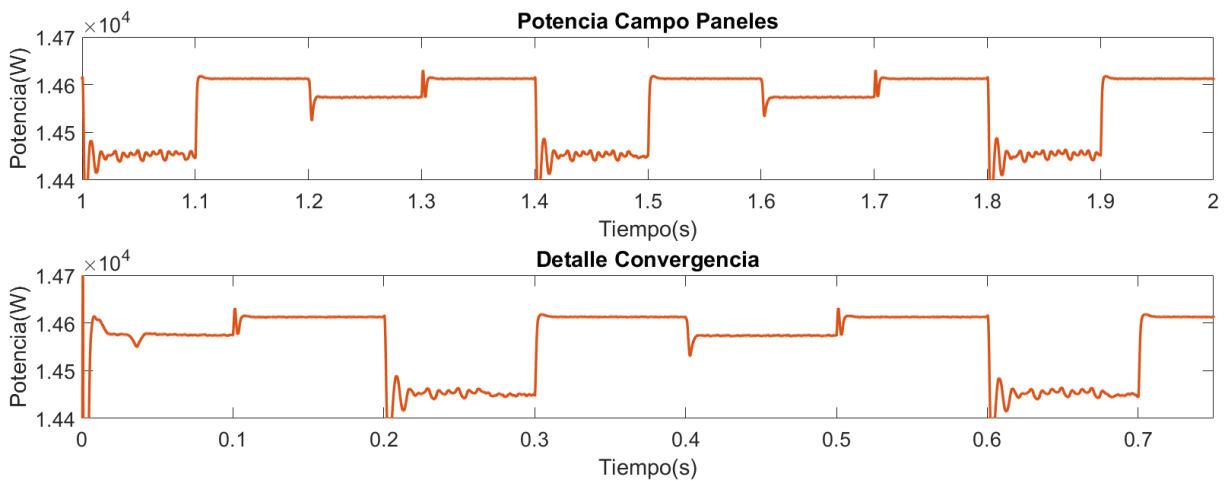


Figura 59: gráfica potencia control P&O con perturbación elevada.

En la Figura 60 se representa la potencia para una perturbación mínima y se aprecia que el tiempo de convergencia aumenta considerablemente, pero las oscilaciones se reducen.

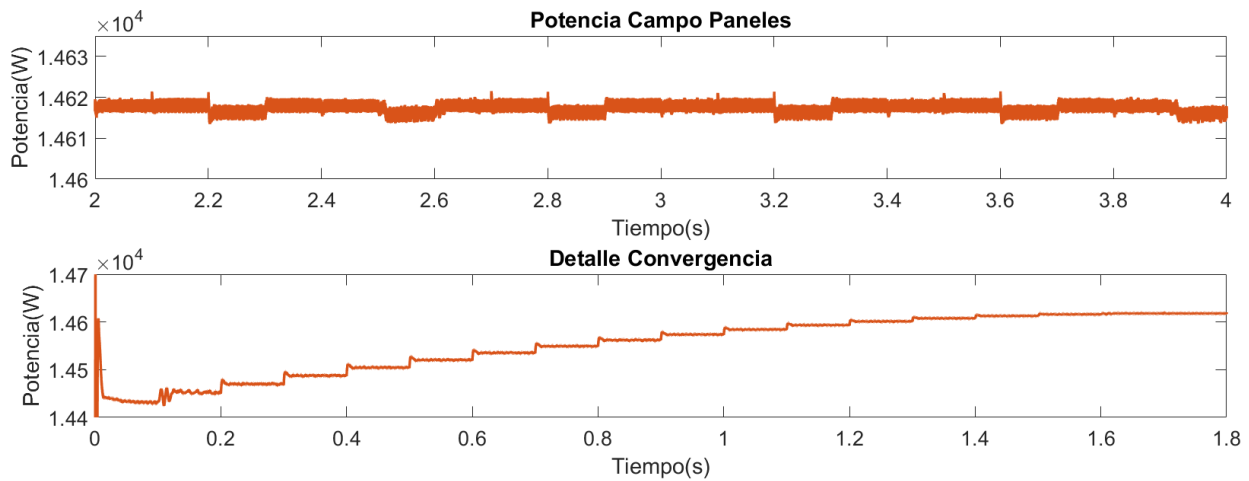


Figura 60: gráfica potencia control P&O con perturbación mínima.

El algoritmo propuesto alcanza el punto de máxima potencia con oscilación en el regimen estacionario. La simplicidad de su comportamiento se basa en modificaciones del duty del convertidor elevador conectado a la salida del campo de paneles fotovoltaicos. Estos cambios del duty derivan en cambios en la corriente de los paneles y, por tanto, en la potencia producida. Las conclusiones del estudio del algoritmo son:

- Tiempo de convergencia al MPP es inversamente proporcional al tamaño de perturbación.
- La oscilación de potencia alrededor del MPP es directamente proporcional al tamaño de perturbación.

6.2 Modelo FPPT-BNS

El algoritmo se encargará de seguir la potencia de referencia deseada o de buscar el MPP según las condiciones que se pasen al modelo. El esquema Simulink del modelo se observa en la Figura 61, donde se aprecian los cambios de potencia de referencia a elegir y cuenta con un display que muestra en cada momento el valor de la potencial actual.

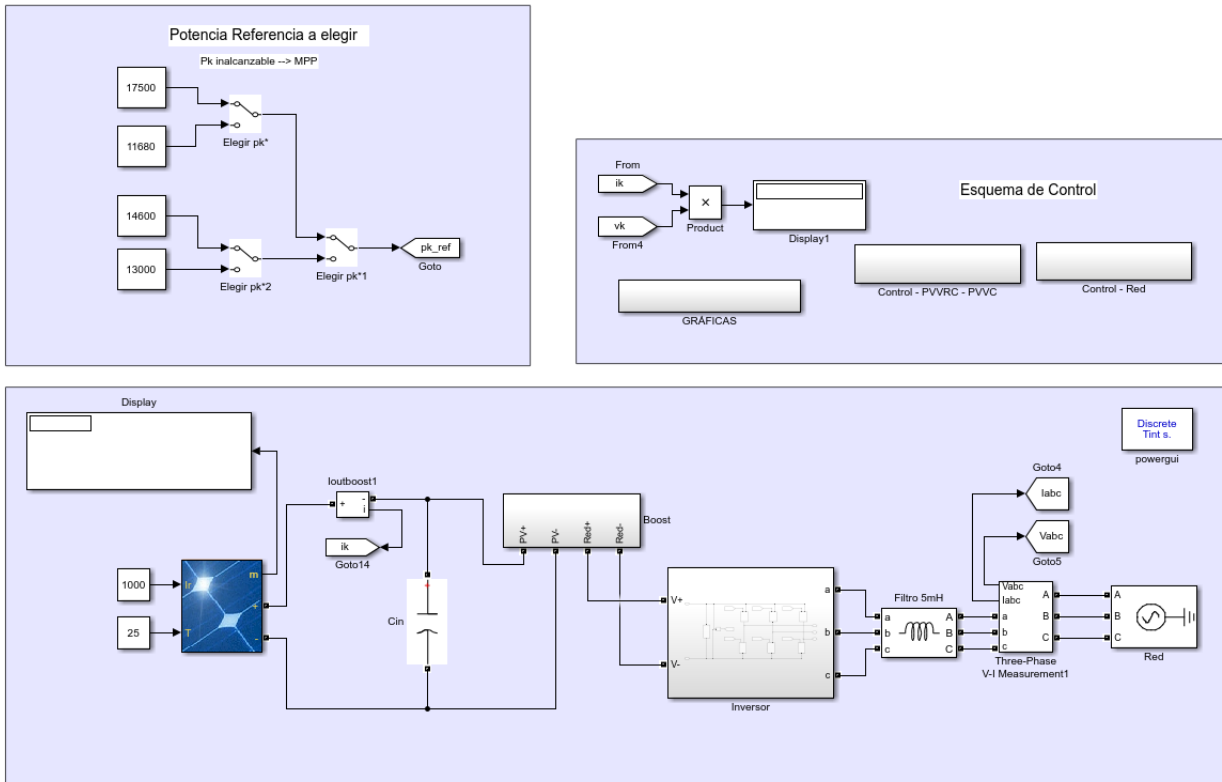


Figura 61: modelo Simulink control BNS-FPPT.

Se implementan una serie de cambios de referencia:

- $p^* = 1.2P_{mp}$: se establece una referencia inalcanzable, de modo que el sistema buscará el MPP y trabajará en ese punto de operación.
- $p^* = 0.8P_{mp}$: se reduce la potencia de referencia a una alcanzable y con un salto de referencia adecuado para un cambio correcto.
- $p^* = P_{mp}$: se vuelve al punto de máxima potencia y se demuestra que puede alcanzarlo sin problemas de referencias.
- $p^* = P_{ref}$: se establece una referencia deseada para comprobar el correcto funcionamiento del algoritmo de control.

Se ha decidido trabajar en el lado izquierdo del MPP.

En la Figura 62 se observan los cambios de referencia que se han tomado. Al principio se elige una referencia inalcanzable, por lo que el algoritmo sigue al punto de máxima potencia. Tras ello, se establecen nuevas referencias que requieren tanto de una mayor como de una menor producción de potencia. Se comprueba que el algoritmo consigue seguir todas las referencias deseadas. Los picos en los escalones son resultado de un pequeño “overshoot” en el PI, pero que permite que se realice el algoritmo.

Conforme evolucionan los cambios de referencia en la potencia, los valores de las tensiones y corrientes cambian también, respetando las curvas del campo de paneles. Esto se muestra en la Figura 63.

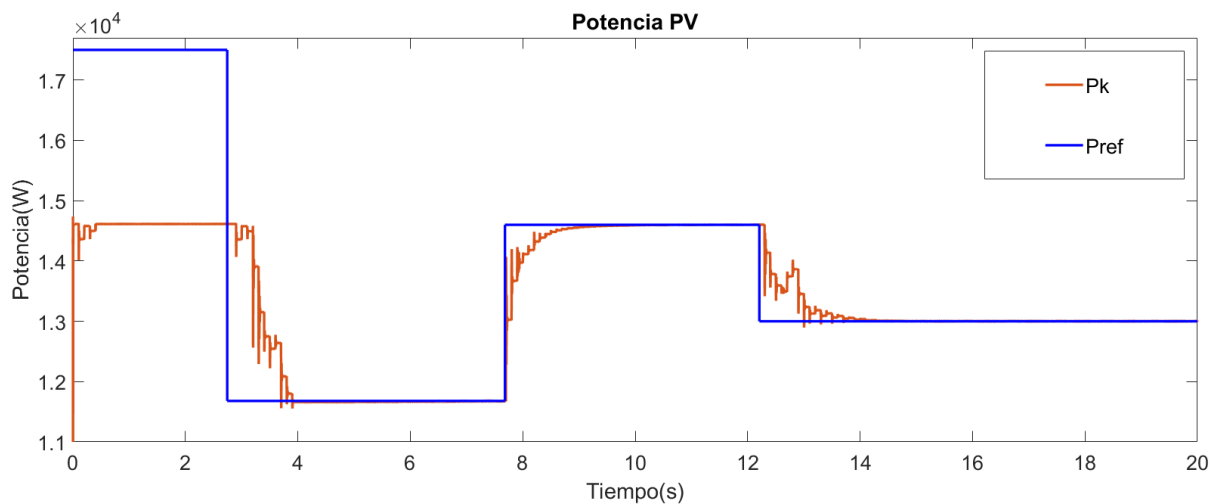


Figura 62: gráfica potencia control BNS-FPPT.

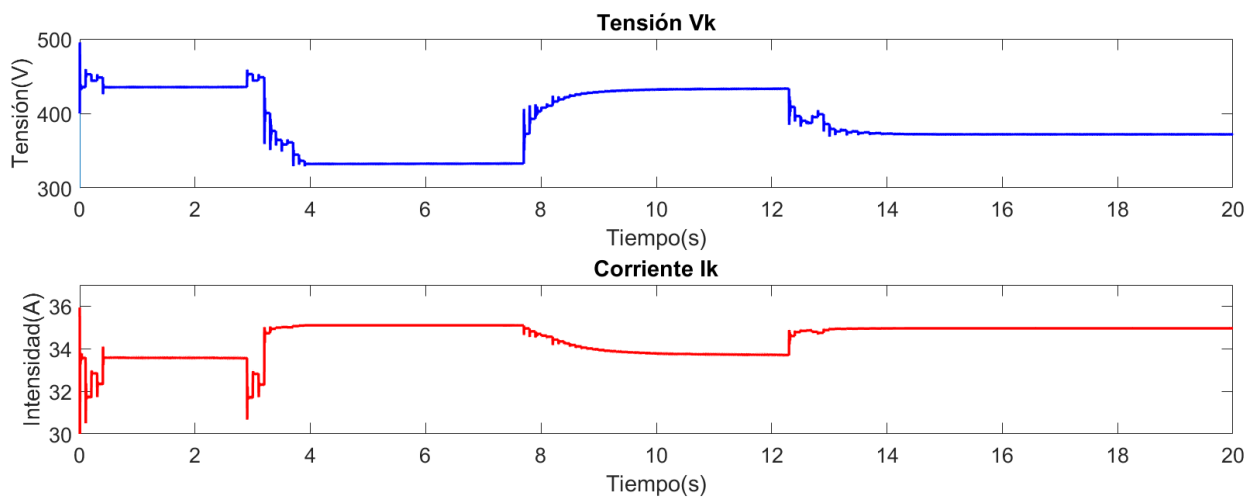


Figura 63: gráfica de tensión y corriente control BNS-FPPT.

Es importante sintonizar los PI antes de añadir el control FPPT. El lazo interno debe ser mucho más rápido que el externo para que el control funcione correctamente.

El FPPT se ejecuta a 10Hz, es decir, realiza una iteración cada 100ms. De modo que la tensión debe establecerse, al menos, en 10ms.

Las especificaciones que debe cumplir el sistema son:

- Tiempo de establecimiento del bucle interno: $\sim 1ms$
- Tiempo de establecimiento del bucle externo: $\sim 10ms$

El sistema trabaja de forma no lineal, por lo que la dinámica será distinta según la posición del punto de operación en la curva.

6.3 Comparativa MPPT-FPPT

Tradicionalmente se han utilizado modelos lineales como el P&O en el control de potencia de sistemas fotovoltaicos. La introducción de métodos no lineales permite una serie de mejoras en el comportamiento.

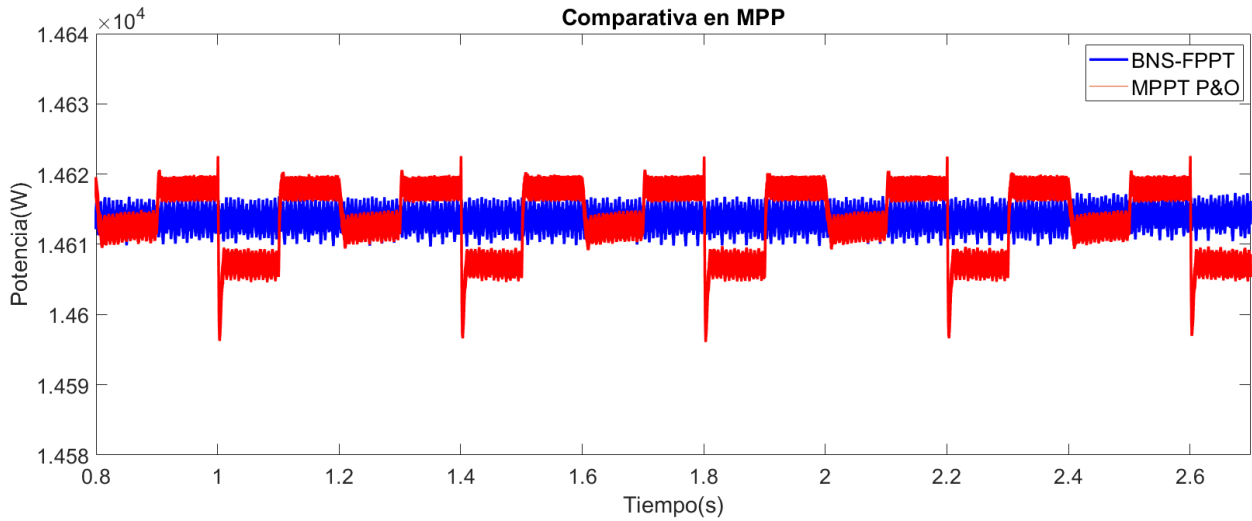


Figura 64: comparativa control P&O y BNS-FPPT en MPP.

En la Figura 64 se aprecia la diferencia entre ambos algoritmos en el punto de máxima potencia. Mientras que el algoritmo P&O oscila alrededor del MPP, el algoritmo BNS-FPPT permite reducir estas oscilaciones y el error en régimen permanente.

6.4 Modelo E/S con RT-LAB

Se realiza un modelo para verificar las entradas y salidas digitales y analógicas de las placas realizadas. Los modelos Simulink con los que trabaja el programa RT-LAB deben presentar dos bloques en los que dividir el sistema y que se observan en la Figura 65. Estos dos bloques son:

El bloque *SM*: es el subsistema maestro y contiene todos los componentes necesarios para realizar la simulación en tiempo real. Será simulado por el simulador en tiempo real y contiene los bloques de las entradas y salidas.

El bloque *SC*: es el subsistema de consola. Actúa como una interfaz de usuario, donde pueden modificarse parámetros durante la simulación. No contiene componentes computacionales. Aunque algunos componentes pueden aparecer en ambos subsistemas.

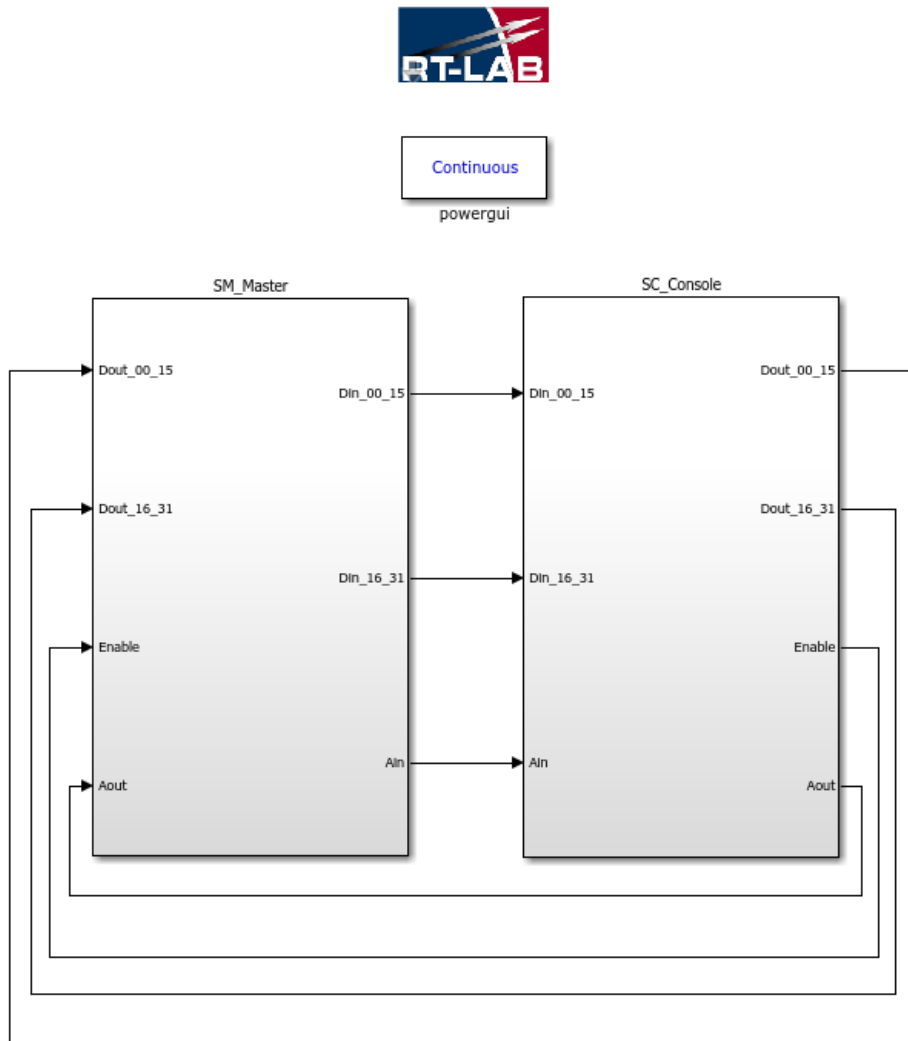


Figura 65: modelo E/S RT-LAB.

Ambos bloques se comunican entre ellos, enviando y recibiendo información necesaria para su ejecución. Por un lado, el bloque *SM* envía la información que obtiene sobre las entradas digitales y analógicas, pues contiene los bloques de información de las entradas y salidas. Por otro lado, el bloque *SC* recibe esa información y muestra por la interfaz las entradas del sistema. El usuario puede ajustar la configuración de las salidas, información que envía al bloque *SM* para configurar los bloques de salidas conforme a ella.

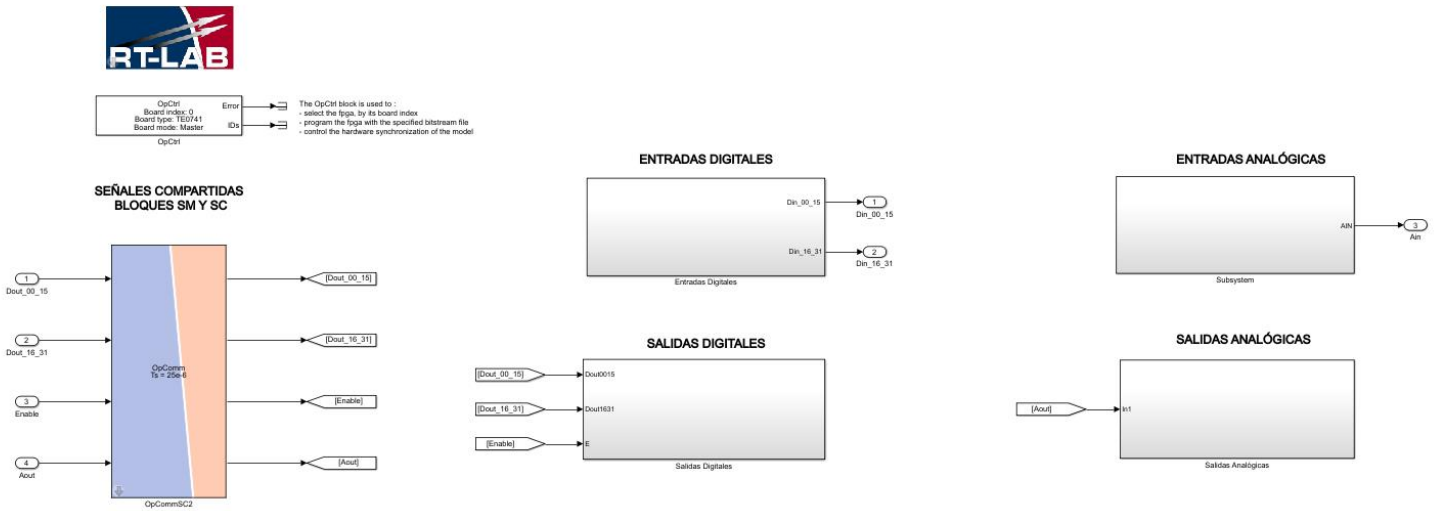


Figura 66: subsistema SM modelo E/S RT-LAB.

El bloque *SM* aparece en la Figura 66, donde aparece un bloque para la transmisión de información con el bloque *SC*. Se aprecian distintos subsistemas para las distintas entradas/salidas que contienen los bloques correspondientes de RT-LAB. En los bloques de las entradas digitales y analógicas aparecen dentro una serie de bloques que contienen la información que llega a las entradas. Estos bloques se encuentran divididos en subsecciones, que son grupos de 8 pines en los que se divide el conjunto total de cada entrada

De este modo, en la Figura 67 aparecen bloques para los primeros pines de las entradas digitales, que se configuran a elección propia. Pueden observarse 4 bloques RT-LAB, cada uno para una subsección concreta llegando al total de 32 pines de las entradas digitales.

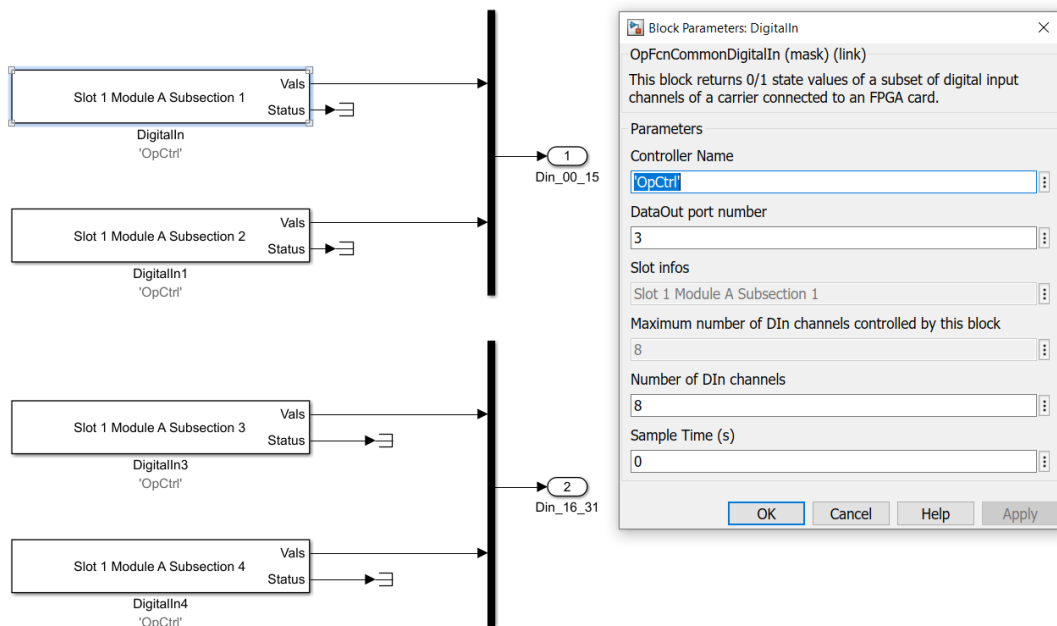


Figura 67: bloques entradas digitales.

El modo de configurar estos bloques para unas entradas o salidas concretas consiste en lo siguiente: cada bloque tiene asignado un número, en la Figura 67 se aprecia que los primeros 8 pines de las entradas digitales se

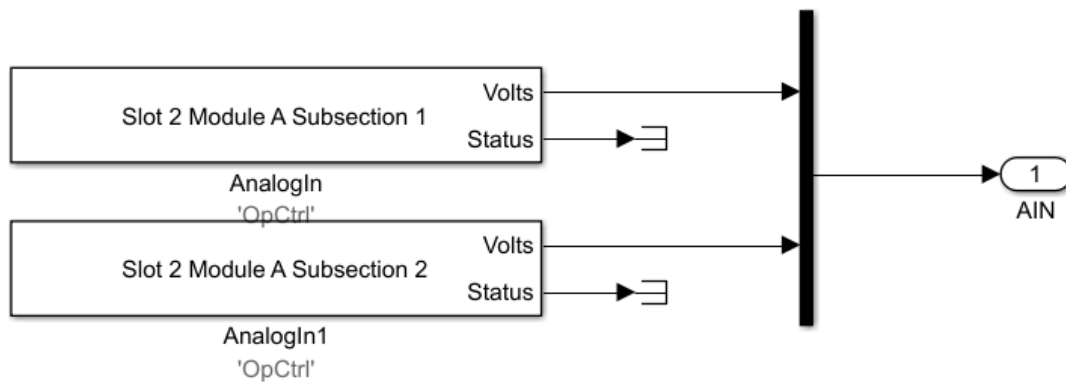


Figura 68: bloque entradas analógicas.

corresponden al número 3 en el campo “DataOut port number”. Del mismo modo, cambiando el número de ese campo pueden seleccionarse el resto de entradas.

En la Figura 68 aparecen las entradas analógicas formadas solamente por 16 pines, es decir, 2 subsecciones. El número a introducir en el campo “DataOut port number” viene especificado en la Tabla 6–1, donde SS1 será la subsección 1, es decir los 8 primeros pines y la SS2 serán los 8 siguientes. Las entradas digitales y analógicas transmiten su información mediante el bloque de comunicación al sistema SC, donde se representan sus valores.

Tabla 6–1. “DataOut port number” para las entradas

Entrada Digital SS1	3
Entrada Digital SS2	4
Entrada Digital SS3	5
Entrada Digital SS4	6
Entrada Analógica SS1	11
Entrada Analógica SS2	12

Los bloques correspondientes a las salidas digitales y analógicas se muestran en la Figura 69, para las salidas digitales y en la Figura 70 para las salidas analógicas. En el caso de las salidas analógicas o digitales el campo a modificar para seleccionar las subsecciones deseadas sería “DataIn port number” del mismo modo que como se ha explicado en las entradas. En la Tabla 6–2 se muestra las correspondencias entre las salidas y los números adjudicados al campo “DataIn port number”.

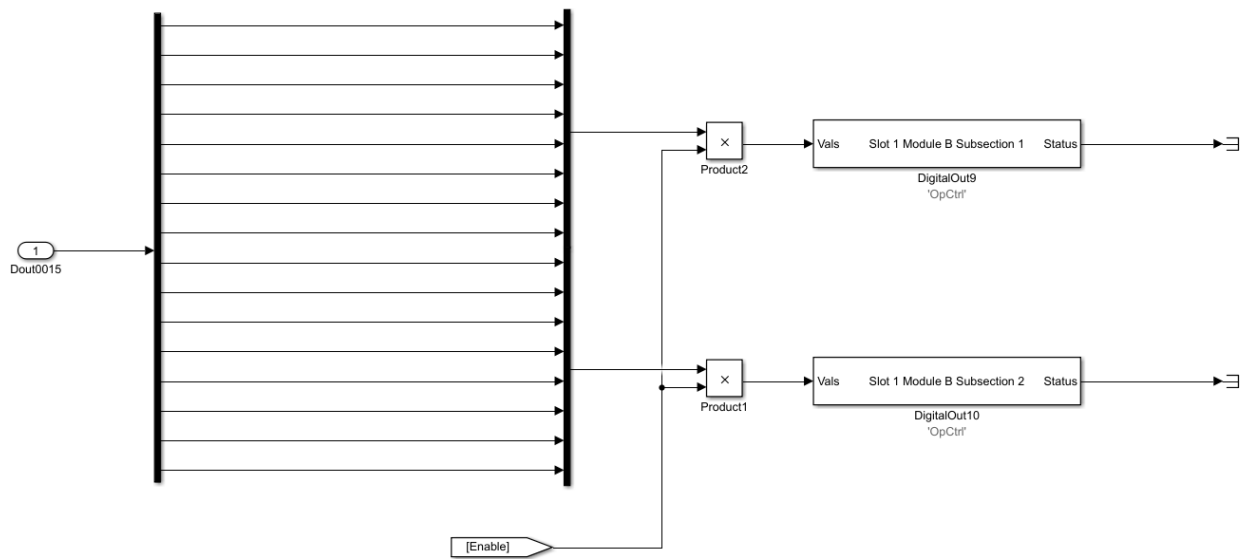


Figura 69: bloque salidas digitales.

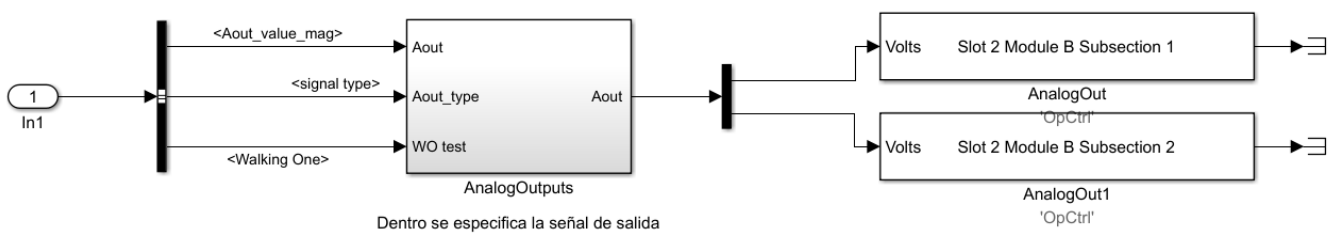


Figura 70: bloque salidas analógicas.

Tabla 6–2. “DataIn port number” para las salidas

Salida Digital SS1	11
Salida Digital SS2	12
Salida Digital SS3	13
Salida Digital SS4	14
Salida Analógica SS1	19
Salida Analógica SS2	20

En la Figura 71 se muestra el bloque *SC* que contiene la interfaz de usuario con la que se puede interactuar durante la simulación y donde se diferencia entre las entradas que pueden observarse y las salidas que se pueden modificar. La información que le llega del bloque *SM* son los datos que recibe por las entradas.

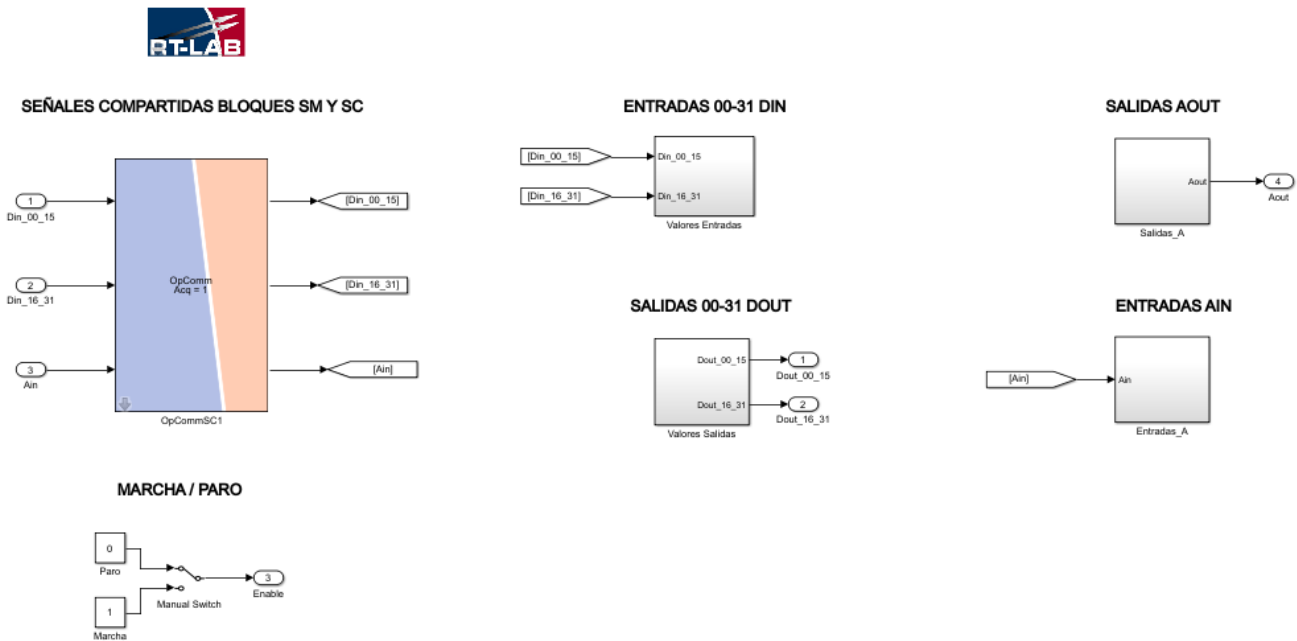


Figura 71: subsistema SC modelo E/S RT-LAB.

En la Figura 72 aparecen las primeras 16 entradas digitales correspondientes al bloque de las entradas digitales, donde se observan las gráficas y sus valores en el display. Además, se observa una parte del bloque de las salidas digitales, mostrando la primera subsección de las salidas digitales, cuyo valor puede modificarse mediante un interruptor con valor '1' (encendido) ó '0' (apagado).

Mientras que en la Figura 73 se muestran los bloques de entradas y salidas analógicas. A la izquierda aparecen las entradas analógicas de las que pueden observarse sus gráficas y a la derecha las salidas, que permiten seleccionar el tipo de señal que se desea enviar a través de ellas.

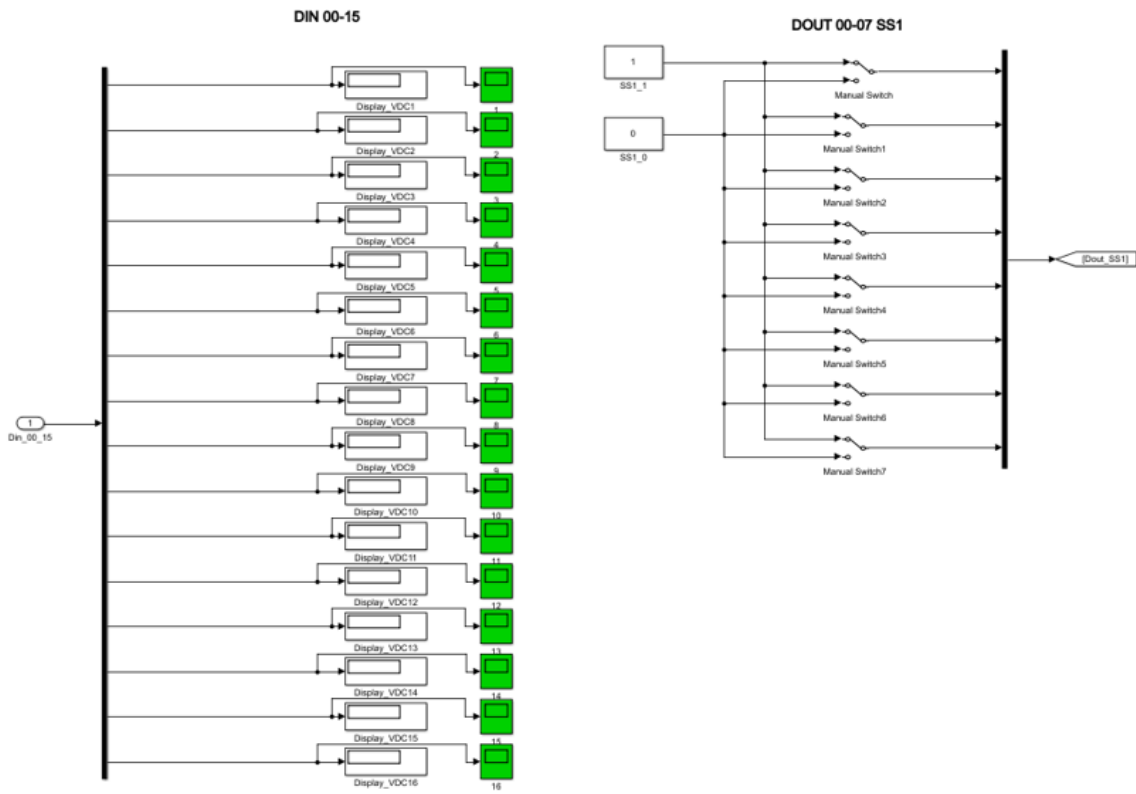


Figura 72: bloques para interactuar con E/S digitales en subsistema SC.

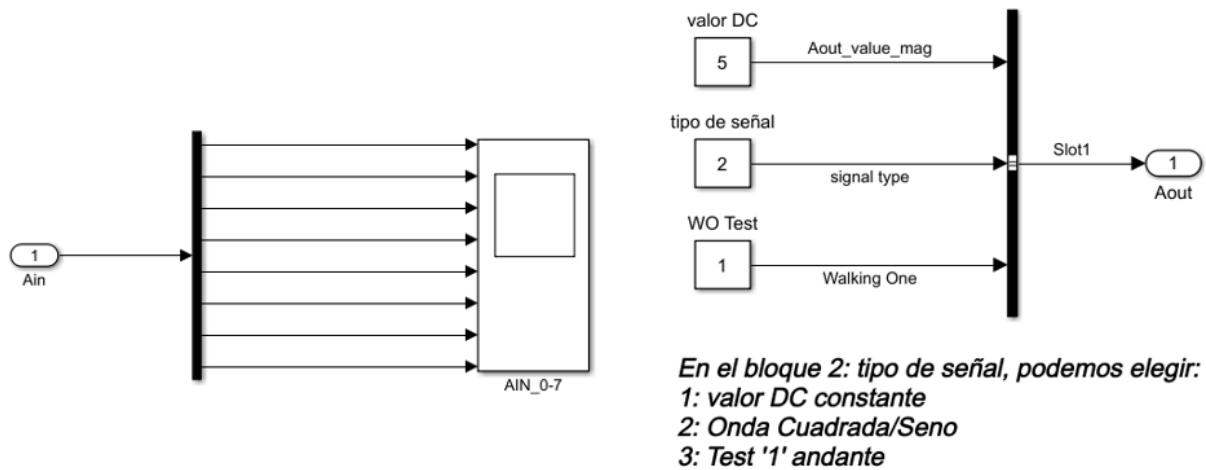


Figura 73: bloques para interactuar con E/S analógicas en subsistema SC.

7 CONCLUSIONES

El trabajo presenta un análisis sobre el comportamiento de un sistema fotovoltaico. Para mostrarlo, se estudian distintos algoritmos de control que deberán incluir el seguimiento de una potencia de referencia dada y la búsqueda del punto MPP, pues es clave para mejorar el rendimiento de los paneles al producir más potencia durante más tiempo.

Los algoritmos propuestos han sido implementados como modelos de simulación en el software Simulink. Tras analizar los resultados, se determina que el algoritmo de control MPPT P&O cumple con los objetivos de un buen desempeño del control de la potencia, mientras mantiene un correcto funcionamiento.

En cuanto al algoritmo de control BNS- FPPT, mejora el comportamiento del anterior. Esto se debe a que tiene la capacidad tanto de llevar al sistema al MPP, como de fijar la potencia del sistema a un valor de referencia deseado y todo ello evitando el exceso de oscilaciones.

Mediante el uso de gráficas se ha ilustrado el comportamiento de ambos algoritmos, cómo se ven afectados y las diferencias entre ellos. Se llega a la conclusión de que se ha logrado control en las simulaciones y la fabricación de unas PCB que funcionen correctamente. Se ha cumplido parte del cometido del trabajo, pero no se han podido realizar las simulaciones en tiempo real debido a la pandemia COVID-19.

La realización de las PCB permite la interacción externa con el modelo, ya sea para forzar un control sobre él como para extraer datos y gráficas de la simulación. En el caso del proyecto, se pretendía interaccionar con un DSP externo para las señales de control. El uso de un simulador en tiempo real permite comprobar el comportamiento de prototipos y modelos, modificando su complejidad en el grado que se requiera y permitiendo su mejora.

Por lo tanto, como ampliación futura se propone la idea de implementar los modelos en el simulador en tiempo real OP4510 para una mayor fidelidad y exactitud.

REFERENCIAS

- [1] S. F. Munguía, «DiarioRenovables,» [En línea]. Available: https://www.diariorenovables.com/2019/01/generacion-electrica-en-espana-2018_17.html. [Último acceso: 10 07 2020].
- [2] xataka, «xataka.com,» [En línea]. Available: <https://www.xataka.com/energia/2019-ha-sido-ano-menores-emisiones-mayor-instalacion-renovables-espana-2020-prometedor>. [Último acceso: 08 07 2020].
- [3] «<https://eur-lex.europa.eu/>,» [En línea]. Available: <https://eur-lex.europa.eu/legal-content/ES/TXT/PDF/?uri=CELEX:32018L2001>. [Último acceso: 10 07 2020].
- [4] M. A. Mantilla Villalobos, J. F. Petit Suárez y G. Ordóñez Plata, «SciELO Colombia,» [En línea]. Available: <http://www.scielo.org.co/pdf/rfiua/n72/n72a05.pdf>. [Último acceso: 03 07 2020].
- [5] N. H. Selman, «Researchgate.net,» [En línea]. Available: https://www.researchgate.net/publication/306010127_Comparison_Between_Perturb_Observe_Incremental_Conductance_and_Fuzzy_Logic_MPPT_Techniques_at_Different_Weather_Conditions. [Último acceso: 09 07 2020].
- [6] «Ingelibre,» [En línea]. Available: <https://ingelibreblog.wordpress.com/2014/11/09/influencia-de-la-irradiacion-y-temperatura-sobre-una-placa-fotovoltaica/>. [Último acceso: 10 07 2020].
- [7] S. Saglam, «Researchgate.net,» [En línea]. Available: https://www.researchgate.net/figure/Typical-power-voltage-curves-of-PV-cell-The-design-and-the-operation-of-an-efficient_fig1_228896495. [Último acceso: 10 07 2020].
- [8] «SUNFIELDS EUROPE,» [En línea]. Available: <https://www.sfe-solar.com/paneles-solares/calcular-paneles-solares-necesarios/>. [Último acceso: 11 07 2020].
- [9] S. E. p. G. d. E. R. 1. MIERA. [En línea]. Available: <https://ev.us.es/>. [Último acceso: 20 06 2020].
- [10] R. Gomez-Merchan, S. Vazquez y A. Marquez Alcaide, «Researchgate.net,» [En línea]. Available: https://www.researchgate.net/publication/341921289_Binary_Search-Based_Flexible_Power_Point_Tracking_Algorithm_for_Photovoltaic_Systems. [Último acceso: 10 07 2020].
- [11] OPAL-RT, «blob.opal-rt.com,» [En línea]. Available: https://blob.opal-rt.com/medias/L00161_0413.pdf. [Último acceso: 18 06 2020].
- [12] OPAL-RT, «blobtestweb.opal-rt.com,» [En línea]. Available: https://blobtestweb.opal-rt.com/medias/L00161_0124.pdf. [Último acceso: 18 06 2020].
- [13] OPAL-RT, «opal-rt.com,» [En línea]. Available: https://blob.opal-rt.com/medias/L00161_0413.pdf.

[Último acceso: 18 06 2020].

- [14] OPAL-RT Technologies, «OPAL-RT Technologies,» [En línea]. Available: <https://wiki.opal-rt.com/display/HDGD/OP4510+V2+Rear+Interface>. [Último acceso: 10 07 2020].
- [15] Avago, «Mouser.es,» [En línea]. Available: <https://www.mouser.es/ProductDetail/Broadcom-Avago/AFBR-1624Z?qs=%2Fha2pyFaduhdqvPOo1BgTIytNAAOIDFYe48Kqc7vQdFfwR1ZNOgzpQ%3D%3D>. [Último acceso: 10 07 2020].
- [16] «Wikipedia,» [En línea]. Available: https://es.wikipedia.org/wiki/Amplificador_operacional. [Último acceso: 12 07 2020].
- [17] «Wikipedia,» [En línea]. Available: https://es.wikipedia.org/wiki/Amplificador_diferencial. [Último acceso: 11 07 2020].
- [18] «Aprender Sobre La Electrónica,» [En línea]. Available: <http://learningaboutelectronics.com/Articulos/Seguidor-de-voltaje.php>. [Último acceso: 18 07 2020].

