

Trabajo Fin de Grado Grado en Ingeniería de las Tecnologías de Telecomunicación

Diseño por simulación de un amplificador de potencia Doherty

Autor: Jesús Barrero Angulo

Tutor: Luis Javier Reina Tosina

Dep. Teoría de la Señal y Comunicaciones
Escuela Técnica Superior de Ingeniería
Universidad de Sevilla

Sevilla, 2018



Trabajo Fin de Grado
Grado en Ingeniería de las Tecnologías de Telecomunicación

Diseño por simulación de un amplificador de potencia Doherty

Autor:

Jesús Barrero Angulo

Tutor:

Luis Javier Reina Tosina

Profesor Titular

Dep. Teoría de la Señal y Comunicaciones
Escuela Técnica Superior de Ingeniería
Universidad de Sevilla

Sevilla, 2018

Trabajo Fin de Grado: Diseño por simulación de un amplificador de potencia Doherty

Autor: Jesús Barrero Angulo
Tutor: Luis Javier Reina Tosina

El tribunal nombrado para juzgar el trabajo arriba indicado, compuesto por los siguientes profesores:

Presidente:

Vocal/es:

Secretario:

acuerdan otorgarle la calificación de:

El Secretario del Tribunal

Fecha:

Agradecimientos

Hoy al fin me encuentro redactando lo que parecía que nunca iba a llegar. Nadie más que mi familia, mis amigos o mi pareja saben todo lo que ha llovido para poder producirse este evento que encumbra una hermosa pero inclemente etapa de mi vida. Nada es casualidad. Abrumación siento al mirar hacia atrás y una gran ilusión por continuar evolucionando. No hubiera sido posible sin vosotros.

Jesús Barrero Angulo
Grado en Ingeniería de las Tecnologías de Telecomunicación

Sevilla, 2018

Resumen

A lo largo de las siguientes páginas vamos a desarrollar el procedimiento de diseño de un amplificador de potencia tipo Doherty, motivado por su idoneidad para ser utilizado en las comunicaciones móviles de última generación. Repasaremos la historia de las comunicaciones móviles, su evolución y cómo de crítico resulta la estructura y configuración del amplificador de potencia en el correcto funcionamiento de las mismas. Confeccionaremos un resumen de la documentación relacionada con el análisis del funcionamiento de los amplificadores de potencia de microondas, indicando los distintos parámetros que caracterizan su funcionamiento y las técnicas que se pueden utilizar para mejorar la eficiencia de operación. Se realizará una revisión de los materiales que vamos a utilizar para elaborar el diseño de amplificador de potencia Doherty, así como las herramientas de simulación con las que trabajaremos. Por último expondremos los resultados obtenidos en las distintas simulaciones, que analizaremos con detalle para después desarrollar las conclusiones del proyecto.

Índice

<i>Resumen</i>	III
1 Introducción	1
1.1 Motivación	1
1.2 Objetivo	2
1.3 Organización del proyecto	2
2 Estándares de comunicaciones móviles	3
2.1 Evolución de las comunicaciones móviles	3
2.1.1 La quinta generación	5
2.2 Conclusiones	5
3 Amplificadores de potencia	7
3.1 Introducción	7
3.2 Medidas de potencia, ganancia y eficiencia	7
3.3 Medidas del comportamiento no lineal de un amplificador de potencia	9
3.4 PAPR en los amplificadores de potencia	10
3.5 Clases de amplificadores	11
3.6 Técnicas de mejora de la eficiencia	13
3.6.1 Eliminación y Restauración de Envolvente (EER - <i>Envelope Elimination and Restoration</i>)	13
3.6.2 Seguimiento de envolvente (ET - <i>Envelope Tracking</i>)	13
3.6.3 Técnica de amplificación lineal con arquitectura Doherty	13
4 Material y método	17
4.1 ADS - <i>Advanced Design System</i>	17
4.2 Transistor CGH40010F de Cree	18
4.2.1 Modelo en ADS	18
4.3 Simulación DC	18
4.4 Simulación de parámetros S en ADS	19
4.5 Balance armónico de un amplificador de potencia en ADS	20
4.6 <i>Técnica Load/Source-pull</i>	21
4.7 Redes de adaptación de impedancia	21
4.8 Divisor de potencia Wilkinson	22
4.9 Control de optimización y ajuste de variables en ADS	22
5 Diseño del amplificador de potencia Doherty en ADS	23
5.1 Simulación DC	23
5.2 Balance armónico de un amplificador de potencia en ADS	24
5.3 <i>Técnica Load/Source-pull</i>	25
5.4 Diseño de un amplificador de potencia clase AB mediante software ADS	27

5.4.1	Adaptación de impedancias en un amplificador de potencia clase AB	27
5.4.2	Reducción de la distorsión armónica en un amplificador de potencia clase AB	28
5.5	Amplificador de potencia Doherty	29
5.5.1	Esquemático del Amplificador de Potencia Doherty en ADS	29
5.5.2	Diseño del divisor de potencia Wilkinson en el DPA	30
5.5.3	Adaptación de impedancias en el DPA	31
5.5.4	Optimización y ajuste de variables en el diseño del DPA	31
5.5.5	Balance armónico de un amplificador de potencia Doherty en ADS	32
6	Conclusiones	33
	<i>Índice de Figuras</i>	35
	<i>Bibliografía</i>	37

1 Introducción

Comenzaremos realizando una breve explicación sobre lo relevante que resulta el implementar sistemas de alta eficiencia como es la arquitectura Doherty en los sistemas de comunicaciones móviles de última generación y explicaremos el por qué de escoger dicho sistema en especial.

1.1 Motivación

Actualmente, el mercado de las telecomunicaciones observa una creciente demanda de las comunicaciones móviles por radiofrecuencia. Uno de los más importantes requisitos de estos sistemas consiste en lograr una buena eficiencia energética en aras de poder extender la duración de las baterías en los terminales móviles, siendo el amplificador de potencia el dispositivo activo que mayor porcentaje de energía consume en dicho sistema.

Los amplificadores de potencia convencionales de clase A, B, AB o C alcanzan su máxima eficiencia a altos niveles de potencia de entrada [1] [2] [3]. A medida que disminuye la potencia de entrada, la eficiencia decae rápidamente. Concretamente el estándar de comunicaciones *LTE/LTE-Advanced* (más conocido como 4G) utiliza señales de envolvente no constante que provoca que los amplificadores de potencia convencionales rindan por debajo del máximo nivel de eficiencia [4].

Otra característica del estándar LTE es la alta relación de potencia de pico respecto a la potencia media (PAPR - *Peak to Average Power Ratio*). La evolución de las comunicaciones móviles se ha encaminado definitivamente hacia el uso de varias subportadoras transmitidas usando multiplexación por división en frecuencia ortogonal (OFDM) [5] debido a su robustez ante canales que varían rápidamente en el tiempo, desvanecimientos selectivos en frecuencia o multitrayecto. Un PAPR elevado implica que la señal permanece en niveles de potencia medios durante la mayoría del tiempo, donde los amplificadores convencionales tienen un bajo nivel de eficiencia. En la tabla 1.1 tenemos una relación del valor del PAPR correspondiente con los distintos estándares de comunicaciones móviles.

Tabla 1.1 PAPR en los estándares 3G/4G [6].

Estándar	PAPR
3G UMTS - WCDMA	3dB
UMTS 3G extension	4.9-7.2dB
4G LTE - SC-FDMA	7.03dB

Para diseñar un amplificador de potencia más adecuado para este tipo de comunicaciones móviles hemos escogido al amplificador de potencia Doherty (DPA - *Doherty Power Amplifier*). Su principal característica es que consigue obtener un alto nivel de eficiencia que se mantiene aproximadamente constante durante un determinado rango de nivel de potencia, con lo que conseguimos que la señal, aun teniendo un alto PAPR se transmita con el mismo nivel de eficiencia en dicho rango (Figura 1.1).

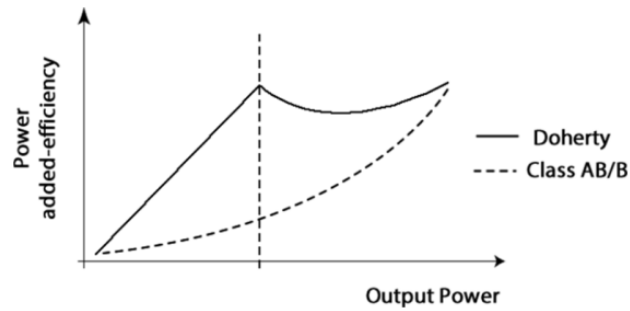


Figura 1.1 Comparativa de las curvas de eficiencia del DPA respecto al amplificador clase AB.

1.2 Objetivo

El objetivo del presente proyecto consistirá en simular el comportamiento de un DPA en ADS (*Advanced Design System*) verificando las distintas figuras de mérito que lo caracterizan en el sentido de obtener el resultado esperado, apoyado por la teoría [3] y que pueda ser utilizado en aplicaciones móviles que requieran un elevado PAPR. Para ello vamos a utilizar el transistor CGH40010 de Nitruro de Galio (GaN) del fabricante Cree al cual dedicaremos previamente un estudio individualizado y su integración en un sistema de amplificador de potencia clase AB.

Nuestro diseño estará optimizado para la frecuencia de 2.535 GHz, utilizada para LTE [4]. Es necesario recalcar que un diseño DPA reviste una gran dificultad a la hora de elegir y optimizar los distintos parámetros y componentes para que en su conjunción el funcionamiento sea el esperado [6] - [11]

1.3 Organización del proyecto

El objetivo del presente proyecto es eminentemente práctico, sin embargo realizaremos algunas consideraciones teóricas en las que nos apoyaremos para realizar el diseño, así como una revisión histórica de las comunicaciones móviles para entender de dónde venimos y hacia dónde vamos en esta tecnología:

- En el capítulo 2 haremos un repaso de la evolución de las comunicaciones móviles.
- En el capítulo 3 desarrollaremos la teoría sobre los amplificadores de potencia utilizados en comunicaciones móviles y las distintas técnicas de mejora de la eficiencia que podemos emplear.
- Vamos a dedicar el cuarto capítulo a presentar los materiales que se utilizarán para el diseño, así como las distintas herramientas de las que nos valdremos para poder obtener nuestro objetivo.
- En el quinto capítulo mostramos el proceso de diseño del amplificador de potencia Doherty.
- Por último expondremos brevemente los resultados obtenidos durante las simulaciones y las conclusiones finales del proyecto.

2 Estándares de comunicaciones móviles

Para señales basadas en técnicas de modulación que implican una envolvente constante, la baja eficiencia a bajos niveles de potencia no resulta un inconveniente porque los amplificadores trabajan en zona de alta eficiencia. Con la evolución de los estándares de comunicaciones móviles surgen los inconvenientes al incrementarse el PAPR, lo que redundaría en una reducción en el aprovechamiento de la potencia.

2.1 Evolución de las comunicaciones móviles

Durante las dos últimas décadas hemos presenciado un crecimiento acentuado de los sistemas de comunicaciones inalámbricos. Los distintos estándares se clasifican en generaciones que podemos observar en la figura 2.1.

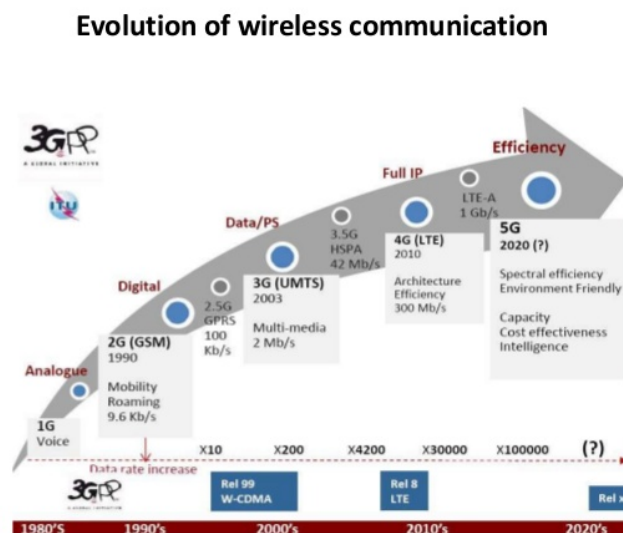


Figura 2.1 Evolución de las comunicaciones móviles [7].

La primera generación (1G) corresponde con el primer sistema de comunicaciones móviles analógico que surgió alrededor del año 1980. Dichos sistemas estaban orientados principalmente hacia la transmisión de voz, aunque también tenían la capacidad de transmitir pequeños paquetes de datos. Empleaban FDMA donde cada usuario utilizaba un radiocanal durante la comunicación. Estaba afectado principalmente su limitación en la cobertura y el gran tamaño de los terminales. Su funcionamiento no convenció a muchos usuarios y el coste de dichos sistemas se presumía disuasorio. La señal emitida por 1G presentaba amplitud constante por lo que no existían problemas de eficiencia debido al PAPR.

Para la segunda generación (2G) se desarrolló GSM en el año 1991. Empleaba tecnología digital por la que se podía transmitir voz y datos mediante acceso multiple por división en el tiempo (TDMA) donde varios usuarios podía compartir el mismo radiocanal.

El estándar original de GSM utilizaba señales de amplitud constante, sin embargo su versión evolucionada (EDGE) adopta una modulación 8-PSK que requiere un sistema de complejos filtros que finalmente producen una PAPR de unos 3.2 dB (debido únicamente al filtrado, no a la modulación 8-PSK) lo que comenzó a provocar una reducción en la eficiencia de operación de los amplificadores de potencia.

La tercera generación (3G) comienza con el servicio universal de telefonía móvil (UMTS) donde se utiliza modulación QAM. Soporta transferencia de datos multimedia y tasas desde 384 Kbps hasta varios Mbps. Presenta compatibilidad hacia atrás con 2G y 1G. UMTS Está basado en CDMA de banda ancha (WCDMA). En la figura 2.2 podemos observar que la función de densidad de probabilidad de la señal 3G respecto a la potencia de salida (normalizada) no se concentra en un único nivel, sino que se distribuye a lo largo de un rango determinado de niveles de potencia de salida. Este estándar presenta bajo nivel de eficiencia si se utilizan amplificadores de potencia convencionales. Actualmente los terminales móviles soportan varias horas de conversación sin agotar la batería, a diferencia de la transmisión de datos donde el consumo se dispara. El nivel de PAPR de UMTS es debido a la modulación QAM y al filtrado de coseno alzado [5].

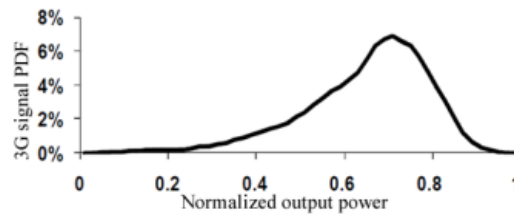


Figura 2.2 Función densidad de probabilidad de una señal UMTS.

La extensión de UMTS (HSPA) utiliza una modulación 64-QAM en el enlace descendente y 16-QAM lo que permite el incremento en la velocidad de transferencia de paquetes de datos. La función densidad de probabilidad de una señal HSPA se muestra en la figura 2.3. Presenta una PAPR de 4.9dB a 7.2dB.

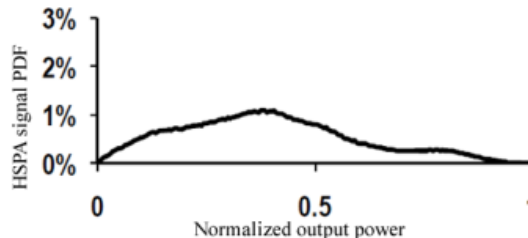


Figura 2.3 Función densidad de probabilidad de una señal HSPA.

La cuarta generación (4G) ha sido desarrollada desde 2010 y actualmente es conocida como el estándar *LTE-Advanced*. El enlace descente utiliza OFDM con una PAPR de unos 12dB[4] [12]. Su función densidad de probabilidad se muestra en la figura 2.4.

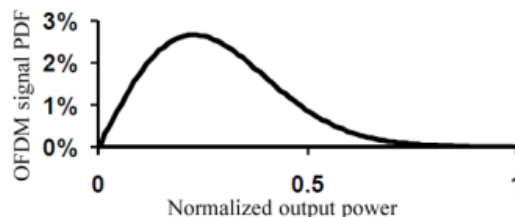


Figura 2.4 Función densidad de probabilidad de una señal OFDM.

El futuro del mercado de las comunicaciones móviles pasa por ofrecer acceso a internet con tasas similares a las conexiones por fibra óptica hasta el hogar (FTTH). LTE ha sido más conocido con su denominación comercial (4G) aunque aún se trataba de un sistema 3G avanzado, algo así como un super 3G o 3.9G. Una de las principales características del estándar 4G son las tasas superiores a 50Mbps y la interoperabilidad IP.

LTE utiliza SC-FDMA con modulación 16-QAM para el enlace ascendente. Esto repercute en una PAPR de 7.03dB.

2.1.1 La quinta generación

En los últimos años ha habido un drástico incremento del ancho de banda demandado por los dispositivos móviles para la descarga de contenidos multimedia, así como el número de usuarios simultáneos del sistema. Dicho incremento se escapa de la capacidad del actual sistema *LTE-Advanced*.

Está previsto que con 5G se consiga [13] [14]:

- 100 veces más capacidad
- Tasas de transmisión de datos de hasta 1Gbps
- Baja latencia (<1ms)
- Capacidad para conexión masiva de dispositivos

Adicionalmente, la quinta generación de comunicaciones móviles (5G) también abarcará internet de las cosas (IoT), el control de los vehículos autónomos o el desarrollo de *smart cities*[15].

Debido a la actual saturación del espectro radioeléctrico, 5G operará en frecuencias desde los 15GHz hasta 100GHz (Ondas milimétricas). A elevadas frecuencias de RF se acentúa el problema del multitrayecto o los desvanecimientos selectivos en frecuencia. Para solucionarlo se utilizarán *smart cells* en las estaciones bases y en los terminales. En la práctica esto implicaría que los amplificadores de potencia deben funcionar a bajos niveles de potencia, por lo que resulta fundamental que la eficiencia sea elevada a dichos niveles.

Las formas de onda de la capa física para 5G no están todavía definidas porque aún no hay consenso. Actualmente las candidatas son: FBMC(Filter Bank Multi-Carrier), GFDM (Generalized Frequency-Division Multiplexing), UFMC (Universal Filtered Multi-Carrier) o F-OFDM (Filtered Orthogonal Frequency- Division Multiplexing) [13].

2.2 Conclusiones

Podemos observar claramente cómo la evolución de las comunicaciones móviles se encamina hacia la vía de incrementar el volumen de datos transmitidos a través de modulaciones como OFDM o SC-FDMA que implican un alto nivel PAPR, lo que va reñido directamente con la eficiencia energética, que será el otro aspecto crítico a optimizar para cumplir con las especificaciones de los nuevos estándares.

Los amplificadores de potencia consumen entre el 50% y el 80% de la potencia entregada al transmisor. Esto es debido a la limitada eficiencia y rango dinámico en el cual el amplificador presenta una respuesta no lineal. En este proyecto nos centraremos en el diseño del amplificador de potencia Doherty, lo cual nos proporciona una solución de bajo coste con una muy buena funcionalidad.

3 Amplificadores de potencia

A lo largo de este capítulo se repasaremos los conceptos mas relevantes del funcionamiento de un amplificador de potencia orientado a comunicaciones móviles. Nos centraremos en los siguientes aspectos:

- Medidas de potencia, ganancia y eficiencia.
- Relación de potencia de pico respecto a la potencia media (PAPR - *Peak to Average Power Ratio*).
- Clasificación de los distintos tipos de amplificadores de potencia.
- Técnicas para el aumento de la eficiencia.

3.1 Introducción

En los amplificadores de potencia de pequeña señal, el nivel de potencia de entrada es lo suficientemente bajo para considerar el transistor como un componente lineal. En este caso, los parámetros S están bien definidos [16] y no dependen de la potencia de la señal de entrada o de la impedancia de carga, lo cual simplifica el diseño de un amplificador de potencia con una determinada ganancia y bajo nivel de ruido. A niveles de potencia más elevados el comportamiento deja de ser lineal y en este caso las impedancias de entrada y salida vistas por el amplificador varían con la potencia de la señal con que atacamos al transistor, lo que convierte el diseño en una tarea compleja donde es necesario aplicar metodos iterativos para encontrar una solución óptima.

3.2 Medidas de potencia, ganancia y eficiencia

En la figura 3.1 podemos ver el esquema simplificado de un amplificador de potencia

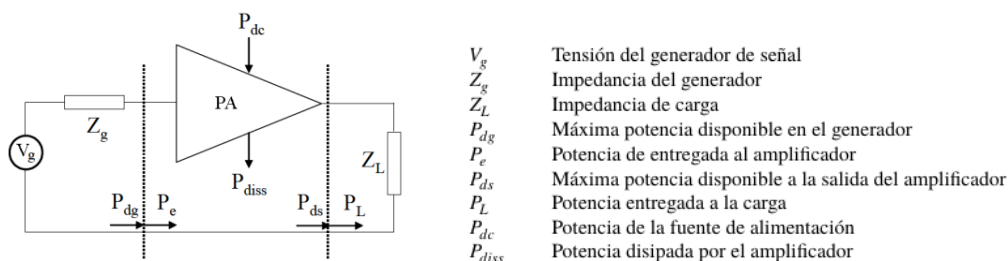


Figura 3.1 Esquema simplificado de un amplificador de potencia [6] [16].

Un amplificador está adaptado en ganancia de potencia cuando $P_{dg} = P_e$ y $P_{ds} = P_L$ [16], sin embargo, hay que tener en cuenta que existen pérdidas por onda reflejada a la entrada y a la salida del amplificador, por lo que son más adecuadas las expresiones $P_{dg} > P_e$ y $P_{ds} > P_L$.

Podemos definir tres tipos de ganancia [3] [17]:

- **Ganancia de potencia operacional:** Relación entre la potencia suministrada a la carga (P_L) y la potencia a la entrada (P_e)

$$G_p = \frac{P_L}{P_e} \quad (3.1)$$

- **Ganancia de potencia disponible:** Es el cociente entre la potencia disponible a la salida del amplificador (P_{ds}) y la potencia disponible en el generador (P_{dg})

$$G_d = \frac{P_{ds}}{P_{dg}} \quad (3.2)$$

- **Ganancia de transducción:** Cociente entre la potencia suministrada a la carga (P_L) y la potencia disponible en el generador (P_g). Es la expresión para la ganancia más utilizada en el diseño de amplificadores de potencia de microondas.

$$G_t = \frac{P_L}{P_{dg}} \quad (3.3)$$

A continuación veremos distintas maneras de definir la eficiencia en un amplificador de potencia:

- **Eficiencia de drenador (η):** Aplicable a los transistores de efecto de campo (FET). Relaciona la potencia suministrada a la carga (P_L) respecto a la potencia suministrada por la fuente de alimentación (P_{dc}).

$$\eta = \frac{P_L}{P_{dc}} \quad (3.4)$$

- **PAE (Power Added Efficiency):** Es la expresión más utilizada para medir la eficiencia en un amplificador de potencia. Según se incrementa la ganancia de transducción, la PAE tiende a ser igual que la eficiencia de drenador (η).

$$PAE = \frac{P_L - P_{dg}}{P_{dc}} = \eta \left(1 - \frac{1}{G_t}\right) \quad (3.5)$$

En la figura 3.2 se representan las principales figuras de mérito que caracterizan el funcionamiento de un amplificador de potencia: La ganancia ($Gain$ o G_t), la potencia entregada a la carga (P_{out}) y la PAE.

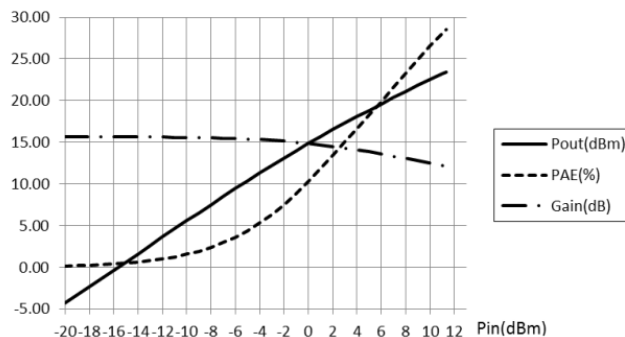


Figura 3.2 Parámetros típicos de un amplificador de potencia.

3.3 Medidas del comportamiento no lineal de un amplificador de potencia

El principal parámetro que determina la linealidad de un amplificador de potencia es el punto de compresión de 1dB el cual se puede determinar mediante la potencia de salida del amplificador en relación con la potencia de entrada. En zona lineal, la ganancia presenta una característica plana como se puede observar en la figura 3.3. El punto donde dicha curva deja de ser plana, desplazándose ± 1 dB es considerado como el punto de expansión o de compresión de 1dB respectivamente. A partir de dicha potencia de entrada se considera que el amplificador tiene una respuesta no lineal.

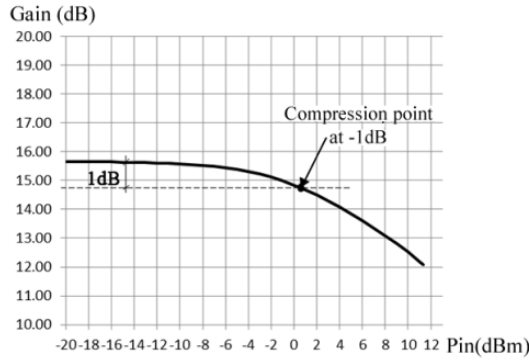


Figura 3.3 Punto de compresión de 1dB observado en la curva de ganancia del amplificador.

Esta medida también se puede determinar observando la curva de la potencia de entrada respecto a la potencia de salida (característica AM-AM). El punto de compresión de 1dB (figura 3.4) se encuentra en dicha curva cuando se separa 1dB respecto a la extensión lineal de los valores obtenidos para potencias de entrada donde la respuesta es lineal.

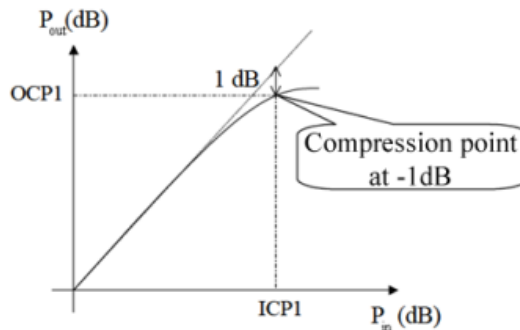


Figura 3.4 Punto de compresión de 1dB observado en la característica AM-AM.

Además de la distorsión en amplitud, podemos hablar de la distorsión que se produce en la fase de la señal de salida respecto a la fase de la señal de entrada (figura 3.5).

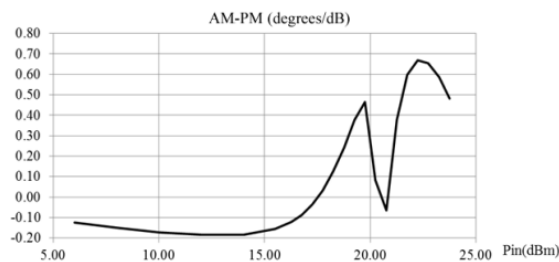


Figura 3.5 Característica AM-PM.

Otro parámetro a tener en cuenta en los sistemas no lineales es el punto de intercepto de tercer orden ($IP3$). Este punto se halla en la intersección entre la curva de la potencia de salida del armónico fundamental y el producto de intermodulación de tercer orden. Cuando mayor sea su valor, más lineal será el amplificador de potencia (figura 3.6).

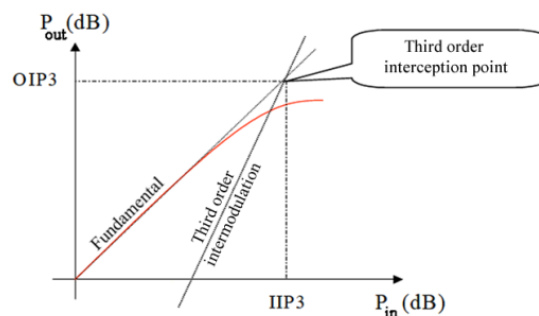


Figura 3.6 Punto de intercepto de tercer orden ($IP3$).

Según se incrementa el nivel de potencia a la entrada del amplificador, el efecto de los distintos armónicos se acentúa de forma que pueden aparecer señales a frecuencias no deseadas. Se define la potencia en el canal adyacente (ACPR - *Adjacent Channel Power Ratio*) como la relación entre la potencia total en el canal adyacente y la potencia de la señal en el canal en el que se transmite (señal útil).

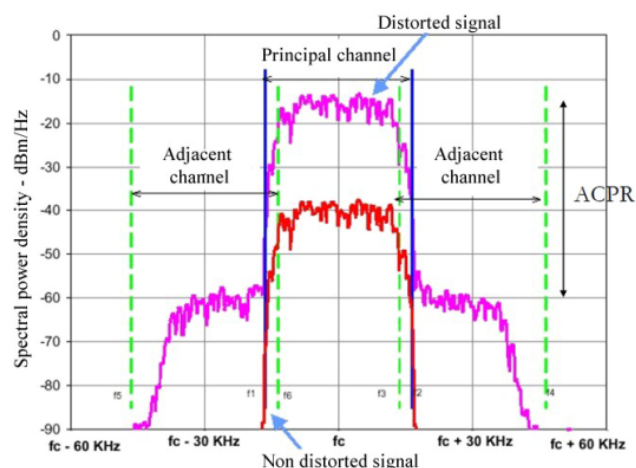


Figura 3.7 Espectro de la señal a la salida de un amplificador de potencia no lineal.

3.4 PAPR en los amplificadores de potencia

La PAPR se define como la relación entre la máxima potencia de la señal a la salida del amplificador (P_{max}) respecto a la potencia media (P_{avg}). Los amplificadores de potencia convencionales presentan su mayor eficiencia a la potencia máxima. Si empleamos menor potencia de entrada veremos como la PAE decae exponencialmente (figura 3.8) [6].

Las señales con elevado PAPR (por ejemplo en OFDM) se mantienen la mayor parte del tiempo en niveles de potencia medios, donde esporádicamente se produce un pico (figura 3.9). Si atacamos un amplificador de potencia convencional con este tipo de señales, la eficiencia en general resultará bastante pobre, aunque nuestro sistema tenga una elevada PAE máxima.

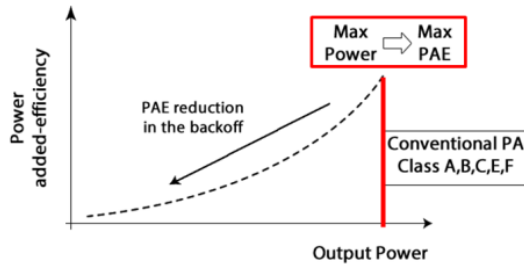


Figura 3.8 PAE en amplificadores de potencia convencionales.

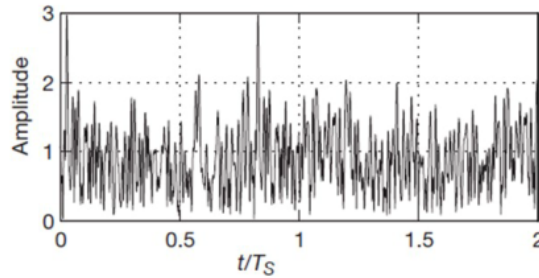


Figura 3.9 Señal OFDM en el dominio del tiempo.

En la figura 3.10 podemos ver la función de densidad de probabilidad de una señal OFDM y el rendimiento en eficiencia de tres tipos de amplificadores de potencia Doherty y de un amplificador clase B ideal. La distribución de potencia nos muestra que la señal solo demanda máxima potencia en el 10% de la distribución, mientras que se sitúa a 7dB respecto al máximo en el 70%. Aquí podemos ilustrar el principal objetivo de este proyecto que es incrementar la eficiencia en niveles de potencia donde se distribuye la mayor parte de la señal.

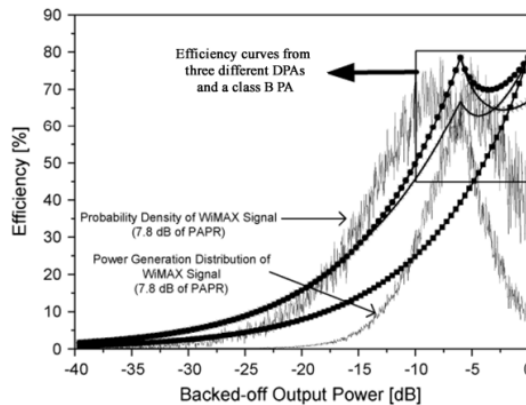


Figura 3.10 PDF de una señal WiMAX, curvas de eficiencia de varios tipos de DPA y de un amplificador clase B.

3.5 Clases de amplificadores

Podemos establecer distintos tipos de amplificadores según lo que denominaremos el "ángulo de conducción" que a efectos prácticos representa el tiempo que el transistor está conduciendo [3]. Según la tensión que apliquemos a la puerta (V_{gs}) el transistor quedará polarizado en un punto u otro (figura 3.11) y es esto lo que determinará durante cuánto tiempo está conduciendo ($I_D > 0$).

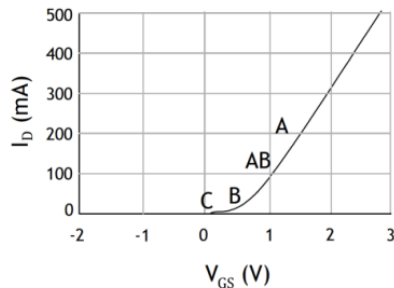


Figura 3.11 Corriente de drenador I_D respecto a la tensión de puerta V_{gs} .

El ángulo de conducción en clase A es de 360° , en clase B de 180° , en clase AB se sitúa entre 180° y 360° y en clase C es inferior a 180° . El amplificador clase A es el que muestra el comportamiento más lineal, el clase AB es el que alcanza la mayor PAE manteniéndose en zona lineal, mientras que el clase C es no lineal en todo momento. El amplificador clase B es solo un concepto porque en la práctica un transistor no puede comenzar a conducir tan bruscamente, por lo tanto hay una región intermedia donde es difícil determinar si el amplificador es clase AB, B o C. Podemos observar la curva de la corriente de drenador (I_D) de un amplificador de potencia de cada clase en la Figura 3.12.

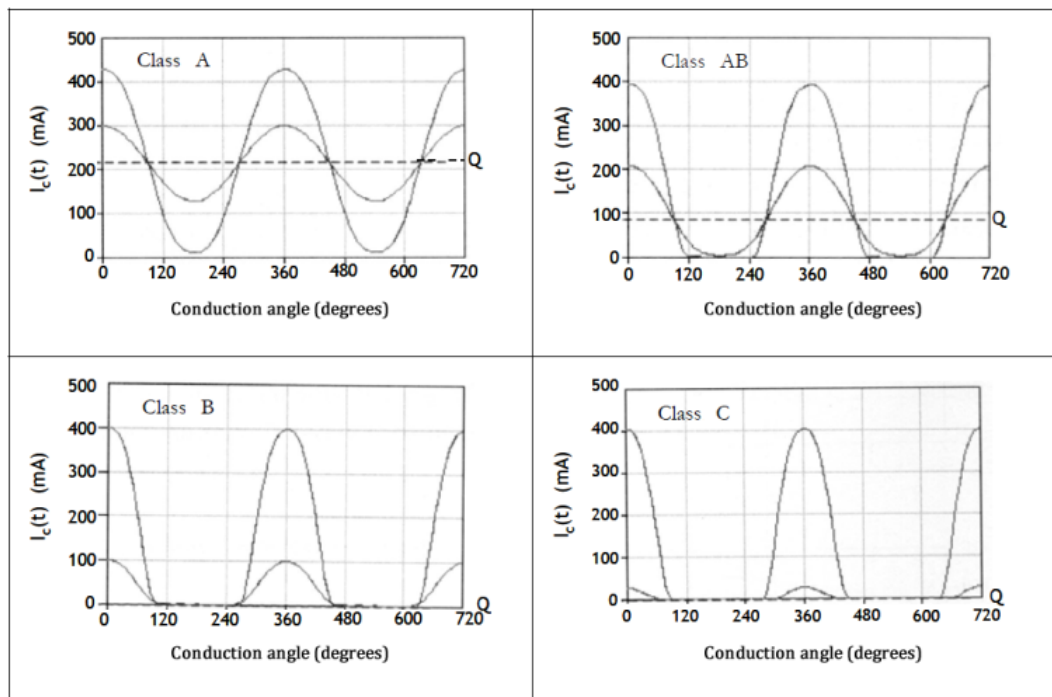


Figura 3.12 Corriente de drenador I_D en amplificadores clase A, AB, B y C.

La máxima eficiencia teórica que se alcanza en cada una de estas clases viene recogida en la Tabla 3.1

Tabla 3.1 Resumen de las características de los distintos tipos de amplificadores [6].

Clase	Ángulo de conducción(α)	Máxima eficiencia teórica	Linealidad
A	360°	50%	Lineal
B	180°	78.5%	Lineal
AB	$180^\circ < \alpha < 360^\circ$	$50\% < \eta < 78.5\%$	Lineal
C	$< 180^\circ$	$>78.5\%$	No lineal

3.6 Técnicas de mejora de la eficiencia

Multitud de técnicas se han empleado para mejorar la eficiencia de los amplificadores en niveles bajos-medios de potencia. Dicha eficiencia depende principalmente de 3 parámetros: la corriente de polarización, la tensión de alimentación y la impedancia de carga. A continuación presentaremos algunas de las técnicas de mejora en la eficiencia para terminar realizando una introducción teórica sobre el amplificador de potencia Doherty.

3.6.1 Eliminación y Restauración de Envolvente (EER - *Envelope Elimination and Restoration*)

Esta técnica de mejora de la eficiencia en amplificadores consiste en mantener la modulación en fase de la señal mediante un limitador que elimina la distorsión de fase en los amplificadores no lineales. La envolvente de la señal es restaurada a la salida, utilizando una fuente de alimentación modulada. Realmente el proceso de amplificación de la envolvente de la señal detectada disipa una gran cantidad de energía. Otro inconveniente es que la fase de la señal de salida varía con la potencia de entrada, lo cual causa distorsión.

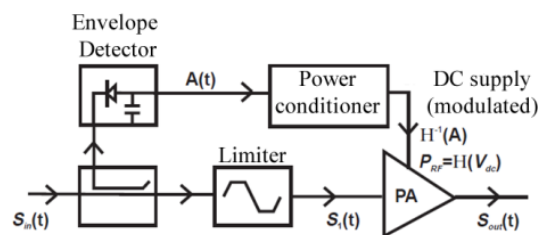


Figura 3.13 Esquema de la técnica de Eliminación y Restauración de Envolvente.

3.6.2 Seguimiento de envolvente (ET - *Envelope Tracking*)

La diferencia básica entre la técnica de Eliminación y Restauración de Envolvente y la de Seguimiento de Envolvente es que en esta última se emplean amplificadores lineales en vez de no lineales. El detector muestrea la información de la envolvente de la señal RF modulada y alimenta un amplificador de audio o un regulador de conmutación. El objetivo es atacar al amplificador solo con la potencia suficiente para una amplificación lineal. El control de la alimentación reduce considerablemente el consumo energético a bajos niveles de potencia, lo que implica un incremento de la eficiencia sin comprometer la linealidad (figura 3.14).

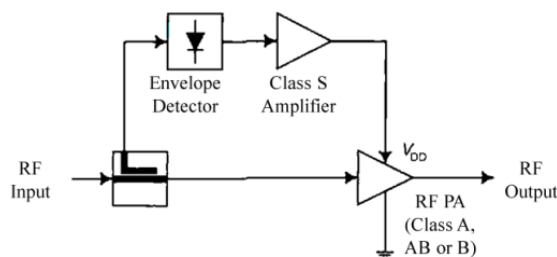


Figura 3.14 Esquema de la técnica de Seguimiento de Envolvente.

3.6.3 Técnica de amplificación lineal con arquitectura Doherty

El amplificador de potencia Doherty es el principal tema a desarrollar en este proyecto. Consiste en una técnica para incrementar la eficiencia a niveles bajos-medios de potencia para presentar un nivel de PAE constante durante un determinado margen respecto a la potencia máxima de salida. Su principio de funcionamiento se basa en el efecto de modulación activa de la carga (*Load-Pull active modulation*) que se consigue gracias a un amplificador auxiliar que cambia dinámicamente la impedancia de salida del amplificador de potencia principal para mantener la PAE constante en un determinado rango de potencia [3] [1].

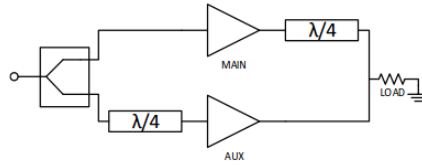


Figura 3.15 Esquema de un Amplificador de Potencia Doherty [11].

La eficiencia de drenador teórica del DPA se muestra en la figura 3.16. Este amplificador presenta dos fases de operación: La zona de baja potencia y la zona de alta potencia. Inicialmente solo funciona el amplificador principal (clase B o AB) y el auxiliar permanece en corte (clase C) ya que necesita un mayor nivel de potencia para comenzar a conducir. Cuando se incrementa la señal de entrada el amplificador principal alcanza el punto de saturación con una eficiencia máxima teórica de 78.5%. En este momento la señal de entrada tiene suficiente potencia para que el amplificador auxiliar comience a conducir. Conforme aumenta la corriente del amplificador auxiliar, la impedancia vista por el amplificador principal se reduce gracias a la línea de transmisión de $\frac{\lambda}{4}$ conectada entre el amplificador principal y la carga (figura 3.15).

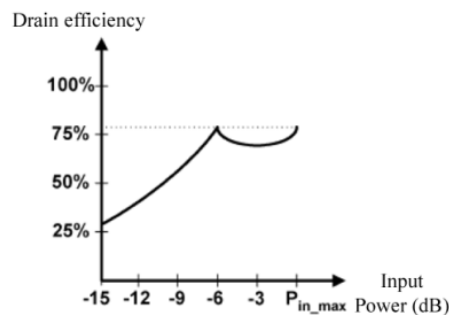


Figura 3.16 Eficiencia de drenador teórica en un DPA.

El DPA se sitúa en su zona de alta potencia cuando conduce el amplificador auxiliar. En esta región la eficiencia y la tensión de drenador del amplificador principal permanecen constantes y la eficiencia del amplificador auxiliar alcanza su máximo al nivel máximo de potencia la señal de entrada. Esta zona de eficiencia constante se diseña para cubrir el valor de PAPR de la señal, siendo capaz de solucionar el problema de baja eficiencia de un amplificador de potencia convencional.

La arquitectura DPA fue ideada por W.H. Doherty en 1936 siendo concebida como técnica de mejora en la eficiencia de los amplificadores de potencia, entonces compuestos por válvulas en vez de transistores. La idea es proporcionar una elevada impedancia de salida para saturar rápidamente el amplificador y lograr la máxima eficiencia, entonces la impedancia se comenzará a reducir por el amplificador auxiliar manteniendo el principal en el máximo nivel de eficiencia. Éste es el efecto denominado "Modulación activa de carga".

El concepto de que la impedancia o reactancia de una carga RF pueda ser modificada aplicando corriente desde una segunda fuente en coherencia de fase puede resultar complicado para un diseñador de circuitos de RF donde normalmente las cargas están concebidas como componentes pasivos. Atendiendo a la figura 3.17, el generador 1 ve una impedancia de carga de R_L si el generador 2 está en corte ($I_2 = 0$). Aplicando las leyes de Kirchoff podemos determinar que si ambos generadores conducen con las corrientes I_1 e I_2 respectivamente, la tensión que aparece en la carga es:

$$V_L = R_L(I_1 + I_2) \quad (3.6)$$

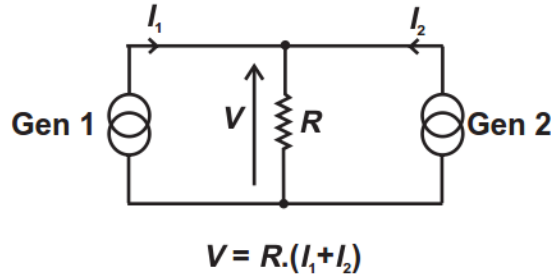


Figura 3.17 Modulación activa de carga producida por dos generadores.

Entonces el efecto en bornas del generador 1 es el mismo que si hubiera una resistencia pasiva (R_1) conectada a él.

$$R_1 = R_L \left(\frac{I_1 + I_2}{I_1} \right) \quad (3.7)$$

Mientras que la resistencia vista por el generador 2 es R_2 :

$$R_2 = R_L \left(\frac{I_1 + I_2}{I_2} \right) \quad (3.8)$$

Las ecuaciones 3.6 y 3.7 se pueden extender para su aplicación en circuitos AC utilizando notación compleja para representar la magnitud y la fase de corrientes y tensiones, así como la resistencia y reactancia de las impedancias complejas (Z). De esta manera, la impedancia vista por el generador 1 (Z_1) tiene la siguiente expresión:

$$Z_1 = R_L \left(1 + \frac{I_1}{I_2} \right) \quad (3.9)$$

Entonces, Z_1 presenta una mayor componente real cuando I_1 está en fase con I_2 y disminuye cuando ambas corrientes están en contrafase. En consecuencia, podemos decir que la impedancia vista por el generador 1 puede ser modificada por las variaciones de I_2 y viceversa. En la práctica se combinan varios dispositivos idénticos en paralelo asumiendo que la impedancia vista es la impedancia de carga incrementada según el número de dispositivos en paralelo. Esto solo funciona si los dispositivos son iguales, con la misma polarización y mismas tensiones de alimentación. Veremos que existen interesantes posibilidades para el diseño de los amplificadores de potencia si utilizamos dispositivos que no sean del todo idénticos y variando la polarización de los mismos.

La arquitectura Doherty es un ejemplo donde se combinan 2 amplificadores con distinta polarización a los cuales denominaremos "principal" y "auxiliar" respectivamente (figura 3.15). La potencia máxima de salida es el resultado combinado de los dos amplificadores. Conforme reducimos la potencia de entrada, ambos dispositivos contribuyen a la potencia de salida, hasta cierto punto que se sitúa a unos 6dB de la potencia máxima combinada y es entonces cuando el amplificador auxiliar deja de conducir, lo que producirá una mejora en la eficiencia a bajos niveles de potencia. Además, la arquitectura Doherty tiene ventajas adicionales basándose en la modulación activa de carga que produce el amplificador auxiliar. Se puede demostrar que con la adaptación de impedancias adecuada podemos mantener el dispositivo trabajando en el máximo nivel de eficiencia mas allá del rango de los 6dB. La clave del funcionamiento del amplificador de potencia Doherty se produce en el intervalo en el que el dispositivo auxiliar está activo mientras el amplificador principal se mantiene en la zona de máxima eficiencia. Esto es posible gracias a la modulación activa de carga que consigue que su valor se reduzca dinámicamente mientras se incrementa el nivel de potencia de entrada debido al efecto del amplificador auxiliar. Podemos ver en la figura 3.18 las características AM-AM de los dos amplificadores implicados en la arquitectura Doherty y que la acción combinada de ambos produce una respuesta lineal.

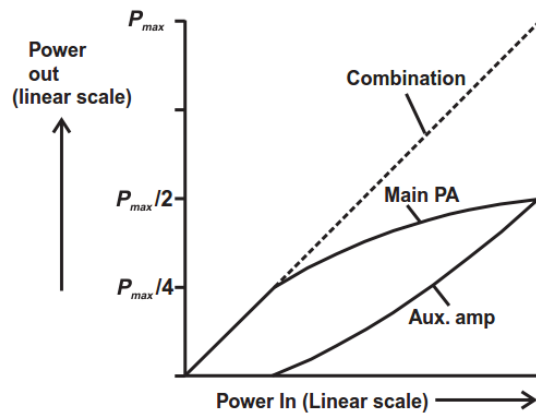


Figura 3.18 Característica AM-AM de un amplificador de potencia Doherty.

En este proyecto diseñaremos un DPA con el amplificador principal polarizado en clase AB y el auxiliar en clase C. El efecto de modulación de carga se consigue gracias a una línea $\frac{\lambda}{4}$ que produce un desfase de 90° en la señal de salida del amplificador principal. Esta diferencia de fase se debe compensar a la entrada del amplificador auxiliar. En el capítulo 5 mostraremos el diseño final a implementar y detallaremos las simulaciones realizadas en el software ADS.

4 Material y método

En este capítulo vamos a realizar una breve introducción acerca del software de simulación que vamos a utilizar (ADS - *Advanced Design System*). Expondremos el modelo con el cual se realiza el diseño del transistor CGH40010F en dicho software que nos servirá de base para el montaje Doherty que posteriormente diseñaremos. Enumeraremos los distintos métodos de simulación que se van a utilizar. Por último, explicaremos el proceso de optimización del diseño que se llevará a cabo para conseguir los resultados deseados.

4.1 ADS - *Advanced Design System*

La herramienta de diseño que se ha utilizado para este proyecto es el software de simulación *Advanced Design System* (ADS) de *Agilent Technologies* (desde 2015 *Keysight*). Se trata de un software de diseño electrónico para aplicaciones de RF, microondas y de integridad de señal. Abarca las tecnologías más actuales en campos como las comunicaciones inalámbricas, redes, aplicaciones aeroespaciales o aplicaciones militares.

El software ADS organiza los diseños en una estructura jerárquica de proyectos para guardar automáticamente los datos generados en la creación, simulación y análisis de los diseños. Un proyecto incluye una serie de diseños relacionados, junto con cualquier enlace a otros proyectos o diseños que se hayan añadido. A su vez, los diseños disponen de la posibilidad de realizarse a partir de un esquemático o de un *layout*, teniendo la capacidad de crear el otro por asociación. Los diseños pueden someterse a diversos tipos de simulación como análisis de DC, AC, transitorio, de parámetros S, de balance armónico o de envolvente. Por último, los resultados de estos análisis se llevan a una interfaz separada de visualización de datos que permite la representación, análisis y tratamiento de los resultados obtenidos (Figura 4.1).

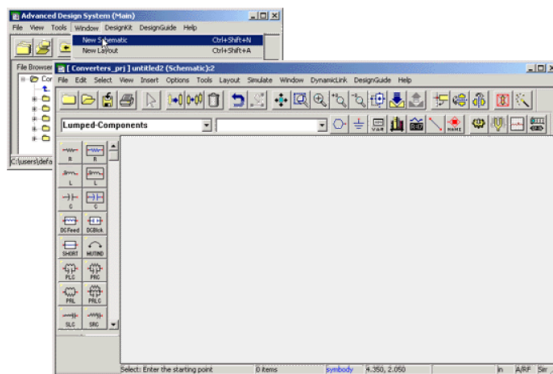


Figura 4.1 Ventana de editor de esquemáticos en ADS.

4.2 Transistor CGH40010F de Cree

El transistor que se utilizará para el diseño del amplificador propuesto es el modelo CGH40010F del fabricante Cree. Se trata de un transistor de alta movilidad electrónica (HEMT) de Nitruro de Galio (GaN). El transistor CGH40010F que funciona con alimentación de 28V, ofrece una solución de banda ancha de propósito general para una variedad de aplicaciones de RF y microondas. Los HEMT de GaN ofrecen alta eficiencia, alta ganancia y amplias capacidades de ancho de banda.

Es capaz de trabajar a frecuencias de hasta 6 GHz. Permite construir amplificadores tipo A o AB adecuados para transmisión de señales OFDM (4G) o WCDMA (3G). Presenta una eficiencia del 65 % a la potencia de saturación y una ganancia de 16 dB trabajando a 2 GHz.

4.2.1 Modelo en ADS

Cree proporciona modelos en ADS los cuales utilizaremos para realizar nuestro diseño. Escogemos el modelo CGH40010F cuyo esquemático presentamos en la figura 4.2.

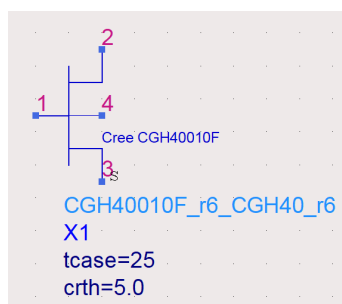


Figura 4.2 Modelo del transistor CGH40010F en ADS.

Los puertos 1, 2 y 3 representan los terminales habituales de un transistor FET que son puerta, drenador y fuente respectivamente. El terminal 4 actúa como un monitor de temperatura. Cuando monitorizamos con un voltímetro DC mostrará una determinada tensión que está relacionada con el incremento de la temperatura. Este puerto se puede utilizar para mostrar el incremento de la temperatura de la unión respecto a la salida. Además, también tenemos el parámetro T_{case} que nos permite establecer la temperatura de la carcasa del transistor. R_{th} es la resistencia térmica de la unión; normalmente no se modifica su valor.

4.3 Simulación DC

El análisis DC es fundamental en las simulaciones de circuitos de microondas. Mediante el barrido de una o varias variables podemos obtener la característica tensión-corriente del dispositivo bajo prueba. En ADS, el componente para simulación DC se encuentra en la paleta Simulación-DC. Para realizar la polarización de un transistor BJT utilizaríamos un esquemático como el de la figura 4.3.

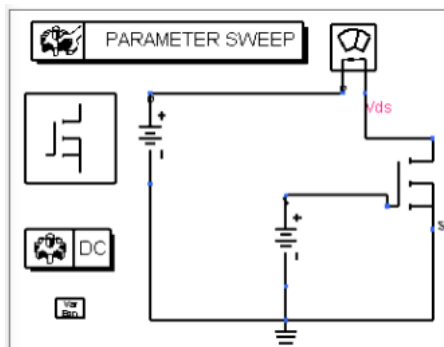


Figura 4.3 Esquemático de una simulación DC en ADS.

Una vez seleccionado el modelo del transistor, conectamos una fuente de alimentación al terminal de puerta (VGS) y otra al drenador (VDS). Entre esta última fuente y el drenador, colocamos el componente I_{probe} de ADS con el que mediremos el valor de la corriente de drenador mientras que variamos la tensión de puerta y de fuente. Configuramos el control de simulación DC para que realice el barrido de las variables deseadas. Las curvas tensión-corriente obtenidas en este ejemplo se muestran en la figura 4.4.

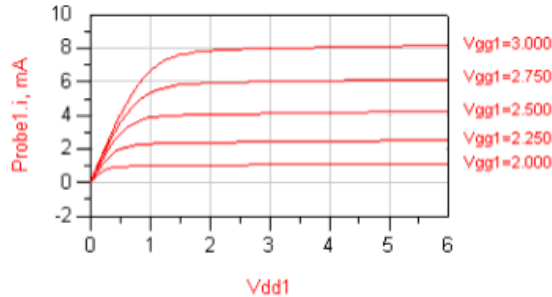


Figura 4.4 Característica I-V de un transistor BJT en ADS.

4.4 Simulación de parámetros S en ADS

La simulación de parámetros S es un tipo de simulación AC de pequeña señal. Es muy común su utilización en redes pasivas de microondas para caracterizar su comportamiento de pequeña señal en unas determinadas condiciones de polarización y temperatura. Si el circuito contiene dispositivos no lineales (como el amplificador de potencia) se realiza la simulación DC en primer lugar para determinar el punto de polarización.

El circuito en su conjunto es considerado como una "caja negra" provisto de varios puertos. Cada puerto se excita secuencialmente, analizando la respuesta en pequeña señal de todos los puertos. El conjunto de respuestas de cada puerto nos proporciona la relación de parámetros S del circuito.

Para realizar la simulación de parámetros S en ADS utilizamos el componente *S-parameters*, en el que establecemos el rango de frecuencias a simular. Una vez realizada la simulación, podemos seleccionar los parámetros que queremos representar desde la ventana de resultados de ADS. En la figura 4.6 mostramos la gráfica del parámetro $S(2,1)$ que proporciona el circuito simulado en el esquemático de la figura 4.5.

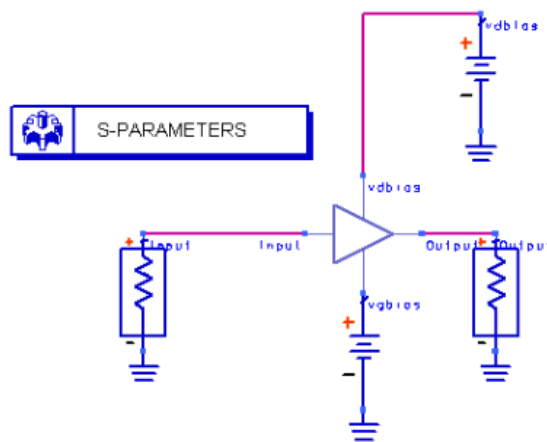


Figura 4.5 Esquemático de simulación de parámetros S en ADS.

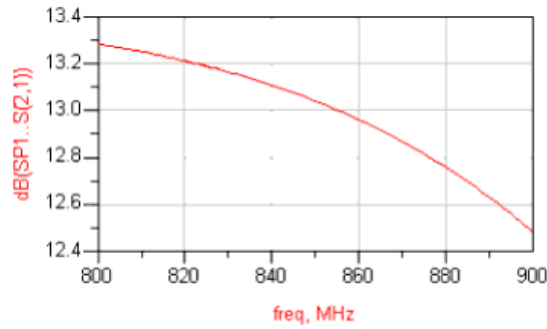


Figura 4.6 Gráfica de parámetros S en ADS.

4.5 Balance armónico de un amplificador de potencia en ADS

Constituye la técnica más popular para el análisis de circuitos de microondas. En un régimen de gran señal, una red no lineal queda descrita por un sistema de ecuaciones diferenciales no lineales. Si bien este sistema se puede resolver mediante técnicas de resolución numérica en el dominio del tiempo (tipo SPICE), la existencia de líneas de transmisión da lugar a una diversidad de constantes de tiempo que hace ineficiente su resolución. Por otra parte, el comportamiento no lineal se caracteriza porque a la salida de la red aparecen componentes espectrales que no están contenidas en la señal de entrada, lo que hace que carezca de sentido caracterizar la red mediante parámetros S. Es más, cuando la excitación es una señal multitono, las tensiones y corrientes en los distintos nodos de la red son señales cuasi-periódicas. Esta propiedad se puede aprovechar para definir un esquema de análisis híbrido tiempo-frecuencia, en el que las formas de onda de los dispositivos no lineales se evalúan en el dominio del tiempo, seguido de una transformación al dominio de la frecuencia (vía FFT), y las tensiones y corrientes de los nodos se aproximan por una serie de Fourier con un número finito de coeficientes (número de armónicos). El sistema no lineal de ecuaciones diferenciales se transforma en un sistema no lineal de ecuaciones algebraicas que se resuelve mediante métodos iterativos basados en el algoritmo de Newton.

En una simulación de balance armónico tenemos que especificar la fuente de señal que se utiliza como excitación y el número de armónicos que se van a determinar. El esquemático que utilizaremos es similar al que se muestra en la figura 4.7.

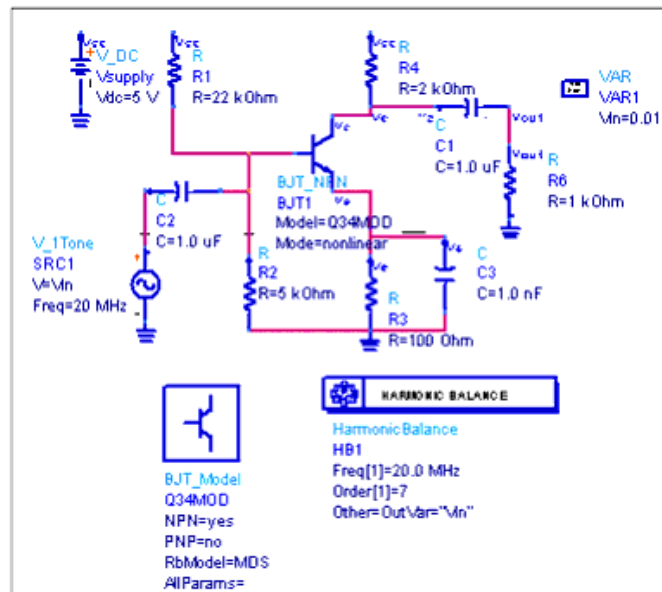


Figura 4.7 Esquemático de una simulación de balance armónico en ADS.

4.6 Técnica Load/Source-pull

La técnica *Load-pull* consiste en ir variando el valor de la impedancia de carga que se conecta a la salida del amplificador a medida que se va calculando la potencia de salida. En cada variación de la impedancia de carga se reajusta la impedancia de entrada para maximizar la ganancia o eficiencia del amplificador. Como resultado se obtiene una serie de curvas de contorno de diferentes niveles de potencia (figura 4.8). La impedancia óptima de carga a la frecuencia de trabajo se encuentra en el punto central del conjunto de contornos obtenidos por el método de *Load-pull*. De modo similar se procede con el método *Source-pull* donde lo que se varía es la terminación de fuente.

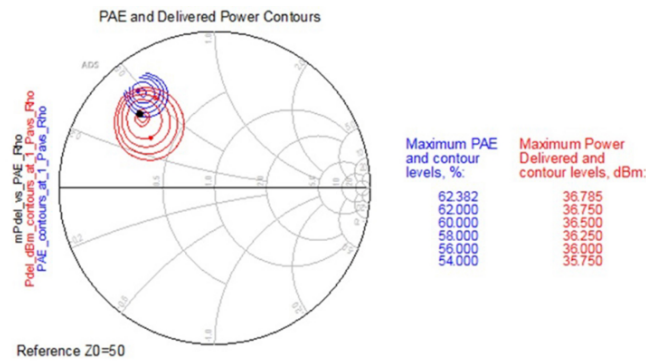


Figura 4.8 Contornos de potencia y eficiencia obtenidos en una simulación *Load/Source-pull* en ADS.

4.7 Redes de adaptación de impedancia

Para realizar la adaptación de impedancia, de forma que se pueda optimizar la potencia recibida y transmitida por el transistor, tenemos que presentar a dicho componente los valores adecuados, que pueden ser obtenidos bien por el método *Load/Source-pull* anteriormente descrito o mediante cualquier otra técnica. Las redes de adaptación de impedancia las diseñaremos con *stub* simple, utilizando el componente *SingleStubMatch* de ADS. A continuación ejecutamos la aplicación *Matching Utility* de ADS donde introduciremos los valores deseados de Z_{in} y Z_{out} (figura 4.9).

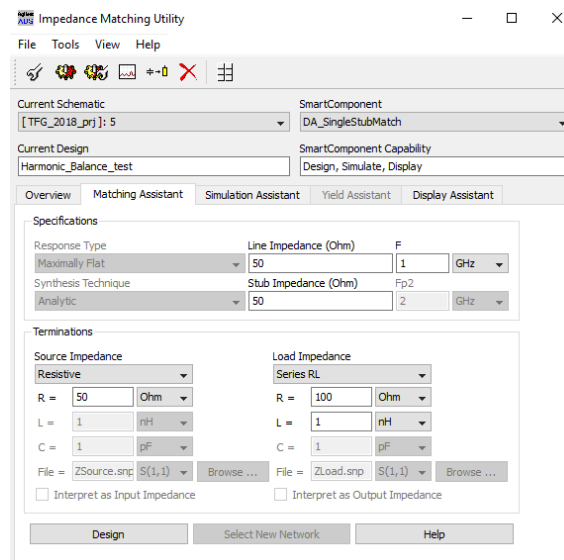


Figura 4.9 *Matching Utility* de ADS.

4.8 Divisor de potencia Wilkinson

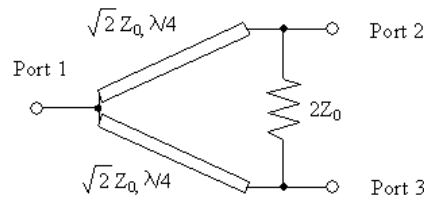


Figura 4.10 Esquema del divisor wilkinson.

El divisor de potencia Wilkinson[16] [18] toma su nombre de Ernest Wilkinson, el ingeniero electrónico que inicialmente lo desarrolló en la década de los 60. Es un tipo de divisor de potencia de tres puertos que realiza un reparto de potencia de forma equitativa. El diseño puede ser utilizado también como un combinador de potencia, ya que es recíproco (figura 4.10). Según la teoría de microondas, una red de tres puertos pasiva, recíproca y sin pérdidas no puede estar completamente adaptada. En el caso del divisor Wilkinson se consiguen adaptar todos los puertos gracias a la impedancia externa de valor $2Z_0$, por la que no circula corriente y de ese modo no aparecen pérdidas disipativas en su comportamiento como divisor, manteniendo la reciprocidad. La matriz de parámetros S del divisor Wilkinson ideal, que corresponde con un reparto de potencia de -3dB en los puertos 2 y 3 es la siguiente:

$$[S] = \frac{-j}{\sqrt{2}} \begin{bmatrix} 0 & 1 & 1 \\ 1 & 0 & 0 \\ 1 & 0 & 0 \end{bmatrix} \quad (4.1)$$

4.9 Control de optimización y ajuste de variables en ADS

El proceso de optimización consiste en modificar una serie de variables para satisfacer unos determinados objetivos en cuanto al funcionamiento del dispositivo bajo prueba. El optimizador compara las respuestas obtenidas en las sucesivas simulaciones en busca de alcanzar el objetivo deseado. Para ello vamos a utilizar el control de optimización (*Optim*) de ADS (figura 4.11) que nos permitirá establecer las variables que queremos optimizar para conseguir un determinado valor objetivo (*Goal*). Podemos configurar esta herramienta para que se realice un número determinado de iteraciones, así como las variables a optimizar, junto a las que veremos el atributo {o}.



Figura 4.11 Control de optimización de variables en ADS.

Una vez obtenidos los valores óptimos de las distintas variables, podemos hacer un ajuste fino de las mismas orientado a conseguir el mejor valor posible. Con esta herramienta, las distintas gráficas se actualizan cada vez que cambiamos el valor de una variable, lo que nos facilita mucho el trabajo al no tener que realizar la simulación manualmente cada vez. Las variables implicadas en el ajuste muestran el atributo {t}.

5 Diseño del amplificador de potencia Doherty en ADS

En este capítulo describiremos el proceso de diseño que se ha llevado a cabo para simular en ADS un esquema de arquitectura Doherty. Utilizaremos dos transistores CGH40010F con distinta polarización (clase AB y clase C) para posteriormente integrarlos mediante una determinada red de impedancias y líneas de transmisión. Tal como se explica en la sección 3.6.3, durante la primera etapa del funcionamiento del amplificador se alcanza el máximo de eficiencia que se mantendrá constante gracias al efecto de modulación activa de carga producida por la acción combinada del amplificador auxiliar y la línea de transmisión de $\frac{\lambda}{4}$, por lo tanto resulta crucial en el diseño de la rama superior del montaje Doherty (clase AB).

Optimizaremos las distintas variables implicadas en el diseño y presentaremos los resultados de las simulaciones realizadas.

5.1 Simulación DC

Vamos a obtener la respuesta del transistor (I_D) ante distintos valores de tensión de puerta V_{gs} . Para ello realizaremos un esquemático DC donde obtendremos la característica I-V del transistor. En función del punto seleccionado en dicha curva podremos cambiar la clase de operación en la que trabaja el transistor.

En la figura 5.1 se presenta el esquemático utilizado para la simulación DC que proporciona las curvas I-V. En esta figura se puede observar que se han añadido otros elementos, además del transistor CGH40010F, como bobinas o condensadores. Estos elementos sirven para desacoplar el transistor del resto de elementos, es decir, cuando se trabaja en DC las bobinas actúan como cortocircuitos y los condensadores como circuitos abiertos. También hay un amperímetro con el propósito de medir la corriente de drenador I_D .

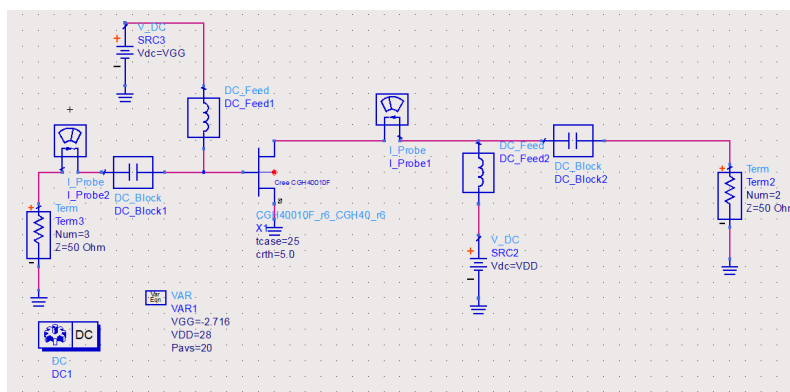


Figura 5.1 Esquemático de una simulación DC en ADS.

Establecemos la tensión drenador fuente a 28V ($V_{ds} = 28V$). Realizaremos un barrido en V_{gs} de -4V a 3.1V.

Atendiendo a la característica tensión-corriente obtenida (figura 5.2) podemos determinar la tensión de puerta a partir de la cual comienza a conducir el transistor ($V_{gs} \simeq -3.25V$). Dicho punto nos va a servir de referencia para polarizar el amplificador principal en la arquitectura Doherty.

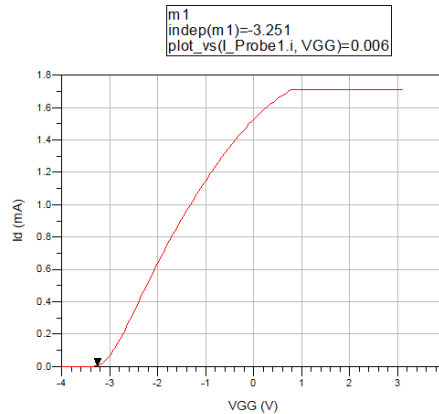


Figura 5.2 Característica I-V del transistor CGH40010F.

5.2 Balance armónico de un amplificador de potencia en ADS

A continuación presentamos el esquemático que utilizaremos para realizar el balance armónico en ADS (figura 5.3). El control de simulación de balance armónico (HB) realiza un barrido de la potencia de entrada (variable RFPower) entre -5dBm y 44dBm. Se realizará una prueba de un tono a 2.535 GHz. Los componentes *DC_feed* son inductancias de choke que impiden que las componentes de RF se deriven por el circuito de alimentación; análogamente, los componentes *DC_block* bloquean la DC, impidiendo que se pierda por el camino de RF. Añadimos un componente PAE para realizar la medida de la eficiencia, parámetro que resultará crucial y que será objeto de optimización en el presente proyecto.

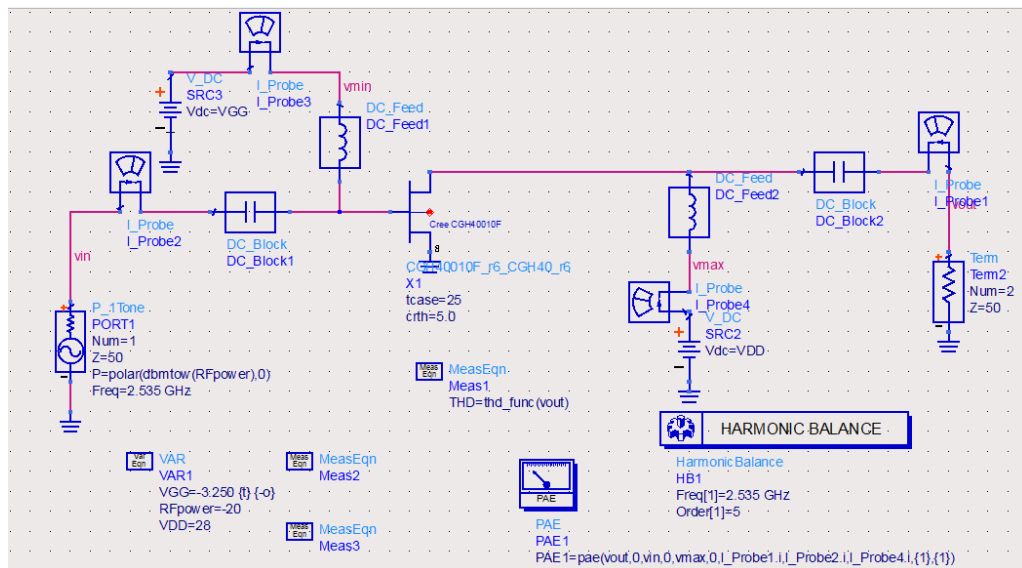


Figura 5.3 Balance armónico de un amplificador de potencia en ADS.

Los resultados que mostraremos habitualmente son los siguientes:

- Característica AM-AM de los armónicos desde el fundamental hasta el quinto (Figura 5.4.a y 5.4.c).
- Eficiencia (Figura 5.4.b).
- Ganancia (Figura 5.4.d).

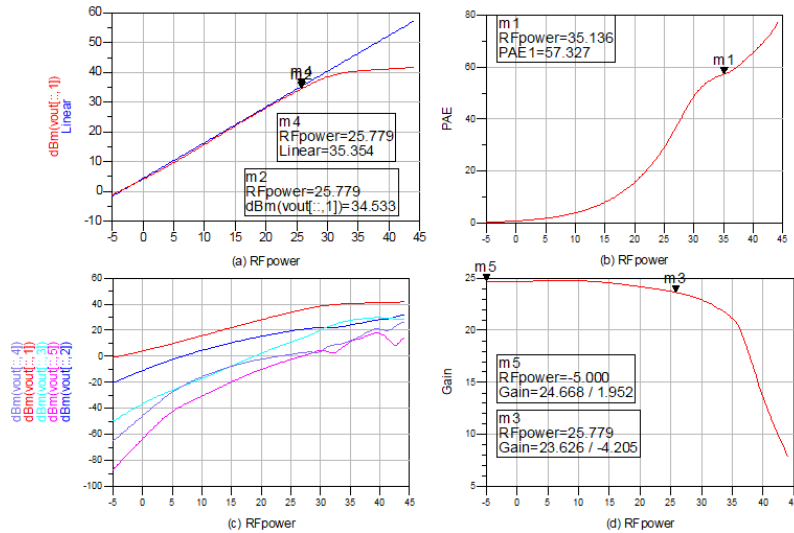


Figura 5.4 Característica AM-AM(a y d), Eficiencia (b) y Ganancia(c) de un amplificador clase AB.

Podemos comprobar que existe funcionamiento lineal hasta el nivel de entrada de los 25.7dBm, que es donde se sitúa aproximadamente el punto de compresión de 1dB. Tenemos una ganancia de 24.67dB y la eficiencia alcanza un valor de 57% a los 35dBm. Se podrían mejorar estos resultados realizando adaptación de impedancias y reduciendo la distorsión provocada por los distintos armónicos.

5.3 Técnica Load/Source-pull

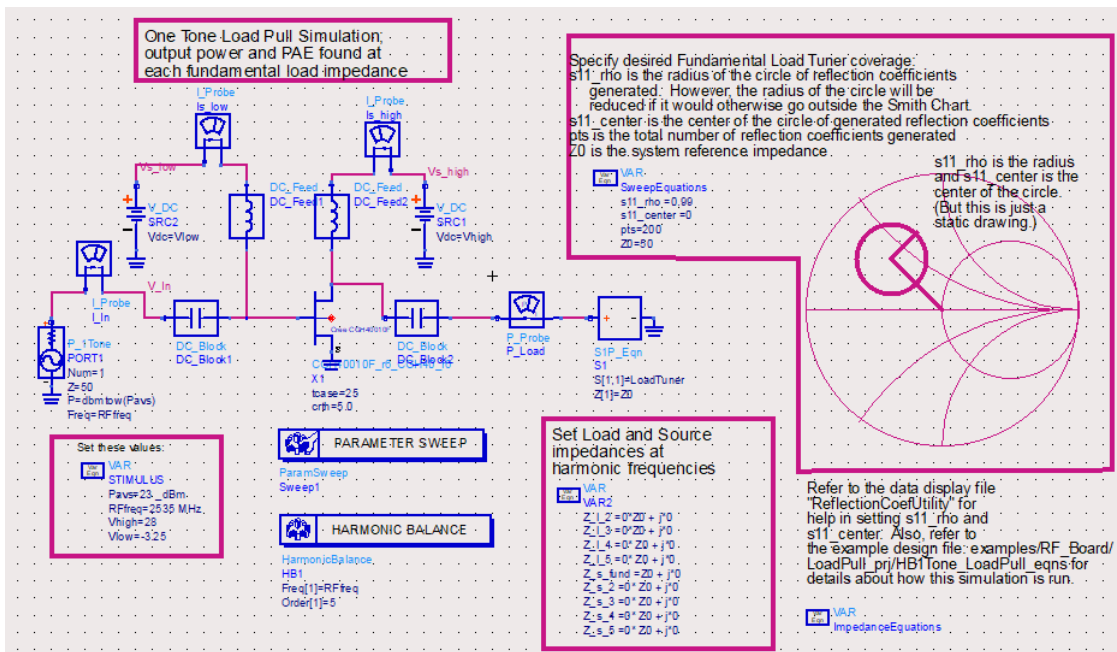


Figura 5.5 Esquemático Load-pull en ADS.

Para obtener las impedancias Z_S y Z_L vamos a seguir un proceso iterativo. En primer lugar vamos a terminar el puerto de entrada con 50 ohm y simulando el esquemático de la figura 5.5, vamos a obtener un valor de impedancia de carga Z_L . Después vamos a configurar la terminación en el puerto de salida con el valor Z_L obtenido anteriormente y al simular el esquemático de la figura 5.6. Se obtendrá un valor de impedancia de fuente Z_S que se usará para terminar el puerto de entrada y volveremos a calcular un nuevo valor de

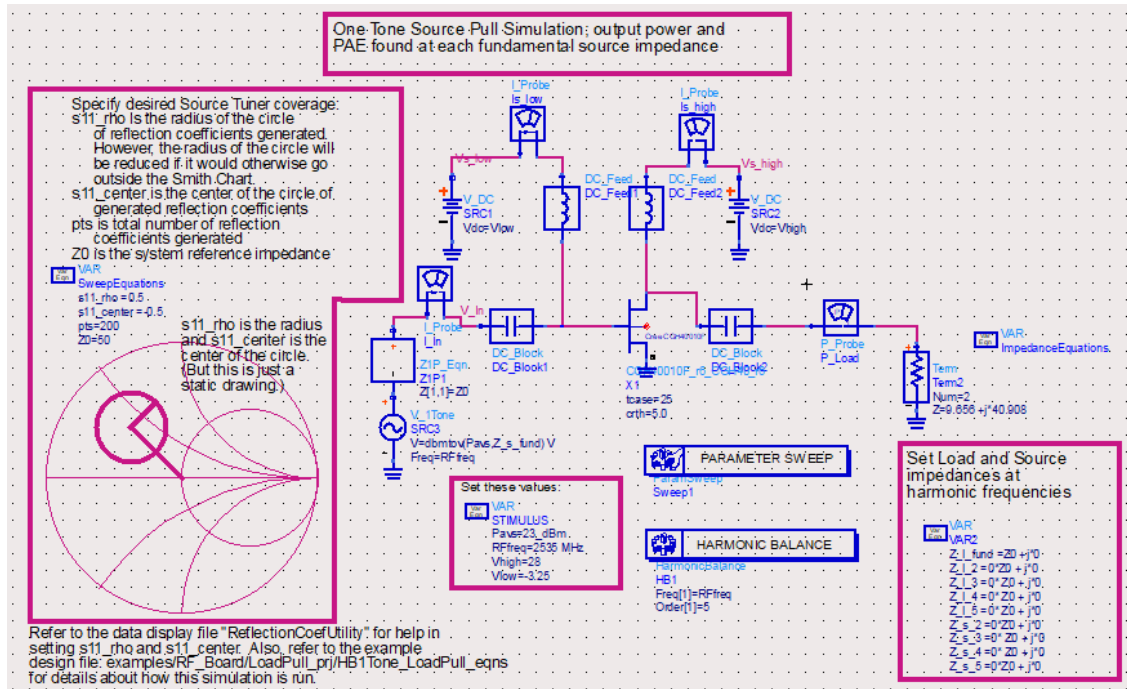


Figura 5.6 Esquemático *Source-pull* en ADS.

Z_L simulando el esquemático de la figura 5.5. Finalmente se harán sucesivas simulaciones con los valores hallados en las distintas simulaciones hasta que los valores de Z_L y Z_S converjan. Utilizaremos un nivel de potencia de entrada de 23 dBm (que será el punto donde queremos alcanzar el máximo nivel de PAE y mantenerlo constante en el montaje de amplificador de potencia Doherty) y una frecuencia de 2.535 GHz.

Obtenemos un valor de $Z_L = 9.656 + j40.908 \Omega$ y una PAE del 43.60% (figura 5.7). A continuación realizamos el esquemático *Source-pull* (figura 5.6), configurando el valor de Z_L obtenido en la anterior simulación y buscamos hallar el valor de Z_G que nos proporcione el nivel máximo de PAE. Se obtiene $Z_G = 49.743 - j3.576 \Omega$ y una PAE del 35.78% (figura 5.8).

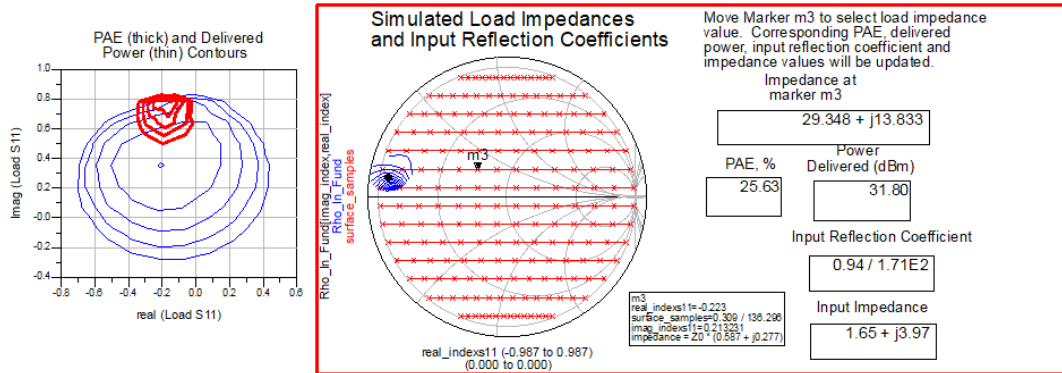


Figura 5.7 Resultado de la simulación *Load-pull*.

Este método nos permite conseguir unos buenos valores de impedancia de generador y de carga para posteriormente realizar las redes de adaptación de impedancia del transistor, sin embargo vemos que los valores de PAE obtenidos son óptimos para un determinado nivel de potencia y esto no sería suficiente para lograr el objetivo propuesto en este proyecto, donde necesitamos un rango de potencias en el que la PAE sea constante y no solo en un punto determinado.

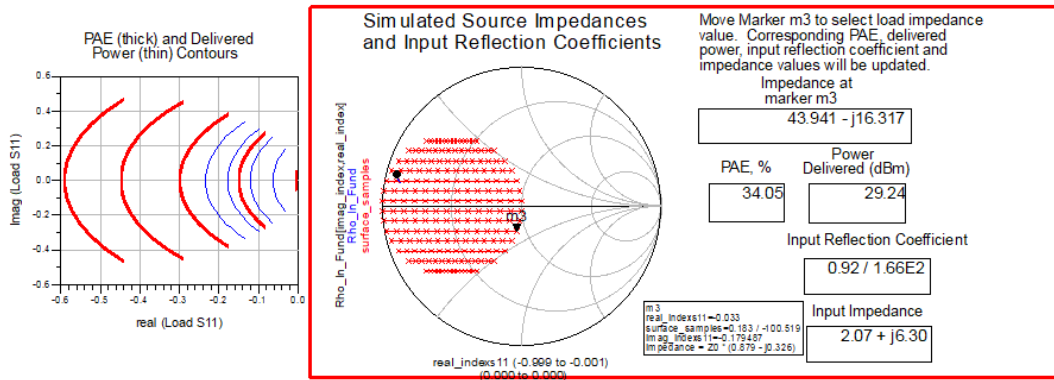


Figura 5.8 Resultado de la simulación *Source-pull*.

5.4 Diseño de un amplificador de potencia clase AB mediante software ADS

Vamos a realizar una simulación con el transistor CGH40010F polarizándolo en clase AB. Este diseño servirá para familiarizarnos con el funcionamiento del dispositivo que posteriormente implementará la rama principal del montaje Doherty. Partimos del esquemático de la figura 5.3 al que iremos añadiendo redes de adaptación de impedancia para optimizar los resultados optimos en eficiencia y ganancia. Por ultimo agregaremos un *stub* terminado a circuito abierto para reducir el nivel de potencia de los armónicos no fundamentales.

5.4.1 Adaptación de impedancias en un amplificador de potencia clase AB

Se diseñará una red de adaptación de impedancia de forma que a la entrada del transistor se vean $Z_{in} = Z_{in_opt}^*$ [16], donde Z_{in_opt} es la impedancia de entrada optimizada para obtener el mejor valor de ganancia y PAE.

De forma análoga realizaremos lo propio con la red de adaptación de impedancia a la salida del transistor. Tomaremos los parámetros Z_{in_opt} y Z_{out_opt} que se indican en la hoja de catálogo del transistor CGH40010F para la frecuencia 2.5 GHz que es la más próxima a la frecuencia de trabajo utilizada en este proyecto. El esquemático a simular es el que se muestra en la figura 5.9.

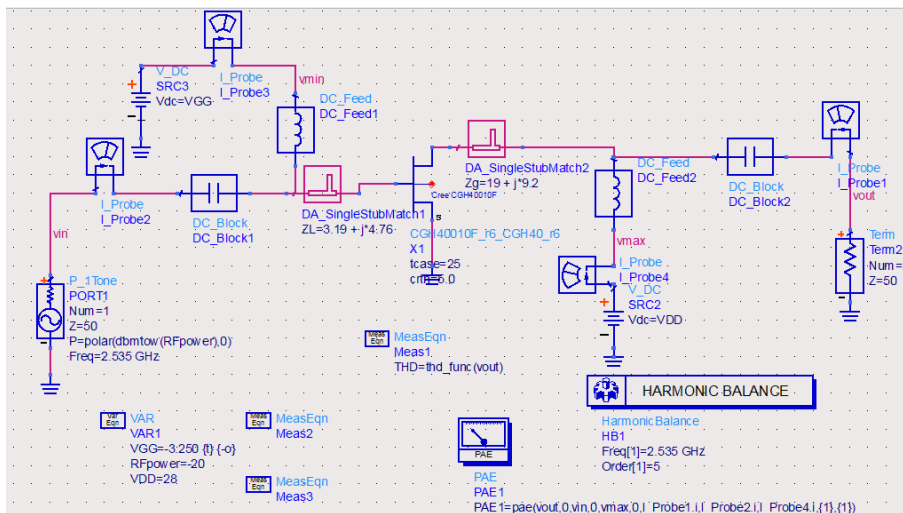


Figura 5.9 Esquemático de un amplificador clase AB con adaptación de impedancias.

Se puede comprobar cómo ha mejorado el valor de la PAE, presentando una característica cuasi-plana durante un determinado rango de potencias de entrada, obteniendo un 58.43% para $RFpower = 34.15$ dBm. El punto de compresión de 1dB se mantiene prácticamente en el mismo valor que el mostrado en la figura 5.4 y el valor de la ganancia alcanza un máximo de 26dB. También hay que destacar que se ha reducido notablemente el nivel de potencia de los armónicos no fundamentales (figura 5.10).

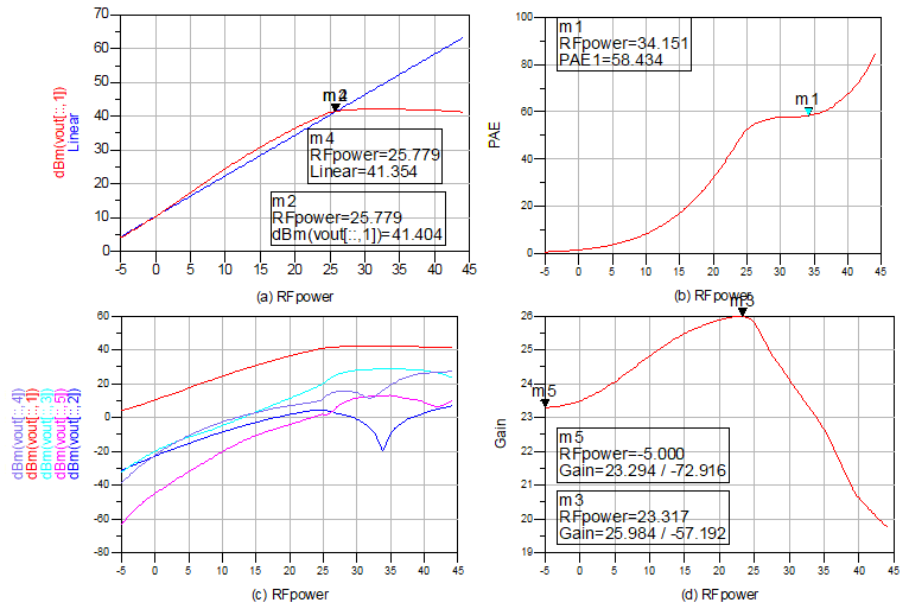


Figura 5.10 Característica AM-AM(a y d), Eficiencia (b) y Ganancia(c) de un amplificador clase AB con adaptación de impedancias.

5.4.2 Reducción de la distorsión armónica en un amplificador de potencia clase AB

Vamos a introducir un *stub* a la salida del amplificador para reducir la distorsión armónica y con ello lograr una mejora en eficiencia y ganancia [1]. El *stub* lo vamos a configurar para una frecuencia de 8.6 GHz que es el valor para el que hemos obtenido un mejor resultado tras realizar la optimización de este parámetro.

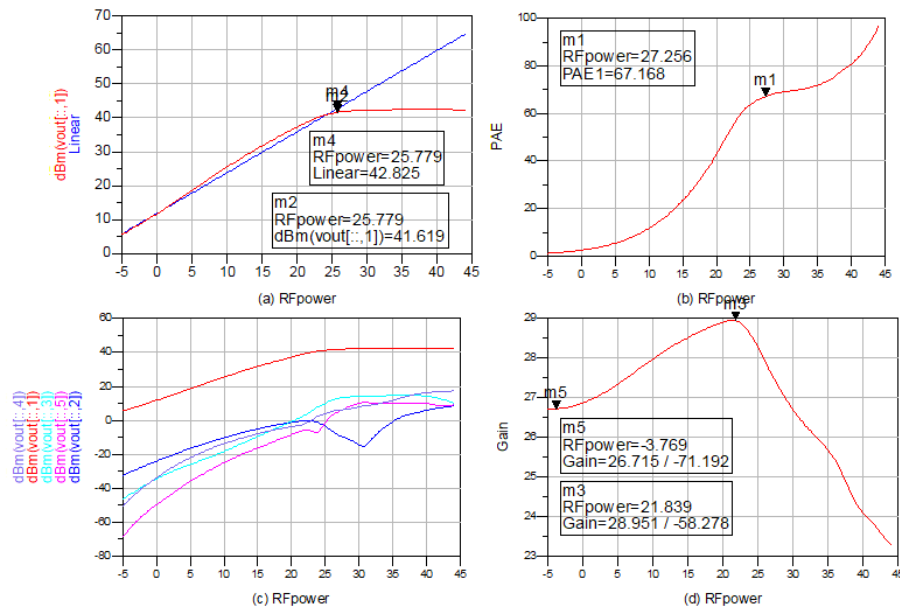


Figura 5.11 Característica AM-AM(a y d), Eficiencia (b) y Ganancia(c) de un amplificador clase AB con adaptación de impedancias y reducción de distorsión armónica.

Conseguimos que haya una diferencia de más de 20 dB entre el nivel de potencia del armónico fundamental y el resto de armónicos sin comprometer la ganancia obtenida y mejorando la eficiencia (figura 5.11).

5.5 Amplificador de potencia Doherty

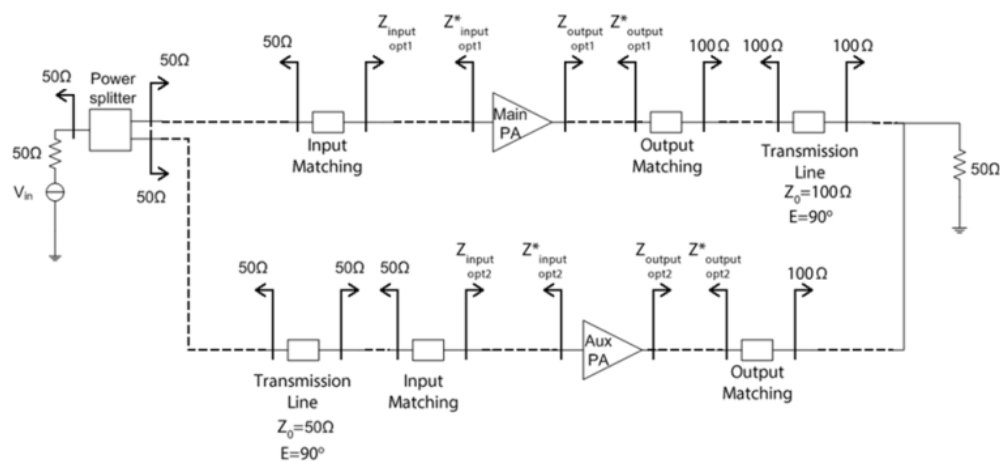


Figura 5.12 Esquema DPA con adaptación de impedancias.

Esta sección representa el desarrollo central respecto al que gira todo el proyecto. En la figura 5.12 tenemos el esquema del montaje que se va a realizar, extraído de [6] y que posteriormente optimizaremos, ajustando las distintas variables que gobiernan el funcionamiento del amplificador de potencia Doherty.

En primer lugar tenemos un divisor de potencia. Para nuestro montaje escogeremos un divisor de potencia Wilkinson que implementaremos con líneas de transmisión ideales. En el amplificador principal tendremos que diseñar una red de adaptación de forma que a su entrada se vean $Z_{in} = Z_{in_opt1}^*$ [16], donde Z_{in_opt1} es la impedancia de entrada optimizada para obtener el mejor valor de ganancia y PAE, cuyo valor extraemos directamente de la hoja de catálogo del transistor CGH40010F. La red de adaptación de impedancia de salida de ambos amplificadores se deben terminar para una impedancia de salida de $Z = 100\Omega$ para que el amplificador principal presente el punto máximo de eficiencia a un menor valor de potencia de entrada respecto al amplificador clase AB convencional. Posteriormente se añaden dos líneas de $\frac{\lambda}{4}$, una a la entrada del amplificador auxiliar y otra a la salida del amplificador principal, destinadas a lograr el efecto de modulación activa de carga. Por último, en el diseño final añadiremos un *stub* a la salida para lograr la máxima eficiencia con la menor distorsión armónica posible[1].

5.5.1 Esquemático del Amplificador de Potencia Doherty en ADS

En la figura 5.13 mostramos el diseño del DPA en ADS que vamos a simular. Una vez realizado el esquemático, utilizaremos las herramientas de optimización de ADS para ir variando los parámetros hasta conseguir los valores esperados de eficiencia. La variables que vamos a optimizar son las siguientes:

- VGG_{main} : Tensión de puerta del amplificador principal. Partimos del valor de polarización de $-3.25V$ que obtuvimos en la sección 5.1.
- VGG_{aux} : Tensión de puerta del amplificador auxiliar. Debe estar polarizado para funcionar en clase C, por lo que debe ser un valor mucho menor que VGG_{main} .
- *Split*: Este parámetro regula el porcentaje de potencia que se desvía para cada amplificador. Inicialmente tendrá un valor de 0.5.
- $E1$ y $E2$: Representan la longitud eléctrica de las líneas de transmisión a la salida del amplificador principal y a la entrada del amplificador auxiliar respectivamente. Inicialmente establecemos un valor de 90° para ambas variables.
- $f1$: Es la frecuencia para la que configuramos el *stub* a la salida del amplificador para la reducción de la distorsión armónica.

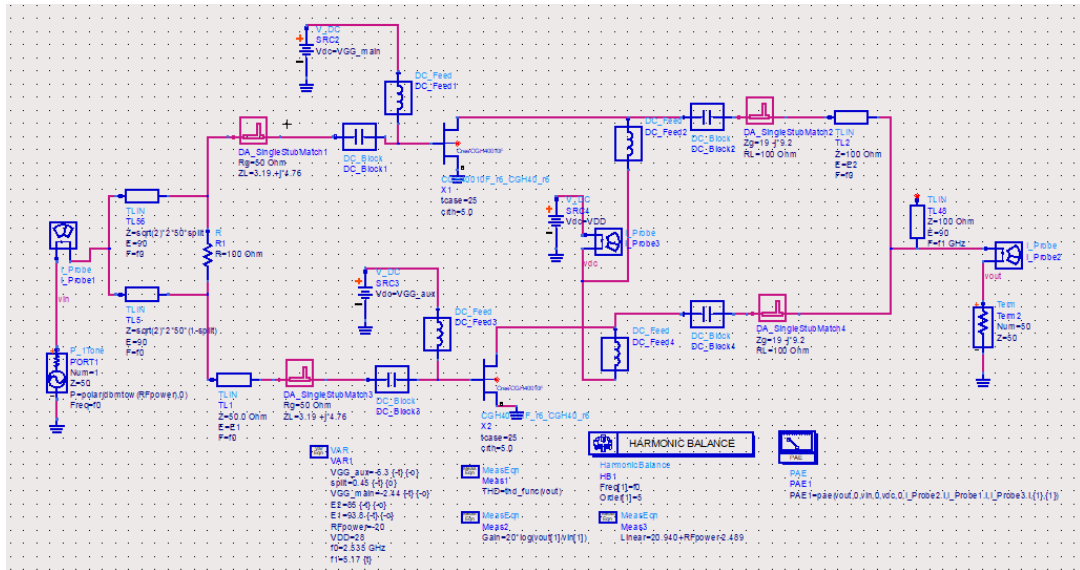


Figura 5.13 Esquemático del amplificador de potencia Doherty en ADS.

5.5.2 Diseño del divisor de potencia Wilkinson en el DPA

A continuación mostramos el esquemático del divisor Wilkinson en ADS (figura 5.14) y los resultados de la simulación de parámetros S para la frecuencia de trabajo de 2.535 GHz (figura 5.15).

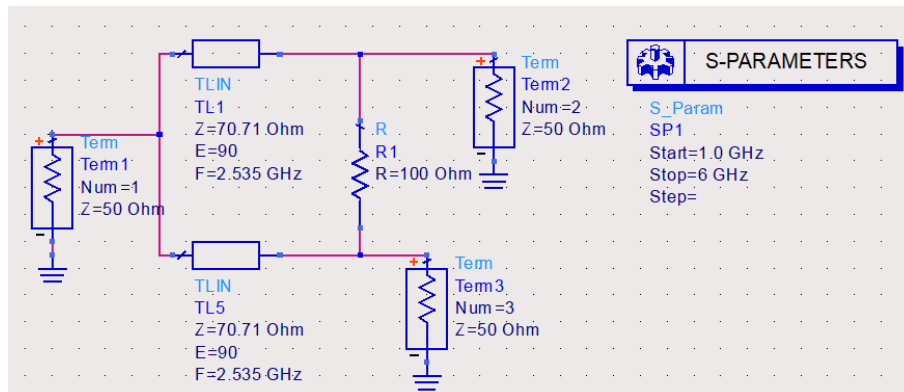


Figura 5.14 Esquemático del divisor Wilkinson en ADS.

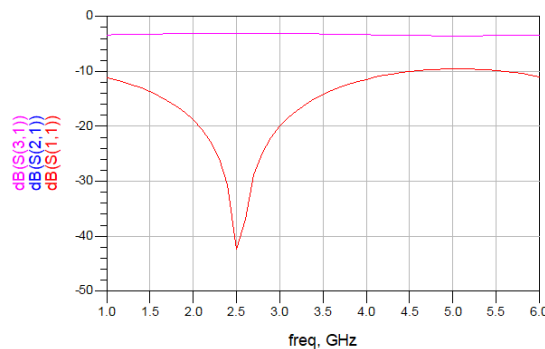


Figura 5.15 Simulación de parámetros S del divisor Wilkinson.

5.5.3 Adaptación de impedancias en el DPA

Las redes de adaptación de impedancia las diseñaremos con *stub* simple, utilizando el componente *SingleStubMatch* de ADS. Utilizaremos los valores de impedancia óptima de entrada y salida vista por el transistor que aparecen en la hoja de catálogo para la frecuencia de 2.5 GHz. La frecuencia de trabajo se establece en la variable $f0 = 2.535 \text{ GHz}$. A la entrada de cada transistor debemos mostrar una impedancia Z_{in}^* para lograr la máxima transferencia de potencia [16]. Análogamente, realizaremos lo mismo a la salida del transistor con el valor Z_{out}^* . Utilizaremos los mismo valores para los dos transistores (tabla 5.1). Por último, añadiremos un *stub* a la salida del montaje DPA para reducir la distorsión armónica.

5.5.4 Optimización y ajuste de variables en el diseño del DPA

En el diseño del amplificador Doherty necesitaremos optimizar los valores de tensión de puerta para la polarización de los dos amplificadores del montaje (amplificador principal en clase AB y auxiliar en clase C), así como la longitud eléctrica de las líneas de transmisión o cualquier otro valor que regule el comportamiento de los transistores. Vamos a realizar la optimización de dichas variables en ADS siguiendo el procedimiento visto en la sección 4.9 (figura 5.17).

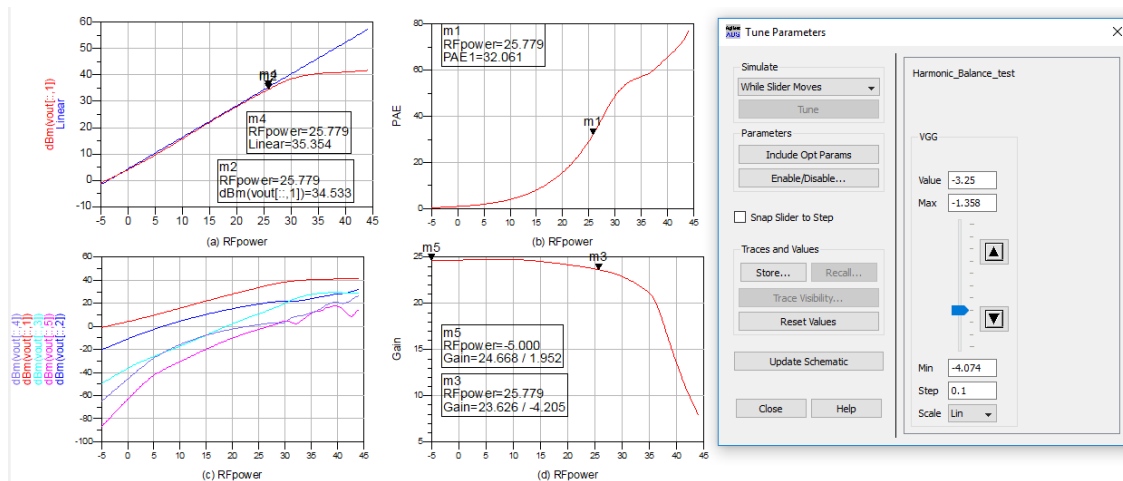


Figura 5.16 Ajuste de variables en ADS.

La tensión de drenador la configuramos a 28V en ambos transistores. En la tabla 5.1 mostramos los valores optimizados que utilizaremos para simular.

Tabla 5.1 Parámetros para la simulación del Amplificador de Potencia Doherty en ADS.

Parámetro	Valor inicial	Valor Óptimo
VGG_{main}	-3.25V	-2.44V
VGG_{aux}	-6V	-5.3V
Split	0.5	0.45
E1	90°	94°
E2	90°	85°
Z_{in}	-	$3.19 - j4.76\Omega$
Z_{out}	-	$19 - j9.2\Omega$
f1	-	5.17 GHz

5.5.5 Balance armónico de un amplificador de potencia Doherty en ADS

Ponemos en marcha la simulación sobre el esquemático de la figura 5.13. En la figura 5.17 podemos ver los resultados obtenidos y que pasamos a analizar a continuación:

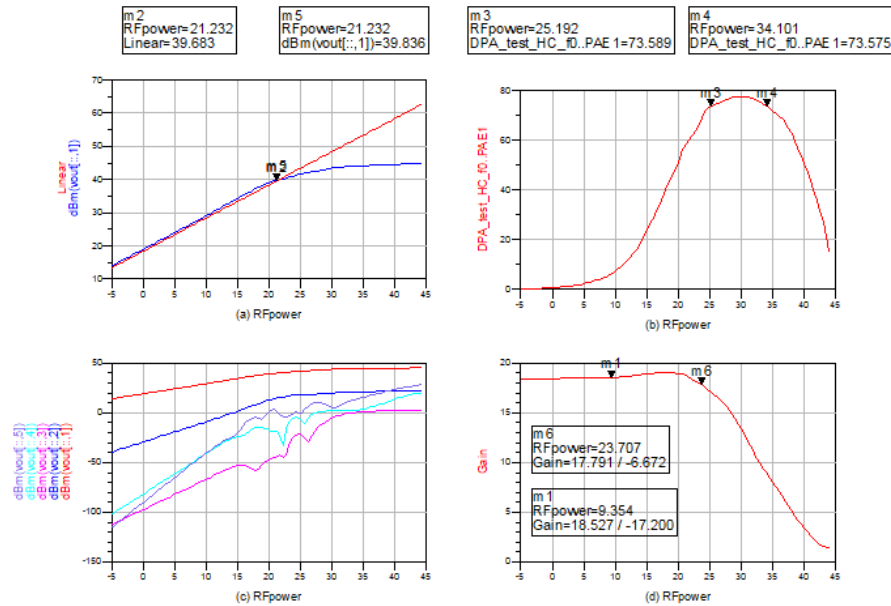


Figura 5.17 Característica AM-AM(a y d), Eficiencia (b) y Ganancia(c) de un amplificador de potencia Doherty con adaptación de impedancias y reducción de distorsión armónica.

Es necesario indicar que todo el diseño del amplificador de potencia Doherty y la optimización de sus parámetros se ha realizado con el objetivo de conseguir una respuesta en eficiencia aproximadamente plana para un rango determinado de potencias de entrada. Podemos observar que nuestro objetivo se cumple con creces, logrando una PAE superior al 73 % entre las potencias de entrada de 25 dBm y 34.1 dBm. Adicionalmente, podemos verificar que conseguimos una notable reducción de la distorsión armónica gracias al *stub* terminado a circuito abierto de longitud $\frac{\lambda}{4}$ configurado a la frecuencia $f_1 = 5.17 GHz$. Destacamos también que se consigue mantener una ganancia superior a 18 dB durante toda la zona lineal.

Los resultados obtenidos son similares a los que se presentan en [8] donde se simula en ADS un amplificador de potencia Doherty a 2.4 GHz basado en el mismo transistor utilizado en éste proyecto, obteniendo una PAE de 70 % en un rango de 6dB.

6 Conclusiones

Tras haber realizado las simulaciones y teniendo en cuenta todo el proceso que hemos seguido durante el presente proyecto, es necesario destacar varios aspectos:

Partimos de la explicación y justificación del principal inconveniente que existía en los actuales sistemas de comunicaciones móviles, que no es otro que el uso de modulaciones multiportadora (OFDM) que incurren en el ya mencionado problema de la elevada PAPR. Teniendo en cuenta que a día de hoy, los parámetros de eficiencia y reducción de costes resultan críticos y fundamentales en el desarrollo de cualquier tipo de actividad empresarial relacionada con la tecnología y más aún con las comunicaciones móviles, decidimos optar por una solución que cumpliera las dos condiciones anteriormente mencionadas. El amplificador de potencia Doherty simulado en este proyecto tiene todo lo necesario para dar respuesta a las demandas actuales y futuras de las comunicaciones inalámbricas.

Podemos considerar que el objetivo del proyecto está ampliamente cumplido, tras haber logrado el funcionamiento descrito en el capítulo 6. Es cierto que lo que se ha abarcado es un diseño con componentes ideales en un entorno de simulación, quedando pendiente para futuros proyectos su implementación con componentes reales y desarrollo del *layout* para su realización en un circuito impreso. Igualmente, queda pendiente el desarrollo de la arquitectura Doherty para otras frecuencias de portadora, teniendo entonces que rediseñar los componentes fundamentales como el transistor utilizado, las redes de adaptación de impedancia y las líneas de transmisión.

Espero que el trabajo realizado pueda servir de referencia para futuros desarrollos en comunicaciones móviles. El actual paradigma de las señales multiportadora ha llegado para quedarse y su implementación eficaz sin comprometer la eficiencia energética es todo un apasionante reto.

Índice de Figuras

1.1	Comparativa de las curvas de eficiencia del DPA respecto al amplificador clase AB	2
2.1	Evolución de las comunicaciones móviles [7]	3
2.2	Función densidad de probabilidad de una señal UMTS	4
2.3	Función densidad de probabilidad de una señal HSPA	4
2.4	Función densidad de probabilidad de una señal OFDM	4
3.1	Esquema simplificado de un amplificador de potencia [6] [16]	7
3.2	Parámetros típicos de un amplificador de potencia	8
3.3	Punto de compresión de 1dB observado en la curva de ganancia del amplificador	9
3.4	Punto de compresión de 1dB observado en la característica AM-AM	9
3.5	Característica AM-PM	9
3.6	Punto de intercepto de tercer orden ($IP3$)	10
3.7	Espectro de la señal a la salida de un amplificador de potencia no lineal	10
3.8	PAE en amplificadores de potencia convencionales	11
3.9	Señal OFDM en el dominio del tiempo	11
3.10	PDF de una señal WiMAX, curvas de eficiencia de varios tipos de DPA y de un amplificador clase B	11
3.11	Corriente de drenador I_D respecto a la tensión de puerta V_{gs}	12
3.12	Corriente de drenador I_D en amplificadores clase A, AB, B y C	12
3.13	Esquema de la técnica de Eliminación y Restauración de Envolvente	13
3.14	Esquema de la técnica de Seguimiento de Envolvente	13
3.15	Esquema de un Amplificador de Potencia Doherty [11]	14
3.16	Eficiencia de drenador teórica en un DPA	14
3.17	Modulación activa de carga producida por dos generadores	15
3.18	Característica AM-AM de un amplificador de potencia Doherty	16
4.1	Ventana de editor de esquemáticos en ADS	17
4.2	Modelo del transistor CGH40010F en ADS	18
4.3	Esquemático de una simulación DC en ADS	18
4.4	Característica I-V de un transistor BJT en ADS	19
4.5	Esquemático de simulación de parámetros S en ADS	19
4.6	Gráfica de parámetros S en ADS	20
4.7	Esquemático de una simulación de balance armónico en ADS	20
4.8	Contornos de potencia y eficiencia obtenidos en una simulación <i>Load/Source-pull</i> en ADS	21
4.9	<i>Matching Utility</i> de ADS	21
4.10	Esquema del divisor wilkinson	22
4.11	Control de optimización de variables en ADS	22
5.1	Esquemático de una simulación DC en ADS	23
5.2	Característica I-V del transistor CGH40010F	24
5.3	Balance armónico de un amplificador de potencia en ADS	24
5.4	Característica AM-AM(a y d), Eficiencia (b) y Ganancia(c) de un amplificador clase AB	25

5.5	Esquemático <i>Load-pull</i> en ADS	25
5.6	Esquemático <i>Source-pull</i> en ADS	26
5.7	Resultado de la simulación <i>Load-pull</i>	26
5.8	Resultado de la simulación <i>Source-pull</i>	27
5.9	Esquemático de un amplificador clase AB con adaptación de impedancias	27
5.10	Característica AM-AM(a y d), Eficiencia (b) y Ganancia(c) de un amplificador clase AB con adaptación de impedancias	28
5.11	Característica AM-AM(a y d), Eficiencia (b) y Ganancia(c) de un amplificador clase AB con adaptación de impedancias y reducción de distorsión armónica	28
5.12	Esquema DPA con adaptación de impedancias	29
5.13	Esquemático del amplificador de potencia Doherty en ADS	30
5.14	Esquemático del divisor Wilkinson en ADS	30
5.15	Simulación de parámetros S del divisor Wilkinson	30
5.16	Ajuste de variables en ADS	31
5.17	Característica AM-AM(a y d), Eficiencia (b) y Ganancia(c) de un amplificador de potencia Doherty con adaptación de impedancias y reducción de distorsión armónica	32

Bibliografía

- [1] Franco Giannini and Giorgio Leuzzi. *Nonlinear Microwave Circuit Design*. John Wiley & Sons, Incorporated, 2004.
- [2] Franco Giannini Paolo Colantonio and Ernesto Limiti. *High Efficiency RF and Microwave Solid State Power Amplifiers*. John Wiley & Sons, Incorporated, 1 edition, 2009.
- [3] Steve C. Cripps. *Advanced Techniques in RF Power Amplifier Design*. Artech House .Inc, 2002.
- [4] U. Varshney. *4G Wireless Networks*. IEEE Computer Society, 2012.
- [5] Earl McCune. *Modern cellular wirelles signals*, 2010.
- [6] Marcos Lajovic Carneiro. *Design, Optimization and integration of Doherty power amplifier for 3G/4G mobile communications*. Université Sciences et Technologies - Bourdeaux I, 2013.
- [7] Yamini Pandey. *Modern cellular wirelles signals*, 2015.
- [8] Jorge Moreno Rubio. *Diseño y Simulación de un Amplificador de Potencia Doherty de 25 W con 70 % de Eficiencia y Back Off de Salida de 6 dB para Aplicaciones a 2,4 GHz con Control de VGS*. Grupo de Investigación en Telecomunicaciones (GINTEL) de la Universidad Pedagógica y Tecnológica de Colombia, 2015.
- [9] Jungwhan Moon. *Doherty amplifier with envelope tracking for high efficiency*, 2010.
- [10] Jingchu He. *Wideband High Power Doherty Amplifiers*. Delft University of Technology, 2014.
- [11] Anders Sandström. *Design and Realization of a 6GHz Doherty Power Amplifier from Load-Pull Measurement Data*. Chalmers University of Technology, 2015.
- [12] Martha Cecilia Paredes Paredes. *Algoritmos para la reducción de los picos de potencia en los sistemas OFDM*. Departamento de Teoría de la Señal y Comunicaciones, Escuela politécnica superior, Universidad Carlos III de Madrid, 2014.
- [13] Luis Fernando Arias Macías. *La Capa Física de los Futuros Sistemas de 5ª Generación 5G*. Departamento de Teoría de la Señal y Comunicaciones, Escuela Técnica Superior de Ingeniería, Universidad de Sevilla, 2016.
- [14] Ankita Gulia. *Power enchancement techniques of 5g*, 2017.
- [15] Nourhan Elsayed. *Doherty cmos power amplifiers for 5g technology*, 2017.
- [16] David M. Pozar. *Microwave Engineering*. John Wiley & Sons, Incorporated, 4 edition, 2012.
- [17] Lina Al Timimi. *Estudio por simulación de la técnica "LINC" para la mejora de la eficiencia en amplificadores de potencia*. Departamento de Teoría de la Señal y Comunicaciones, Escuela Técnica Superior de Ingeniería, Universidad de Sevilla, 2016.
- [18] Victor Monzón Ortega. *Diseño e implementación de circuitos pasivos de microondas en tecnología CRLH*. Departamento de Teoría de la Señal y Comunicaciones, Escuela politécnica superior, Universidad Carlos III de Madrid, 2009.