

Trabajo de Fin de Máster

Máster en Ingeniería Industrial

Desarrollo de sistema de electrónico de control de un variador de cinco fases para vehículo eléctrico CROSS RIDER.

Autor: Pablo Montero Robina

Tutor: Federico J.Barrero García

Ignacio González Prieto

Departamento de Ingeniería Electrónica

Escuela técnica superior de Ingeniería

Universidad de Sevilla

Sevilla, 2016





Trabajo de Fin de Máster  
Máster en Ingeniería Industrial

**Desarrollo de sistema electrónico de control de un variador de cinco fases para vehículo eléctrico CROSS RIDER**

Autor:

Pablo Montero Robina

Tutor:

Federico J. Barrero García

Ignacio González Prieto

Departamento de Ingeniería Electrónica

Escuela técnica superior de Sevilla

Universidad de Sevilla

Sevilla, 2016



# Índice

Índice.....	4
1. Introducción .....	9
1.1 Antecedentes .....	9
1.2 Objetivos .....	9
1.3 Resumen .....	11
1.3.1 Estructura del módulo electrónico .....	11
1.3.2 Descripción física .....	12
2. Análisis del sistema de propulsión .....	16
2.1 Análisis Básico .....	16
2.1.1 Funcionamiento del Modulador PWM .....	16
2.1.2 Sensores, realimentación del control y modulación .....	17
2.1.3 DSP TMS320F28335.....	19
2.1.4 Batería.....	19
2.1.5 Motor.....	21
2.2 Análisis del sistema de propulsión multifásico.....	22
2.2.1 Batería.....	23
2.2.2 Convertidor DC/AC y disparos de interruptores de potencia .....	25
2.2.3 Sensores de corriente, tensión y velocidad.....	27
2.3 Dispositivos semiconductores de potencia .....	30
2.3.1 Cálculos de pérdidas MOSFETs.....	31
2.3.2 Cálculos de pérdidas IGBT .....	35
2.3.3 Selección dispositivo de potencia.....	37
2.4 Generación de disparos y aislamiento galvánico.....	38
2.4.1 Tensiones de alimentación aisladas .....	38
2.4.2 Generación de disparos .....	42
2.5 Medición de Corriente .....	45
2.5.1 Aislamiento del circuito lógico del de potencia .....	47
2.5.2 Adaptación de la señal.....	48
2.5.3 Conversión A/D y procesamiento.....	52

2.6	Medición de velocidad.....	53
2.7	Medición de tensión .....	55
2.8	Procesador digital de señales .....	57
2.8.1	¿Por qué el TMS320F28335? .....	58
2.8.2	Conexionado con el sistema.....	58
2.8.3	Periféricos y conexiones externas al DSP .....	61
2.9	Circuito de Alimentación .....	62
3.	Diseño.....	66
3.1	Conector DIMM100 .....	66
3.2	Placa corriente y encóder .....	66
3.2.1	Conectores de la placa.....	67
3.2.2	Adaptación medida de corriente.....	68
3.2.3	Amplificador operacional .....	70
3.3	Placa PWM .....	71
3.3.1	Conectores de la placa.....	71
3.3.2	Registro de errores y generación de la señal OE.....	72
3.3.3	Generación de disparos y multiplicado con OE.....	75
3.4	Placa Tensión .....	76
3.4.1	Medición de tensión .....	76
3.4.2	Driver CAN .....	78
3.5	Placa Madre .....	79
3.5.1	Placas y Alimentaciones .....	79
3.5.2	Tarjeta SD.....	80
3.5.3	Conector RS232 .....	81
3.5.4	Emulador JTAG.....	82
3.6	Placa de Drivers.....	83
3.7	Placa de sensores.....	87
4.	Resultados .....	91
4.1	Resultados físicos.....	91
4.1.1	Placa Corriente y encoder .....	91
4.1.2	Placa PWM.....	92
4.1.3	Placa Tensión .....	93

4.1.4	Placa Madre .....	94
4.1.5	Placa Madre con placas insertadas .....	95
4.2	Problemas encontrados .....	95
5.	Conclusiones y Trabajos futuros.....	99
5.1	Trabajos Futuros .....	99
5.2	Conclusión.....	99
6.	Bibliografía.....	101





# Capítulo 1: Introducción

---

**En este primer capítulo, se describen los antecedentes y la situación global del proyecto al que se adhiere el presente trabajo, con el objetivo de definir el contexto en el que este se realiza. Se presentan así mismo los objetivos del trabajo, tanto transversales como generales. Para finalizar el capítulo, se realiza un breve adelanto del resultado final del trabajo.**

# 1.Introducción

## 1.1 Antecedentes

La creciente crisis energética derivada de la escasez de los denominados combustibles fósiles y el aumento de los problemas sociales causados por el uso de los mismos y sus derivados hace necesario el desarrollo de aplicaciones que empleen fuentes de energía limpia. Desde el punto de vista del transporte, el uso de vehículos eléctricos o, en su defecto, vehículos híbridos menos contaminantes se está convirtiendo en una alternativa cada vez más interesante. De hecho, en la actualidad se pueden encontrar numerosos diseños comerciales de coches basados en fuentes de energía alternativas, siendo los coches eléctricos una de las alternativas que con más fuerza aparecen en este campo.

Este proyecto se centra en el desarrollo y potenciación de estas tecnologías mediante la implementación del sistema de control de un motor eléctrico en un vehículo tripulable CROSS RIDER. El objetivo final del trabajo es disponer de un dispositivo en formato de módulo electrónico que gestione el control de la electrónica de potencia que formará parte del variador de velocidad del sistema de propulsión del coche. Las especificaciones del motor que se incluye en el vehículo CROSS RIDER, así como las necesidades que requieren las diversas estrategias de control implementables en el sistema a desarrollar, se tendrán en consideración en el diseño.

## 1.2 Objetivos

El objetivo de este Trabajo Final de Máster es el diseño de un módulo electrónico que gestione el control de la electrónica de potencia del sistema de propulsión de un vehículo CROSS RIDER. En el presente documento aparecen descritos los criterios de decisión del proceso de diseño, así como la metodología seguida en el mismo.

El punto de partida es el motor eléctrico de imanes permanentes de 5 fases, que se va a montar en el vehículo CROSS RIDER. A partir de este elemento central, se irán añadiendo componentes al vehículo para permitir el control de velocidad del sistema de propulsión del mismo. El diseño se adaptará a las especificaciones ya planteadas y buscando además en todo momento unos niveles máximos de compacidad. A su vez, se deberán tener en cuenta en el proceso de diseño los numerosos aspectos relacionados con la seguridad de los pasajeros.

Una vez realizado el diseño del sistema y validado su funcionamiento, se deberá testear en el vehículo CROSS RIDER para garantizar un buen comportamiento a

largo plazo, así como un nivel mínimo de durabilidad. La elección de los componentes a usar se detallará en la sección pertinente a su implementación, incluyendo su funcionamiento y explicación de su selección.

Como cualquier sistema prototipo, el diseño se realizará en un formato modular, permitiendo el testeado individual de cada una de las partes, así como un mantenimiento más simplificado. La división modular se expondrá paso a paso en el resto del documento.

También hay que considerar el sistema de control que se va a implementar en el sistema. En este caso se ha optado por un DSP TMS320F28335 (1) como medio para implementar el control del motor y del sistema completo. La estrategia de control implementada en el sistema no es objetivo de este documento.

Los objetivos principales de este trabajo se enuncian a continuación:

1. Diseño y montaje de un circuito que mida y adapte las medidas de las características de interés del sistema, manteniendo el aislamiento galvánico entre la parte lógica y la de potencia.
2. Diseño y montaje de un sistema que adapte los disparos de los dispositivos de potencia generados desde el DSP hasta la etapa de potencia.
3. Análisis y selección de dispositivos de potencia acordes a las características del sistema.
4. Aprovechamiento de las características de los periféricos del DSP y utilización apropiada de los mismos.
5. Diseño de una placa de control que asegure que todos los circuitos modulares diseñados se conectan correctamente con el DSP.
6. Establecimiento de al menos un medio de comunicación externo con el DSP.

Existen más objetivos que están implícitos en algunos de los objetivos mencionados, por lo que no se incluyen aquí por formar parte de ellos.

Como objetivos transversales del proyecto se incluyen:

1. Conocimiento de la implantación de control de un motor de 5 fases.
2. Conocimiento del tratamiento de señales analógicas y su conversión a digital.
3. Dimensionamiento de componentes y placas para su encaje modular.
4. Evaluación de circuitos desarrollados. Manejo de osciloscopio, fuentes de alimentación y generadores de pulsos.
5. Búsqueda y adquisición de componentes entre distintos proveedores reales.
6. Lectura de datasheets y aseguramiento de compatibilidad entre dispositivos.

Como objetivos comunes a los proyectos de esta envergadura se mencionan:

1. Desarrollo de prototipos que contribuyan al desarrollo de tecnologías más limpias.
2. Investigación sobre vehículos eléctricos funcionales y disponibles en el mercado.

### 1.3 Resumen

Se va a diseñar un sistema electrónico de control de un variador eléctrico de un vehículo eléctrico CROSS RIDER. Se partirá desde el centro de control del sistema y se llegará a la interfaz analógica donde el motor irá acoplado. El centro de control se entenderá como el sistema de procesamiento de señales digitales (DSP) y la interfaz analógica se entenderá tanto como la toma de medidas del sistema (sensores del motor) como el envío de pulsos de potencia.

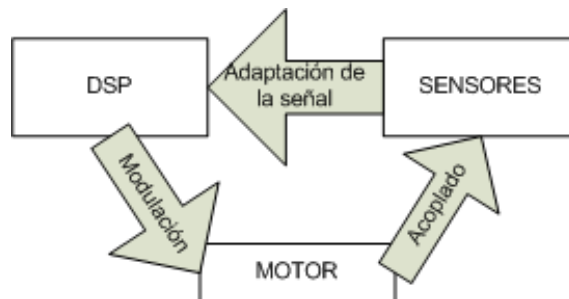


Fig. 1 Esquema básico de control de un motor

Aunque el esquema básico de control es el expuesto en la Fig. 1, se requiere una amplia consideración de numerosos aspectos para alcanzar un sistema operativo y apto. Para empezar, el control se realizará según demanda del usuario a un nivel jerárquico mucho mayor, por lo que será el DSP el encargado de contextualizar esa demanda y traducirla para que se lleve a cabo tal actuación.

#### 1.3.1 Estructura del módulo electrónico

Una posible división modular del sistema puede ser la expuesta en la Fig. 1: una placa base (Madre) que contenga el DSP, una placa que adapte las señales de control (Modulación) y otra placa que adapte las señales de los sensores a un nivel analógico válido para el DSP elegido (Adaptación de la señal).

El módulo dedicado a la adaptación de las señales de control estará compuesto por más de una placa, ya que existen varios requisitos externos como son la introducción de unos drivers para los dispositivos de potencia, aislamiento galvánico de la misma, etc. Lo mismo ocurre con la adaptación de las señales de medida, pues existen medidas de distinta naturaleza (señal de velocidad, señales de corriente y señales de tensión) y cada una requiere de una adaptación específica.

Como punto de partida de este proyecto se presenta la estructura que seguirá la placa de control a diseñar en la Fig. 2.

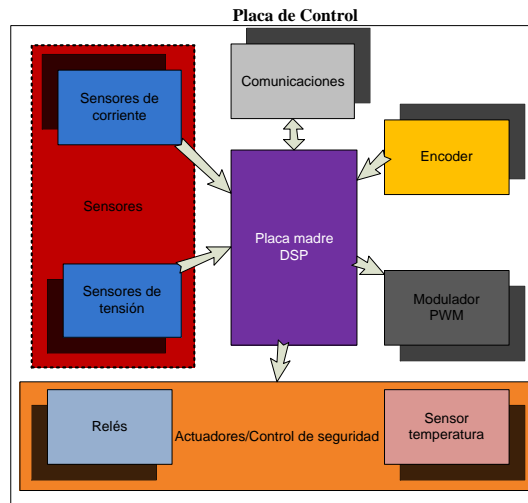


Fig. 2 Esquemático de la placa de control a diseñar

Dicho esquemático muestra los aspectos que se deben tener en cuenta en el diseño de la placa de control, así como una posible subdivisión modular de la misma. El sistema de control (DSP) debe modular la señal de potencia (en digital para posteriormente pasar a analógico) a partir de los valores de velocidad, de corriente y de tensión obtenidos en los correspondientes sensores.

La principal función de cada uno de los módulos mencionados en el anterior párrafo es hacer de transductor entre la interfaz analógica del motor a las señales digitales que el DSP maneja. En los sensores, esto se traduce en adaptar la señal a los valores analógicos compatibles del DSP; y en el modulador se traduce a elevar los valores digitales generados por el DSP a los valores analógicos que el elemento de potencia requiera.

El módulo de comunicaciones además de servir como medio de testeo del sistema, permitirá comunicar la interfaz comandada por el usuario del vehículo con el sistema de control.

El primer paso en la determinación de una elección es conocer las especificaciones de los parámetros que se requieren, cabe recordar que el objetivo final es el control de un motor eléctrico de cinco fases.

### 1.3.2 Descripción física

Como ya se ha expuesto anteriormente, un objetivo del trabajo es desarrollar un sistema modular. Estos módulos realizarán una o varias funcionalidades concretas y cada uno de ellos se conectará con la placa "madre" dónde se conectarán con el DSP.

El resultado final del trabajo consta de:

- Una placa que ejerce las funciones de tomar y adaptar las medidas en tensión, además de generar una tensión aislada que alimente los propios integrados que toman estas medidas.
- Una placa que toma y adapta las medidas de corriente de 4 de las 5 fases del motor. Esta placa también adapta las señales provenientes del encóder para que sean aptas para el periférico del DSP.
- Una placa que adapta los disparos de los dispositivos semiconductores provenientes del DSP, modificando su nivel de tensión y garantizando el aislamiento galvánico. Esta placa también dispone de un driver de bus CAN para establecer una conexión entre el DSP y el sistema completo.
- Una placa “madre” con slots para todas las placas anteriores y el DSP, dónde se realicen las conexiones entre estas placas y el mismo DSP. Esta placa también debe proporcionar alimentación a todos sus componentes utilizando para ello un DC-DC integrado que toma la potencia de la batería del vehículo.
- Una placa para el driver de los dispositivos semiconductores. Esta placa debe tener como entrada los disparos de los dispositivos semiconductores generados por una de las placas anteriores, y como salida las conexiones a las puertas de los mismos.

A modo de pre-visualización, se muestra a continuación una imagen simulada de cómo resultarían las placas una vez montadas.

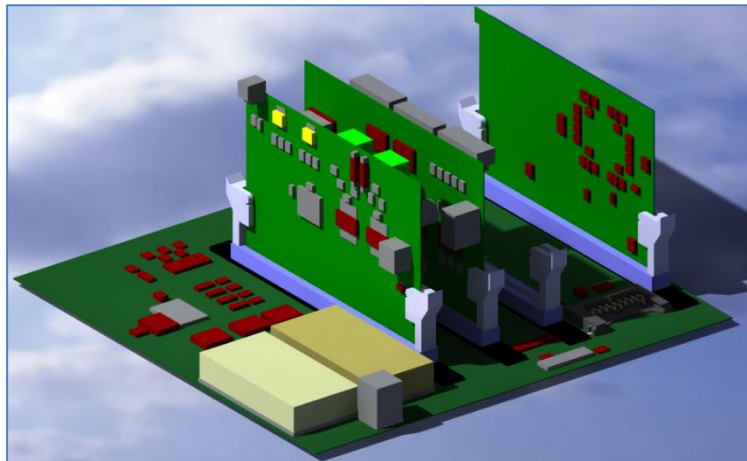


Fig. 3 Imagen simulada del resultado del montaje de las placas, a falta de la adición del DSP en el slot vacío.



# Capítulo 2: Análisis

---

En este capítulo se introducen los distintos aspectos y componentes implicados en la regulación de un motor de 5 fases en un medio vehicular. Se encuentra estructurado en tantos apartados como aspectos cubre el trabajo completo.

Se exponen los componentes directamente implicados en la propulsión del vehículo, su funcionamiento, opciones a elegir y argumentación de los componentes elegidos. Se dedica un apartado a los dispositivos semiconductores y la comparativa entre opciones IGBT vs MOSFET.

El resto de apartados incluyen la exposición de las distintas ecuaciones, diagramas de bloques, esquemas y componentes que se necesitan integrar en el sistema. En algunos casos se plantean las distintas alternativas y se justifican las decisiones tomadas. Las distintas funcionalidades planteadas son:

- Generación de disparos para los semiconductores
- Medición de la corriente del sistema multifásico
- Medición de la velocidad del vehículo
- Medición de la tensión de las baterías
- Sistema digital procesador de señales
- Esquema de alimentación del sistema de control



## 2. Análisis del sistema de propulsión

### 2.1 Análisis Básico

En este apartado se presentan algunos de los módulos que componen a un vehículo eléctrico genérico. Esta presentación incluye tanto metodologías como descripciones de diversas alternativas. Algunas de estas metodologías son necesarias de conocer para comprender el fin que se pretende implementar en muchos casos. A modo de introducción se muestra un esquema básico de los distintos módulos que debe cubrir un vehículo eléctrico.

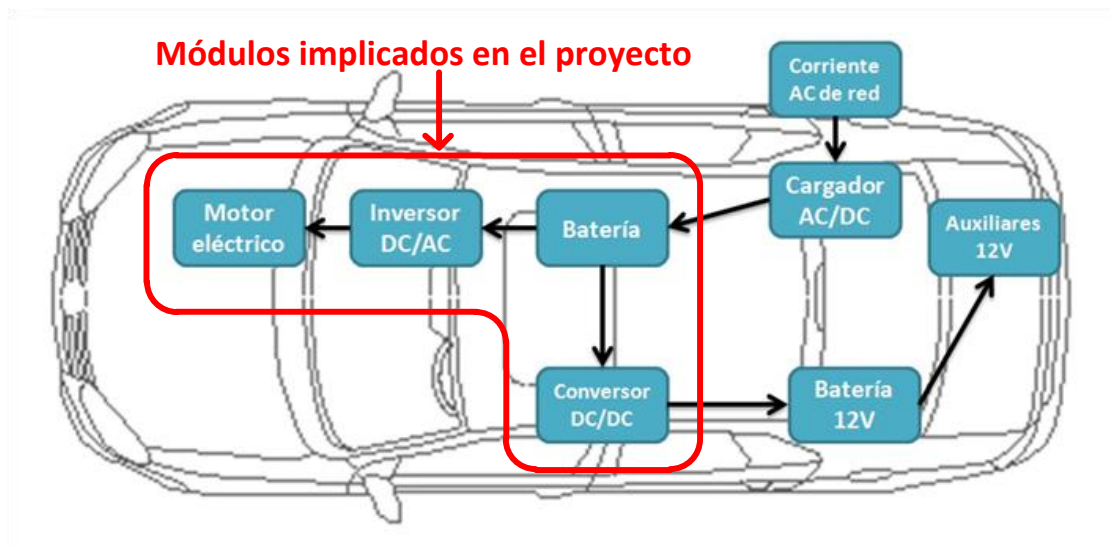


Fig. 4 Esquema básico de los módulos implicados en un vehículo eléctrico

En esta misma figura se han señalado los módulos directamente implicados en el proyecto que se presenta.

#### 2.1.1 Funcionamiento del Modulador PWM

Antes de indagar sobre los elementos elegidos, se hará una breve introducción de la metodología de control de un motor multifásico partiendo de una fuente de tensión continua (sistemas de baterías en este caso).

En la Fig. 5 se expone un puente H para el control de un motor de tensión continua. Este sistema permite alternar la polaridad en las bornas del motor a la vez que un control regulable (a través de PWM en los MOSFETs T1,T2,T3 y T4) de la tensión que alimentan las fases del motor, cambiando así su velocidad.

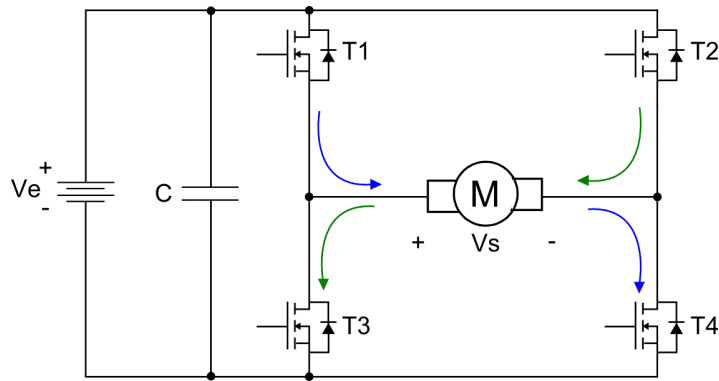


Fig. 5 Esquema básico de un puente H para control de un motor DC

La extrapolación de este sistema a un motor multifásico consiste en utilizar esta configuración, pero para cada fase del mismo y utilizando solo 2 transistores por fase (en convertidores de dos niveles), consiguiendo alterar la tensión vista por la fase del motor. A través del control de la tensión de cada fase se puede regular la corriente que atraviese cada uno de ellas, y por tanto, generar una fuerza electromotriz controlable.

Los aspectos referentes en este sentido que se han tenido en cuenta en este documento es que hay que asegurar que los transistores de la misma rama no disparen a la vez (T1 y T3; T2 y T4) para evitar un cortocircuito de la fuente de alimentación. Esto lo asegura el fabricante de los drivers de los elementos de potencia imponiendo un “tiempo muerto” entre la alternancia de disparos ya que el cierre de un transistor no es inmediato (capacidades parásitas, corrientes de cola, etc.).

Para evitar lo anteriormente mencionado desde la placa de control, se propone utilizar una sola señal PWM para cada rama, siendo un ‘1’ lógico el equivalente al cierre del transistor superior (T1), quedando el opuesto (T3) abierto; y siendo un ‘0’ lógico el equivalente a la apertura del superior (T1), quedando el transistor opuesto (T3) abierto. Con esto se consigue simplificar el control, pero para llevarla a cabo hay que desdoblarse la señal del PWM en su negado y enviar esta señal al transistor inferior de la fase que se esté controlando. Así se consigue un control de la fase en cuestión, lo que simplifica enormemente la elaboración del control. Repitiendo este esquema en las 5 ramas, resulta en el diseño del motor de pentafásico.

Por todo esto, se puede concluir que es necesario un mínimo de 5 salidas con posibilidad de modulación PWM para el control del motor.

### 2.1.2 Sensores, realimentación del control y modulación

Otro aspecto necesario para el control de un motor, y en general cualquier topología de control, es una realimentación de las acciones de control. En lo respectivo a esto, se debe distinguir entre el control final del vehículo y el control interno del motor. En el primer caso, se menciona la interacción entre usuario y vehículo como

objetivo principal. En el segundo caso, se habla de un subnivel de control en el que el sistema de control (DSP) fija una referencia para varios parámetros observables del sistema (corrientes, tensiones o velocidades de giro) y ejerce un control directo o indirecto sobre ellas para alcanzarlos.

Por ejemplo, en el caso de una demanda de aceleración del vehículo (pisando el acelerador, por ejemplo) para el primer caso supone en incrementar la referencia de velocidad del vehículo. Sin embargo, para el segundo caso el sistema evalúa el estado del motor e incrementa su par mecánico. Será necesario, por lo tanto, evaluar la metodología de generación de par y determinar la variable a controlar. Seguidamente, se fija una referencia en ella y a través de la variable de control se busca alcanzar esta referencia (Fig. 6).

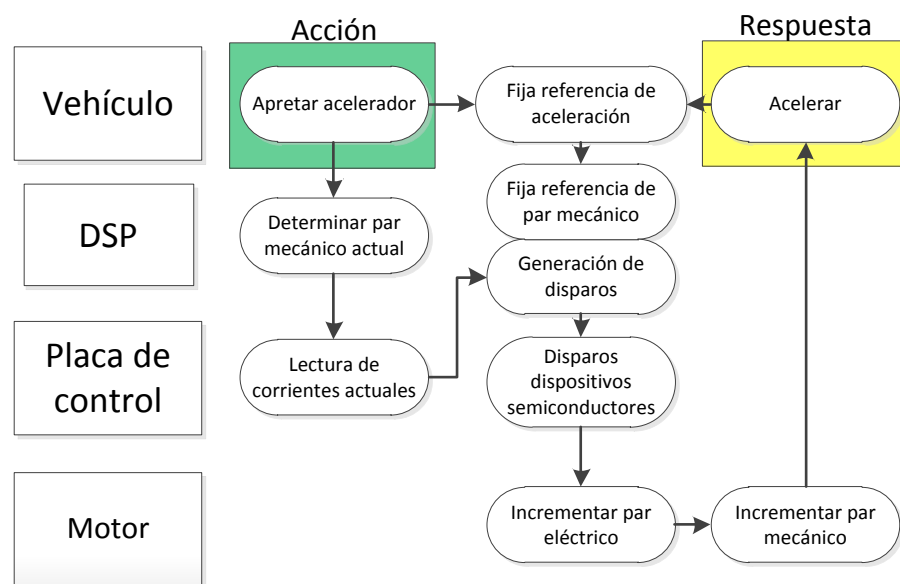


Fig. 6 Esquema de niveles y subniveles de una orden

Este sistema que se acaba de describir realiza una serie de conversiones para traducir señales de alto nivel (orden del usuario) en señales de bajo nivel (modulación) que actúan sobre el motor. Pero para ejercer este último control (a bajo nivel) es necesario que el sistema pueda conocer el estado del sistema y de las variables observables. Por esta misma razón, se requiere de numerosos sensores que permitan conocer el propio estado del sistema.

Generalmente, los sensores son analógicos, es decir, traducen la señal medida en un valor de tensión analógico (en algunos casos son valores de corriente que se traducen a una señal de tensión con una resistencia en serie), por ello se requiere de un convertidor que digitalice este valor para que el DSP pueda procesarlo.

Todo esto se traduce en la necesidad de incorporar una etapa convertora de valores analógicos a digitales para cada parámetro medido. Por tanto, entre las

especificaciones que debe cumplir el DSP debe incluirse la disposición de un número de puertos conversores analógicos (Analog to Digital Converter: ADC) igual o superior a los parámetros que se requieran conocer para poder controlar el sistema.

Resumiendo todo lo comentado en esta sección: El procesador de señales digitales que se vaya a implementar en este sistema requiere de un mínimo de 5 etapas PWM y de tantos puertos ADC como señales a medir se necesiten.

### **2.1.3 DSP TMS320F28335**

Es objeto de este apartado presentar la principal elección llevada a cabo para diseñar el sistema electrónico de control: el sistema de procesamiento de señales digitales. Los requisitos que se plantearon anteriormente pasan por la necesidad de un mínimo de 5 moduladores PWM y un mínimo de 7 conversores ADC (cuatro sensores de corriente, un sensor de tensión para la batería y un encóder para la velocidad del motor). Además, se requiere una velocidad de computación aceptable, una interfaz de programación sencilla tanto para la programación *online* como para la programación externa y la posibilidad de guardar en memoria el software diseñado para el mismo.

Cumpliendo todos estos requisitos esperados, se encuentra el TMS320F28335 de la serie C2000 de Texas Instruments (1).



Fig. 7 ControlCard del DSP TMS320F28335

Este sistema posee hasta 7 salidas PWM, 16 canales ADC de 12 bits, periféricos para lecturas de pulsos de cuadratura y 150 MHz de velocidad de reloj lo que permite una velocidad de procesamiento rápido, así como de suficientes entradas y salidas para efectuar el control del sistema.

Otro aspecto que también satisface es la inclusión de periféricos de comunicación, poseyendo así capacidad para realizar comunicaciones según el protocolo de Bus CAN, I2C y SPI.

### **2.1.4 Batería**

Uno de los aspectos más importantes a considerar en un vehículo es la autonomía que este presenta. Esto se traduce en la cantidad de tiempo o distancia

recorrida que puede realizar sin necesidad de repostar. En los vehículos tradicionales, esto es proporcional a la cantidad de combustible que quede en el depósito, pero para un vehículo eléctrico esto depende de la batería que se esté utilizando.

Actualmente hay vehículos que utilizan la tecnología híbrida de los motores eléctricos y los motores tradicionales de combustión, asegurando así un bajo impacto ambiental y una gran autonomía.

Puesto que este proyecto no contempla el uso de un motor de combustión alternativo, la autonomía está directamente ligada a la energía que puede almacenar la batería y por ello será un aspecto importante a considerar. Junto a ésta, surge el concepto de “memoria” de una batería, término que se refiere a la cantidad de ciclos de carga-descarga que puede realizar la batería en su periodo de vida útil antes de que sus características se hayan degradado a un nivel que no permita el uso del dispositivo. En un vehículo eléctrico, la cantidad de ciclos de carga-descarga deben ser lo suficientemente altos como para que no marquen el periodo de vida útil del vehículo, por lo que es un aspecto importante a considerar. Otro aspecto importante es el nivel de tensión que arroje, puesto que de no ser lo suficientemente alto como para poder alcanzar la tensión nominal del motor deberá incluirse un circuito elevador de tensión.

Existe un amplio espectro de tecnologías de baterías actualmente, la que se seleccione para este proyecto debe ser capaz de soportar los picos de corriente usuales del arranque de motor, así como ser robusta para las sobretensiones y con una adecuada relación capacidad/volumen (puesto que se desea un equipo no muy voluminoso).

Las tecnologías más populares:

- **Batería de plomo y ácido (2):** Funcionan utilizando electrodos de plomo y ácido sulfúrico como electrolito. Pueden proporcionar grandes cantidades de corriente instantáneas, lo que los hace ideales para el arranque de motores. Tienen como inconveniente su elevado peso y volumen para los niveles de tensión que ofrece, puesto que cada celda de esta batería tiene únicamente 2 V, siendo necesario una cantidad ingente de celdas para alcanzar un nivel que sea compatible con el motor de este proyecto.
- **Batería de níquel-cadmio (3):** Comúnmente usadas en ambientes domésticos e industriales por su capacidad para ser recargada fácilmente. Tienen como inconveniente que el cadmio es un elemento muy contaminante y que cada celda de esta topología suele producir 1.2 V únicamente. Poseen una mayor energía específica que las de plomo, pero una menor potencia específica.
- **Batería de ion litio (4):** Tecnología que supera con creces las capacidades energéticas y la potencia específica de las anteriores. Su reducido peso, junto a

sus grandes capacidades para almacenar energía además de un gran número de ciclos (bajo “efecto memoria”) la hacen una tecnología ideal para la implementación en sistemas vehiculares. Las baterías suelen ser placas planas lo que facilita su compactación y suelen proporcionar el triple de tensión que las baterías níquel-cadmio. Tienen serios inconvenientes como su inflamabilidad y coste, lo que las descarta como los almacenadores de energía perfectos

Con toda la información dispuesta anteriormente, queda claro que la tecnología más ventajosa para este proyecto es la utilización de baterías de Litio, asumiendo las desventajas que eso conlleva.

### 2.1.5 Motor

Existen diversas topologías de motores eléctricos viables para este tipo de aplicaciones de velocidad variable, existiendo vehículos propulsados por motores de corriente continua, así como otros por motores de corriente alterna.

El funcionamiento de los primeros limita mucho la maniobrabilidad, además de ser un motor más voluminoso y pesado para la misma potencia desarrollada. Esto limita estos motores a aplicaciones más ligeras o dónde el control sea un limitante. En el segundo caso hay un gran espectro de posibilidades para incluir: motores síncronos o asíncronos, de reluctancia fija o variable, con uno o más pares de polos, etc.



Fig. 8 a) Motor de continua



Fig. 8 b) Motor asíncrono trifásico

Las especificaciones del motor, así como su diseño no son producto de este documento, pero se mencionará la topología elegida y porqué, ya que es necesario conocerlo para poder realizar un diseño adecuado a él.

Sabiendo que el control final sobre motores multifásicos consiste en regular la corriente de cada una de las fases, para controlar así el flujo magnético y el par electromagnético generado en el entrehierro, controlando de esta forma la velocidad mecánica del motor.

Se sabe que la capacidad para generar par eléctrico depende en gran medida de la cantidad de polos que el motor disponga, de forma que un número bajo de pares de polos limita el par inferiormente mientras que si se incrementa este número se dispone de un mayor potencial para inducir par mecánico. Como contraposición, un elevado número de pares de polos se traduce en una mayor inversión en hardware, ya que el rotor del motor dispone de más devanados, lo que se traduce en una mayor voluminosidad del mismo.

Con todo esto, se crea un sistema con pros y contras que debe ser optimizado de acuerdo a las especificaciones finales del proyecto.

Por todo esto, el motor elegido consiste en un motor pentafásico de 5 Kw de potencia.

## 2.2 Análisis del sistema de propulsión multifásico

En este apartado se expondrá el sistema que se quiere implementar, las especificaciones que deben cumplirse y las decisiones tomadas para ello. El esquema eléctrico del sistema es el mostrado en la Fig. 9.

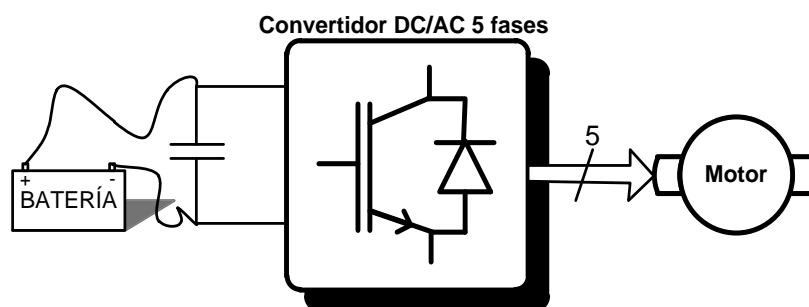


Fig. 9 Esquema eléctrico básico del sistema

Este esquema es el que se implantará en el medio vehicular CROSS RIDER en el que, partiendo de una batería de 148 V, se alcanzan y satisfacen el resto de necesidades del sistema de propulsión.

El flujo de potencia se inicia en la batería, donde se almacena inicialmente. Seguidamente, se situará un condensador de alta capacidad que permita usarse como medio regulador del flujo de potencia ante posibles picos de demanda. Una

peculiaridad del sistema es el tipo de motor eléctrico a emplear, que se ha seleccionado de tipo multifásico, en concreto de 5 fases. El dispositivo que efectuará el control del motor pentafásico se trata de un convertidor de DC a AC basado en 5 ramas con dispositivos semiconductores de potencia. De cada rama de este convertidor emerge una de las fases del motor que alimentan a éste.

Directamente relacionado con la metodología de control del motor, va implícita la necesidad de medida de varias variables (valores de las corrientes de fase del accionamiento) que caracterizan el modo de operación del sistema. También, es importante destacar que el sistema incluirá un estimador que determine el nivel de carga de la batería del vehículo para notificar al usuario del estado de ésta. En resumen, se requiere de 1 sensor de tensión para la batería y 4 sensores de corriente para el motor (ya que la suma de corriente de las 5 fases debe ser nula).

El sistema a desarrollar deberá controlar el par y velocidad de giro del eje motor del vehículo. Para ello se requiere de un encóder a partir del cual se pueda obtener la velocidad de giro del motor. Entre las diversas topologías de dispositivos a elegir se ha optado por las de encóders de cuadratura de pulso por su facilidad a la hora de traducir estos pulsos a velocidad angular y dirección considerando que el DSP posee un periférico dedicado a ello (periférico QEP).

### **2.2.1 Batería**

Como ya se dijo anteriormente, se ha optado por la selección de una batería de 148 V como fuente de potencia del sistema. Para ser exactos, no se trata de una sola batería físicamente hablando, sino un conjunto de varias dispuestas en serie de forma que puedan ofrecer la tensión y potencia demandada.

Al ser la fuente de potencia del sistema completo es necesario que también supla de alimentación a la circuitería lógica del sistema de control. Aunque esta última no requiera de un nivel de potencia elevado, es necesario adaptar los valores de tensión a aquellos en los que los integrados funcionan, siendo generalmente 15, -15, 5 V y 3.3 V.

Además, hay que considerar que en las especificaciones de los sensores de corriente se requiere de una señal de 15 V y otra negada de -15 V. Esto abre el problema añadido de incorporar una alimentación que genere una referencia negativa.

La generación de las señales de 15, -15 y de 5 V para la alimentación de los dispositivos debe tener en cuenta la potencia que la circuitería va a demandar, ya que eso marcará la selección del método de generación de estas señales. Generalmente se podrá recurrir a un sistema DC/DC encapsulado o a un LDO (*“Low dropout Regulator”*) de generación fija para fijar los valores de 15 y 5 V. Un DC/DC utiliza un circuito



reductor para controlar el nivel de tensión de un condensador a la salida y es el más eficiente en términos de pérdidas con un rizado de tensión bastante atenuado cuando se utiliza en sistemas de baja demanda de potencia. El segundo dispositivo utiliza una circuitería interna para fijar una tensión a la salida del mismo con un rizado de tensión mínimo para casi cualquier demanda energética de la carga (dentro de los límites asumibles del integrado seleccionado) y es más asequible que el anterior dispositivo, aunque tiene como inconveniente que el traspaso de tensión genera unas pérdidas que se traducen en calor, llegando incluso ser necesario la instalación de un disipador para no sobrepasar la temperatura límite. A su vez, el primer dispositivo ofrece una mayor cantidad de corriente de la carga independientemente del nivel de tensión fijado por lo que lo hace más indicado para el traspaso de 148 a 15 V.

El dimensionamiento del módulo DC/DC dependerá del valor de corriente (por ende, de potencia) que cada dispositivo conectado a esta alimentación requiere. Hay que añadir que la mera consideración de aislamiento de la etapa lógica o de control a la de potencia, añade la necesidad de usar optoacopladores (u otro sistema de aislamiento galvánico, aunque este será el seleccionado en este proyecto) en las interconexiones entre ambas etapas. Se estima como pre-dimensionamiento que el consumo de los componentes será lo suficientemente elevada como para descartar el LDO.

Por tanto, se seleccionará el módulo DC/DC para generar 15,-15 y 5 V desde los 143~148 V. Ya que el valor de tensión de 3,3 V sólo es requerido para una pequeña cantidad de circuitos integrados, éste se generará a partir de un LDO con referencia fija.

Un aspecto importante a considerar es que la potencia que el sistema va a demandar al conjunto de baterías, ya que no sólo basta con que la potencia generada por el conjunto de baterías del sistema sea suficiente, sino que también será necesario dimensionar correctamente los cableados y demás componentes electrónicos que manejen estos niveles de potencia.

Para hacer una aproximación estimativa se arrojan varios datos acordados como anteproyecto del sistema completo:

Tabla 1. Valores aproximados del sistema

$V_{dc}$	143~148 V	$I_{dc}$	33.78 A
$P_{motor}$	5 kW	$I_{fase-motor} (V_n=110 V)$	9.09 A

Esto significa que el cableado que alimenta el circuito debe estar dimensionado (ya sea por cable único o por varios en paralelo) para soportar más de 34 A de corriente. Además, debería añadirse un coeficiente de seguridad considerando que el

encendido de motores suele suponer un pico de corriente de hasta dos (incluso 2,5) veces la corriente nominal de mismo.

El esquema final de este apartado debe quedar similar al expuesto en la Fig. 10.

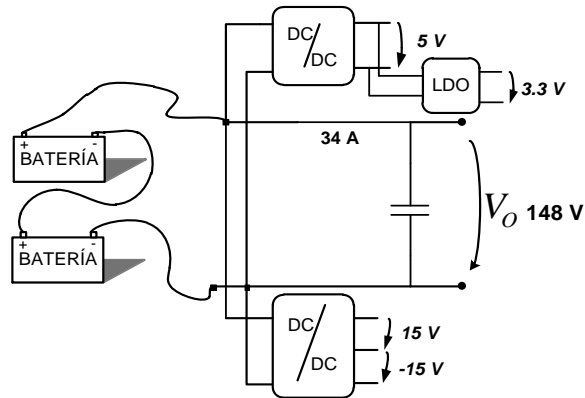


Fig. 10 Esquemático final de la batería y su conexión al sistema

## 2.2.2 Convertidor DC/AC y disparos de interruptores de potencia

Como se explicó en el apartado de Análisis del sistema de propulsión multifásico, el convertidor de 5 fases consiste en 5 ramas en paralelo conectadas superiormente a  $\frac{V_c}{2}$  ( $V_c$  tensión en el condensador) e inferiormente a  $-\frac{V_c}{2}$  a través de dos interruptores de potencia que se disparan alternativa y complementariamente para gobernar la tensión en el punto medio de la rama.

La selección de los dispositivos de potencia viene marcada principalmente por la tensión que deben soportar en estado abierto (no conducción de los mismos) y de la corriente que va a circular a través de ellos cuando conduzcan. Para el caso del que se ocupa este documento, los dispositivos deben soportar en torno a una tensión de 150 V (sin contar picos de tensión que aparezcan en las transiciones de estados) y unos 34 A nominales, por lo que se estudiará que elemento de conmutación de potencia (MOSFETS o IGBT) es más eficiente para este proyecto (se describirá más adelante).

Tal y como se mencionó, resulta bastante importante considerar la necesidad de no activar ambos transistores a la vez ya que se produciría un cortocircuito de la alimentación en la rama. La solución pasa por añadir un sistema de control que genere el disparo en complemento a 1 de los interruptores de la rama, introduciendo además un tiempo muerto (tiempo en el que los interruptores de la rama permanecen apagados) entre el apagado del último interruptor encendido y el encendido del último apagado.

Otro aspecto importante sobre el disparo de los dispositivos semiconductores es la tensión de puerta-emisor que hace que cada transistor entre en conducción, siendo positiva para activarlos y negativa para cerrarlos. Como esta tensión debe ser medida respecto al pin emisor del transistor se requiere de una calibración de esta señal para que se arroje el mismo valor indicado tanto al IGBT superior como al inferior de cada rama.

Todo esto se traduce en la necesidad de incluir un driver que, partiendo de las señales moduladas por PWMs fuerce la conmutación en estos dispositivos según se indique (tiempos muertos incluidos y configurables) y asegure el funcionamiento correcto de los mismos.

Recapitulando lo expuesto se concluye que se requiere que la señal modulada, que indica la conmutación de los dispositivos en cada rama, llegue a los drivers de los dispositivos de potencia en los valores de tensión que el fabricante indique. Por ello, es necesario añadir una etapa que convierta las señales de salida de los moduladores PWM de 3,3 V a la tensión que el driver sea capaz de interpretar como un '1' lógico.

Se requiere por tanto, de tantas señales de disparo como dispositivos semiconductores haya. Llegado a este punto se puede replantear la posibilidad de simplificar este número de señales liberando así pines de modulación PWM requeridos en el DSP.

Cada rama funciona imponiendo los valores de tensión de sus límites ( $+\frac{V_c}{2}$  y  $-\frac{V_c}{2}$ ) en su punto central, lo que combinado con la carga (motor eléctrico) permite realizar el control de la corriente haciéndola crecer o decrecer, positiva o negativamente, según sea el estado de los interruptores del convertidor. Por tanto, se podría decir que en funcionamiento normal del convertidor, si no es el transistor superior el que está activado, lo será el inferior y viceversa (obviando tiempos muertos). Si el driver adquirido por el fabricante de los dispositivos asegura un espaciado en el tiempo entre el encendido de ambos transistores de una misma rama, se podría concluir que una de las señales es redundante.

Esta metodología de control se puede considerar como control bipolar de los valores de tensión.

Por lo tanto, se considerará la salida de 5 señales PWM del DSP a 3,3 V que se desdoblarán en su negado quedando así 10 señales que posteriormente se elevarán en tensión hasta la solicitada por los drivers del fabricante. Este esquema propuesto permite además la inclusión de ciertos elementos de seguridad en formato analógico, como una señal de OE ("*Output enable*") sensible a errores varios del sistema que multiplique a las señales PWM antes de que éstas pasen al driver de los dispositivos semiconductores.

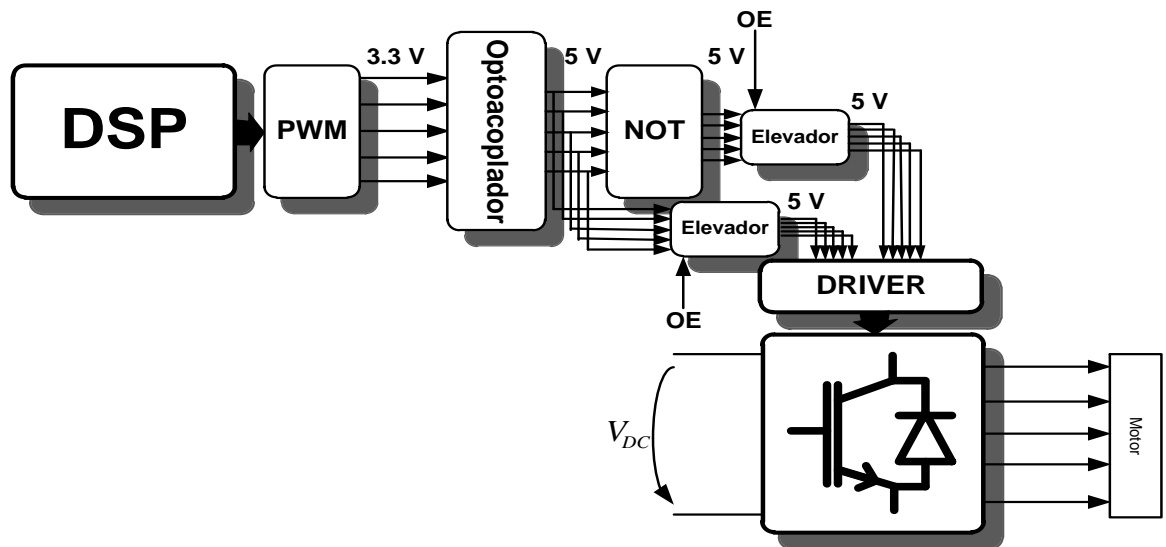


Fig. 11 Esquema aproximado de esta etapa

Por último, hay que añadir a este esquema alguna metodología de aislamiento galvánico entre la generación de disparos del DSP y la llegada de los disparos a puerta por motivos de seguridad. Se recurre para ello a dispositivos optoacopladores que aíslan una parte del sistema de otra. Su inserción se añade antes de desdoblarse la señal simplificando el número de dispositivos optoacopladores requeridos. En la Fig. 11 se muestra un esquema aproximado del mismo.

### 2.2.3 Sensores de corriente, tensión y velocidad

El último aspecto a introducir sobre el esquema eléctrico expuesto en la introducción es la medida del estado del sistema, así como los parámetros medibles.

El DSP TMS320F28335 consta de 16 pines de entrada ADC, con dos *Samples&Hold* y un convertidor ADC de 12 bits cuyo rango de entrada va entre los 0 V y los 3,3 V (valor máximo y mínimo de tensión de entrada). Sin embargo, a partir de los 3 V la conversión a digital arrojará el mismo resultado hasta los 3,3 V, por lo que se considerará los 3 V como tensión límite.

Esto significa que para un valor de 0 V el registro que determina el valor digital convertido de la señal analógica será 0 y que para 3~3,3 V será 4095. Por tanto, el objetivo de este apartado es introducir la metodología a seguir para llegar hasta esta señal comprendida en el rango de los 0-3 V partiendo de la señal original a medir.

Primeramente, hay que seleccionar cuales son los parámetros medibles y necesarios para el funcionamiento del sistema. En apartados anteriores se mencionó que se requería de la tensión de la batería para ser utilizado como estimador de la

carga de ésta, además de ser la tensión del dc-link. Estos dos parámetros de tensión ya se deben incluir en las consideraciones de señales a convertir.

Además de las tensiones, se requiere la medición las corrientes que circulan hacia el motor para efectuar un correcto control de éste. Ya se comentó anteriormente que al ser un sistema pentafásico se requiere monitorizar 5 fases, lo que resulta en 5 corrientes a medir, aunque una de ellas se puede obtener de las ecuaciones de equilibrio eléctrico con las otras. Por lo tanto, 4 corrientes deben ser medidas y enviadas al DSP.

La discusión que ahora se plantea es la selección del dispositivo medidor que puede ser invasivo o no y que puede arrojar un valor analógico en corriente o en tensión.

Para este sistema se ha considerado que la toma de la medida de tensión podría realizarse con un simple divisor resistivo de alta impedancia, lo que resultaría en un sensor poco invasivo y muy simple de implementar. El problema que este planteamiento genera es el transporte de la señal (en márgenes de 0 a 3 V) desde el punto de medida hasta el puerto del ADC y directamente relacionado con el transporte está el inconveniente del ruido electromagnético inducido. La solución a este problema pasa por mantener una distancia mínima entre el puerto ADC en el que se realizará la conversión y utilizar cables apantallados para transportar la señal. El dimensionado del puente resistivo se planteará en el Capítulo de Diseño. También resulta planteable la introducción de un amplificador de aislamiento para asegurar que la tensión de salida del mismo no sobrepase los 3 V, evento que podría dañar el DSP.

Por otro lado, la medición de las corrientes debe realizarse con dispositivos muy fiables y muy poco invasivos. Todo ello descartaba la idea de utilizar una resistencia de muy baja impedancia en serie con el sistema por ser un elemento que requeriría un mantenimiento más frecuente y que no aislaría a la parte de control y de potencia del sistema. Finalmente, se ha decantado por usar sensores de efecto Hall dimensionados para un máximo de 50 A que resultan óptimos para los requisitos exigidos. Estos sensores arrojan la medida analógica en corriente como una división entera de la señal real, lo que proporciona alta fidelidad y amplio margen de pre-adaptación. El objetivo final es arrojar una medida en tensión por lo que se requiere convertir esta señal de corriente en un valor de tensión usando para ello una resistencia (dimensionada en el Capítulo de Diseño) en serie a la salida del mismo. Como ventaja obtenida, las señales en corriente son más inmunes al ruido introducido durante el transporte que las señales en tensión.

Una vez que se tengan las dos señales medidas sólo falta incluirlas en el rango de tensión de interés. Hay que considerar que en el caso de la señal de tensión esta adaptación es meramente lineal (ej.: 0 V  $\rightarrow$  0 V; 143 V  $\rightarrow$  3 V), pero en el caso de la

corriente que puede adquirir valores negativos es necesario la adición de un offset (ej.: 0 A -> 1,5 V; 25 A -> 3 V; -25 A -> 0 V) además de la adaptación de las variaciones de corriente. Ambos casos se pueden contemplar con un amplificador operacional para cada etapa (Fig. 12).

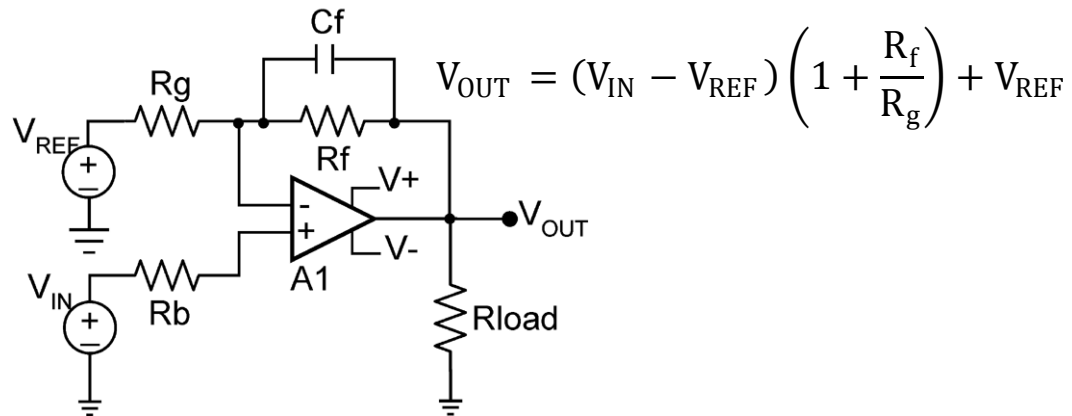


Fig. 12 Amplificador no inversor con offset a la salida

También resulta de interés considerar que, si la alimentación de las placas no puede sobrepasar los 3,3 V, se podría considerar alimentar los amplificadores operacionales con estos valores para una mayor seguridad ya que estos saturarán antes de sobrepasar tal valor. Esto añade el inconveniente de que para no perder resolución de la medida se requiere de un amplificador que pueda generar a la salida valores muy próximos a los de alimentación. Esta topología de amplificadores se les conoce como *rail-to-rail* llegando a generar valores sólo unas décimas de voltio por debajo de la tensión de alimentación.

La conclusión de los sensores a implementar es que se requiere de un puente resistivo dimensionado para 143 V, de 4 sensores de efecto Hall para el sensor de corriente y de 6 etapas de adaptación de señal utilizando amplificadores operacionales *rail-to-rail*. La salida de estos amplificadores iría directamente conectada al pin ADC correspondiente del DSP.

El encóder también debe contemplarse en las mediciones ya que es un parámetro que se utiliza para conocer la velocidad de giro y la dirección del motor en funcionamiento. En este proyecto se optará por el uso de encóder de cuadratura de pulso (QEP). Este encóder genera dos pulsos cuadráticos de una tensión determinada según el dispositivo, desfasados en el tiempo. La gestión de estos pulsos puede ser tramitada por un periférico interno del DSP habilitado para ello, de forma que traduzca estas señales y las implemente en el control a efectuar. Esto no quita que las señales generadas deban ser adaptadas a la tensión de funcionamiento del DSP. Por ello, estas mismas señales se incluirán en la etapa adaptadora mencionada anteriormente.

Todos los amplificadores operacionales se dispondrán con la topología de amplificador no inversor, de forma que la división resistiva se dimensione para no

sobrepasar los 3 V a la salida del mismo. En el caso del encóder, dónde puede ser necesario aplicar una reducción de tensión (si los pulsos son superiores a 3,3 V), se recurriría a un sistema LLC (Logic level converter) o Voltage shifter en caso de necesitarlo. El esquema total aproximado se muestra en la Fig. 13.

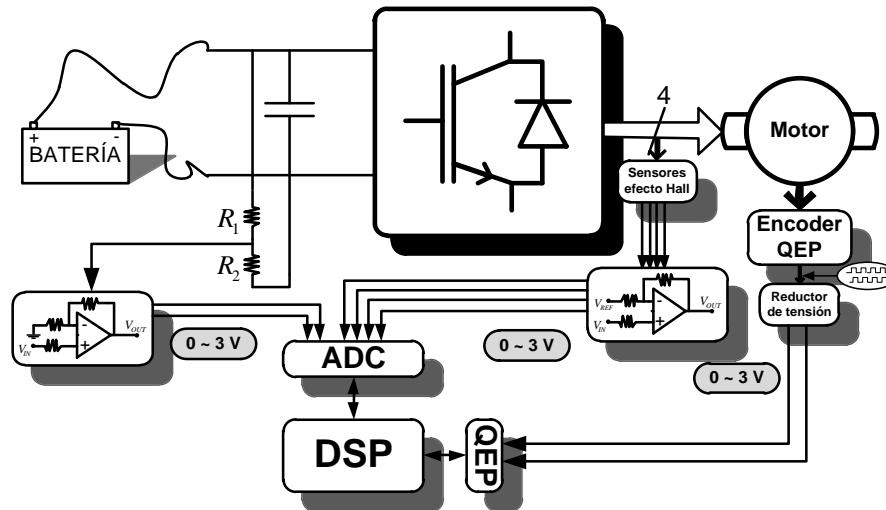


Fig. 13 Esquema aproximado de las medidas planteado en el sistema

## 2.3 Dispositivos semiconductores de potencia

En este apartado se van a plantear dos dispositivos semiconductores de potencia seleccionados. Ambos poseen unas características similares en cuanto a corriente nominal, tensión drenador-fuente (colector-emisor) máxima y resistencia parasita.

Los dos dispositivos encontrados son el IGBT SKM100GB063D (5) y el MOSFET IXFN 130N30 (6). Para realizar un análisis comparativo se realizarán una serie de cálculos teóricos para cada dispositivo según las notas de aplicación (7) y (8), en las que se obtendrán las pérdidas totales de cada dispositivo según las especificaciones dadas.

Generalmente, los MOSFET son dispositivos de conducción con menos pérdidas que los IGBT que permiten además una conmutación más rápida al carecer de la corriente de cola que caracteriza a los IGBT y menos capacidades parasitas.

La Tabla 2 muestra una comparativa entre estos dos dispositivos según los datos del datasheet.

Tabla 2. Comparativa de datos IGBT y MOSFET

Característica	SKM 100GB063D	IXFN 130N30
$V_{DSmax} // V_{CEmax}$	600 V	300 V
$I_{Dmax} // I_{Cmax}$	130 A	100 A
$r_{DS} // r_{CE}$	10.5 mΩ	22 mΩ
$R_{th-JC}$	0.27 K/W	0.18 K/W
$t_r$	40 ns	75 ns
$t_f$	35 ns	31 ns

Es importante considerar que los datos aquí mostrados corresponden a condiciones de funcionamiento distintas y que no son coincidentes. Estos valores son los arrojados por el datasheet como valor representativo.

### 2.3.1 Cálculos de pérdidas MOSFETs

En este apartado se estimarán las pérdidas generadas por los dispositivos semiconductores durante el régimen nominal. Estos cálculos son necesarios para obtener el tamaño y la forma de los disipadores que deberán instalarse junto a los semiconductores.

El procedimiento de cálculo está explicado y redactado en (7), por lo que aquí se explicará brevemente los pasos seguidos arrojando los resultados aplicables a este proyecto. Cabe mencionar que el cálculo expuesto en esta memoria es una aproximación lineal de los fenómenos reales y, por tanto, no son del todo precisos. Aun así, la aproximación arroja unos resultados más conservadores que los reales por lo que se puede considerar válida la aproximación.

El dispositivo que se utilizará es el IXFN 130N30 de IXYS por ser un MOSFET de canal N capaz de soportar más de 2 veces la tensión de la batería (DC-link) y mantener una corriente permanente muy por encima del valor de pico. Además, su encapsulado (SOT-227) está adaptado para reducir considerablemente la resistencia térmica de unión con el disipador.

El cómputo total de las pérdidas es el que sigue:

$$P_{losses} = P_{conduction} + P_{switching}$$

Siendo  $P_{conduction}$  las pérdidas por conducción propias de las resistencias parásitas de los dispositivos y  $P_{switching}$  las referentes a las generadas por la



conmutación de los mismos. Ésta última suele aparecer en los datasheets de los dispositivos como  $E_{on}$  y  $E_{off}$  (energía de encendido y apagado respectivamente) definiendo la cantidad de energía disipada en el encendido y apagado del dispositivo como eventos únicos bajo unas condiciones especificadas. El cálculo de las pérdidas en términos de potencia es inmediato.

$$P_{switching} = (E_{on} + E_{off}) * F_{sw}$$

Puesto que el dispositivo seleccionado no muestra ningún dato de  $E_{on}$  o  $E_{off}$ , se calculará por el procedimiento mostrado en (7).

La etapa de encendido del MOSFET cuenta con varias fases:

- El driver del dispositivo cambia el valor de la tensión de puerta de 0 a 15V (encendido de puerta). La tensión  $V_{gs}$  crece linealmente según la constante de tiempo definida por la carga del condensador parásito de puerta ( $C_{iss} = C_{gd} + C_{gs}$ ) hasta que alcanza el valor de  $V_{plateau}$  (expuesto en el datasheet como el valor de tensión  $V_{gs}$  para el que la carga de puerta se mantiene constante).
- Paralelamente, cuando la tensión de puerta supera el valor de  $V_{gs(th)}$  la corriente del drenador crece linealmente hasta que alcanza el valor nominal demandado por la carga. La pendiente está delimitada por las inductancias parásitas del dispositivo y como caso más conservador se utilizará el valor mostrado en el datasheet de tiempo de subida ('Rise-time' ( $t_{ri}$ )). Durante este intervalo el diodo en antiparalelo sigue conduciendo siendo la tensión  $V_{ds}$  igual a la tensión del DC-link adoptada.
- Seguidamente a alcanzar el régimen nominal de corriente, debe cerrarse el diodo en antiparalelo, para ello debe absorberse toda la carga ( $Q_{rr}$ ) que éste almacena. La estimación de la carga, así como de la duración se obtendrán nuevamente del datasheet como caso más conservador.
- Por último, tras haberse descargado el diodo la tensión  $V_{ds}$  cae desde el valor del DC\_link hasta el valor propio de la caída drenador-fuente en estado de encendido ( $V_{ds} = r_{ds} * I_{on}$ ). Esta pendiente está marcada por la corriente que circula por la capacidad parásita puerta-drenador ( $C_{gd} = C_{rss}$ ). Esta capacidad es dependiente de la tensión drenador-fuente (que es la que se va reduciendo a su vez), por lo que se aproximará realizando una media entre los tiempos ( $t_{fu1}$  y  $t_{fu2}$ ) que arroja la capacidad inicial y final. Este fenómeno transcurre mientras que la tensión de puerta  $V_{gs}$  se mantiene fija en el valor  $V_{plateau}$  debido al efecto Miller. Cuando la tensión  $V_{ds}$  alcanza el valor de conducción, la tensión  $V_{gs}$  continúa ascendiendo hasta alcanzar el valor impuesto por el driver.

Todo esto se refleja en las siguientes ecuaciones y datos obtenidos del datasheet

(6):

$$Q_{rr} = 0.8 \mu C$$

$$t_{rr} = 250 \text{ ns}$$

$$t_{ri} = 75 \text{ ns}$$

$$t_{fi} = 31 \text{ ns}$$

$$V_{plateau} = 5.2 \text{ V}$$

$$C_{iss} = 14.5 \text{ nF}$$

$$V_{gs(th)} = 3 \text{ V}$$

$$R_{ds} = 22 \text{ m}\Omega$$

$$t_{fu} = \frac{t_{fu1} + t_{fu2}}{2}$$

$$C_{gd2} (C_{rss} (1 \text{ V})) = 600 \text{ pF}$$

$$C_{gd1} (C_{rss} (143 \text{ V})) = 8100 \text{ pF}$$

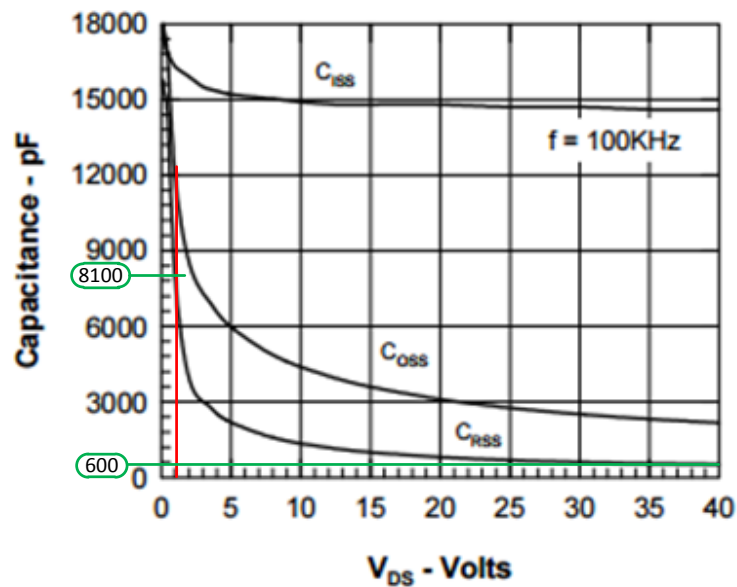


Fig. 14 Capacidades vs tensión Vds

Siendo  $R_g$  ( $8 \Omega$ ) la resistencia de puerta del driver al dispositivo y sabiendo que:

$$I * t = V * C \text{ y } I_{gon} = \frac{(V_{driver} - V_{plateau})}{R_g}$$

$$t_{fu1} = (V_{dc_{link}} - R_{ds} * I_{on}) * R_g * \frac{C_{gd1}}{V_{driver} - V_{plateau}} = 9.44e^{-7} \text{ s.}$$

$$t_{fu2} = (V_{dc_{link}} - R_{ds} * I_{on}) * R_g * \frac{C_{gd2}}{V_{driver} - V_{plateau}} = 6.99e^{-8} \text{ s.}$$

$$t_{fu} = 5.07 e^{-7} \text{ s.}$$

De forma inversa y muy similar ocurre en el apagado del MOSFET. La diferencia más notable es que no ocurre ningún fenómeno de descarga del diodo, en todo caso se trataría de la carga del mismo cuyas pérdidas se modelarían:

$$E_{on\ diodo} = \frac{1}{4} * Q_{rr} * V_{reverse} \quad (\text{Caso más conservador } V_{reverse} = V_{dc\ link})$$

El tiempo de caída de la corriente (alcanzado el valor de  $V_{plateau}$ ) se obtendrá del datasheet como  $t_f$ . De la misma forma que en el caso anterior, el tiempo de subida de la tensión  $V_{ds}$  se determinará para dos valores de capacidad ( $C_{gd1}$  y  $C_{gd2}$ ) y se supondrá el valor medio como el teórico.

Sabiendo que  $I_{goff} = \frac{V_{plateau}}{R_g}$ :

$$t_{ru1} = (V_{dc\ link} - R_{ds} * I_{on}) * R_g * \frac{C_{gd1}}{V_{plateau}} = 1.78 e^{-6} \text{ s.}$$

$$t_{ru2} = (V_{dc\ link} - R_{ds} * I_{on}) * R_g * \frac{C_{gd2}}{V_{plateau}} = 1.32 e^{-7} \text{ s.}$$

$$t_{ru} = \frac{t_{ru1} + t_{ru2}}{2} = 0.956 e^{-6} \text{ s.}$$

Con estos datos determinados, ya se conocen los tiempos en los que cada fenómeno se lleva a cabo.

Las pérdidas del encendido y apagado equivalen a multiplicar  $I_{ds}$  por  $V_{ds}$ . Si se multiplican sus valores instantáneos y se prolongan en un todo un ciclo se obtendrían 3 etapas: Pérdidas de encendido, apagado y conducción.

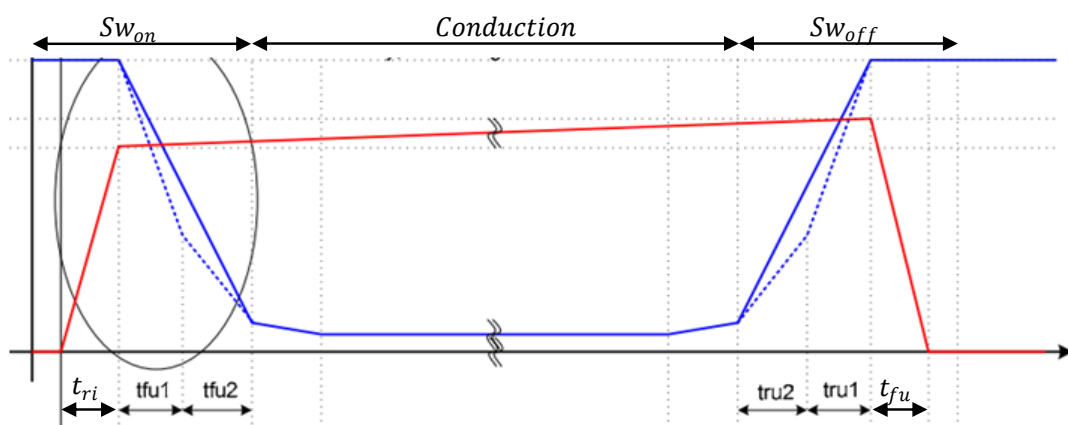


Fig. 15 Gráfica de  $V_{SD}$  e  $I_{SD}$  en un ciclo de conmutación

Observando la Fig. 15 y teniendo en cuenta la consideración de la carga del diodo, se puede determinar la energía de encendido y apagado por ciclo:

$$E_{on} = V_{dc_{link}} * I_d * \frac{t_{ri} + t_{fu}}{2} + Q_{rr} * V_{dc_{link}} = 0.000249678 + 0.0001144 = 0.36 \text{ mJ}$$

$$E_{off} = V_{dc_{link}} * I_{d_{off}} * \frac{t_{ru} + t_{fi}}{2} = 0.423 \text{ mJ}$$

$$E_{on \text{ diode}} = \frac{1}{4} * V_{dc_{link}} * Q_{rr} = 0.03 \text{ mJ}$$

Concluyendo con las pérdidas finales de conmutación:

$$P_{sw} = (E_{on} + E_{on \text{ diode}} + E_{off}) * f_{sw} = 32.52 \text{ W}$$

Las pérdidas por conducción se traducen simplemente en la adición de la ecuación típica de pérdidas de un elemento resistivo (correspondiente a la resistencia parásita del dispositivo):

$$P_{cond} = R_{ds \text{ on}} * I_{rms}^2 = 0.022 * 11.135^2 = 2.73 \text{ W}$$

El valor de  $I_{rms}$  obtenido se detalla más adelante.

Puesto que se está realizando una estimación de las pérdidas y no se conoce la forma de onda real de las corrientes, se va a suponer que el diodo no genera pérdidas de conducción y que el resultado anterior modela las pérdidas por conducción.

En definitiva:

$$P_{total} = P_{cond} + P_{sw} = 35.25 \text{ W}$$

### 2.3.2 Cálculos de pérdidas IGBT

El procedimiento de cálculo de este apartado es el mostrado por (8) mucho más simplificado que el caso anterior puesto que los IGBT son más difíciles de modelar que los MOSFETs.

Igual que un diodo, las pérdidas por conducción se pueden modelar como una fuente constante de tensión más una resistencia parásita:

$$V_{CE} = V_{CE0} + r_C * I_C$$

Estos valores pueden leerse del datasheet del IGBT a partir de la curva de caída de tensión del IGBT (Fig. 16) en función de la corriente de colector.

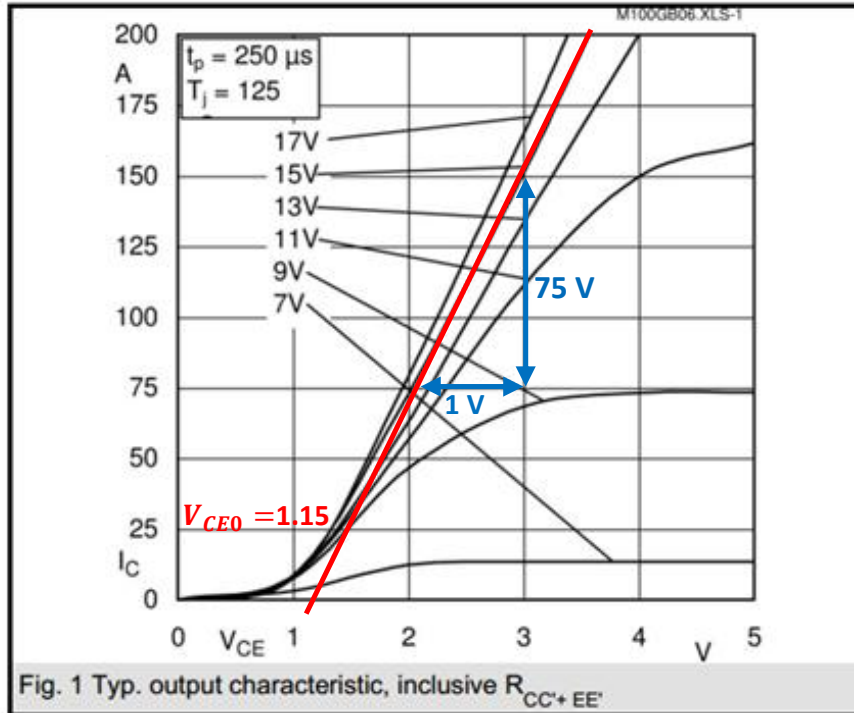


Fig. 16 Gráfica de  $V_{CE}$  vs  $I_c$

Por tanto:

$$P_{cond} = \frac{1}{T_{sw}} \int_0^{T_{sw}} (V_{CE0} * I_c(t) + r_c * I_c^2(t)) dt = V_{CE0} * I_{c_{av}} + r_c * I_{c_{rms}}^2$$

Siendo  $I_{c_{av}}$  y  $I_{c_{rms}}$  la corriente de colector media y rms respectivamente. Igual que en el caso anterior, se considerará que el diodo no genera pérdidas por tener tramos de conducción muy breves comparados con los anteriores.

Simplificando mucho el cálculo de las corrientes de los IGBTs:

- Se desean modelar  $110 V_{fase-fase} \rightarrow \frac{110}{\sqrt{3}} = 63.51 V_{fase-neutro} \rightarrow 63.51 * \sqrt{2} = 89.82 V_{amplitud}$
- Corriente:  $63.51 V_{rms} \rightarrow \frac{1000 W}{63.51 V_{rms}} = 15.745 A_{rms} \rightarrow 22.27 A_{amplitud}$
- Valor medio:  $\frac{1}{T_\omega} * \int_0^\pi \frac{22.27}{\omega} * \text{sen}(\omega t) d\omega t = \frac{44.54}{2 * \pi * 60} * 60 = 7.09 A_{medio}$
- Valor RMS:  $\sqrt{\frac{1}{T_\omega} * \frac{\int_0^\pi (22.27 * \text{sen}(\omega t))^2 d\omega t}{\omega}} = \sqrt{60 * \frac{22.27^2 * \pi}{2 * 2 * \pi * 60}} = 11.135 A_{rms}$

Estos últimos cálculos suponen que cada IGBT conduce formando una corriente de medio onda ya que cada uno conduce la mitad del periodo, en definitiva. Esta aproximación es bastante conservadora y con ella se pretende dar a conocer únicamente unos valores aproximados.

Por tanto,

$$P_{cond} = 1.15 * 7.09 + \frac{1}{75} * 11.135^2 = 9.807 W$$

El porqué de no haber realizado este procedimiento con los MOSFETS es porque estos no poseen caída equivalente a  $V_{CE0}$  y por tanto, solo producen las pérdidas asociadas al valor rms.

Las pérdidas por conmutación del IGBT se obtienen directamente del datasheet:

$$E_{onT} = E_{onMi} + E_{onMrr}$$

Siendo  $E_{onMi}$  la energía de encendido sin considerar el proceso de recuperación inversa ('recovery reverse time') y  $E_{onMrr}$  la energía de encendido del diodo en antiparalelo. Estos valores se obtienen directamente del datasheet buscando la máxima concordancia con las condiciones de operación de este sistema con los del datasheet presentados.

$$E_{onT} \cong 0.5 mJ$$

$$E_{offT} \cong 1.1 mJ$$

Igual que en el MOSFET:

$$E_{onD} = \frac{1}{4} * Q_{rr} * V_{dc-link}$$

Sabiendo que la energía de apagado del transistor es la equivalente a  $E_{onT}$  pero considerando que las pérdidas de apagado del diodo son despreciables.

En conclusión:

$$P_t = P_{sw} + P_{cond} = (E_{onM} + E_{offM}) * f_{sw} + P_{cond} = 73.807 W$$

### 2.3.3 Selección dispositivo de potencia

Como conclusiones obtenidas de los cálculos se presenta la Tabla 3 en la que se muestran las pérdidas calculadas por dispositivo, así como las propiedades térmicas.

Tabla 3. Resumen de datos obtenidos de los dispositivos de potencia

Característica	SKM100GB03D	IXFN 130N30
$P_{cond}$	9.8 W	2.73 W
$P_{sw}$	64 W	32.52 W
$R_{th-JC}$	0.27	0.18

Como se puede observar, viendo los niveles de tensión en los que el sistema se ubica es obvio que la selección más evidente es el MOSFET. Además, la resistencia

térmica del mismo permitirá utilizar disipadores más pequeños puesto que la cadena de resistencias térmicas será menor.

Otro aspecto, es el encapsulado del mismo, que al ser individual permite una mayor flexibilidad a la hora de colocarlos sobre el disipador, lo que se traduce en una mayor compacidad del conjunto.

## **2.4 Generación de disparos y aislamiento galvánico**

Es requisito indispensable en cualquier circuito de potencia que la etapa lógica permanezca separada de la etapa de potencia. Esto supone la inclusión de sistemas de aislamiento galvánico, tanto en las salidas de la etapa lógica (como los disparos de potencia) como en las entradas (errores generados por el driver de potencia).

Esto genera dos inconvenientes consigo, todas las entradas/salidas deben pasar por un sistema opto-acoplado y todas las tensiones de alimentación de la circuitería de potencia deben estar aisladas de las alimentaciones de la circuitería lógica.

El primer asunto a resolver será, por tanto, la generación de una tensión de alimentación aislada que alimente a toda la circuitería de potencia. Seguidamente, se buscará qué dispositivos son los más apropiados para ejercer de intermediario entre cada etapa. Finalmente, se diseñará la etapa de generación de disparos con los requisitos que este conlleva.

### **2.4.1 Tensiones de alimentación aisladas**

El diseño de este apartado partirá de varios supuestos:

- Se tienen 5 V generados desde el convertidor DC/DC que alimentan la circuitería lógica.
- Los drivers de los dispositivos de potencia se alimentan de forma ajena a esta generación de tensión aislada. La justificación de este supuesto es que los drivers permanecerán alejados del lugar dónde se situará el sistema de control y, por tanto, sería más costoso tender un cable con 5 V hasta ese punto que generarlos desde la batería próximamente a él. Además, los drivers requieren de una tensión altamente estable y consumo elevado, sería muy insensato conectar la misma alimentación que abastecerá la generación de disparos a los drivers de potencia. Por ello se proveerá una etapa de generación de tensión aislada para estos drivers.
- La demanda de corriente por parte de la circuitería de potencia (circuitería lógica conectada al lado de potencia) será baja.

Aunque estos supuestos puedan parecer muy ostentosos, se justificarán y demostrarán a lo largo de este capítulo. En cualquier caso, de no poder cumplirse algunos de los anteriores supuestos siempre se podría reajustar la generación para permitir un mayor consumo por parte de esta etapa.

El único medio para generar una tensión aislada de otra pasa por introducir un transformador de aislamiento. Éste, partiendo de una tensión alterna, es capaz de generar otra tensión alterna aislada de la anterior. El objetivo de este apartado es conseguir aislar dos tensiones continuas, por lo que se requeriría pasar de continua a alterna y hacer lo inverso en el lado opuesto del transformador.

Los dispositivos conversores DC/AC clásicos se les conocen como inversores (el sistema de electrónica de potencia que se quiere gobernar es un inversor para control de motores AC) aunque, teniendo en cuenta el último supuesto, sería demasiado engorroso diseñar un sistema inversor trifásico o monofásico sólo para generar esta tensión aislada. Resulta mucho más sencillo consultar en el mercado que dispositivos se utilizan para estas etapas.

Por otro lado, la forma más sencilla de convertidor AC/DC es un rectificador de puente completo seguido de un condensador para suavizar la forma de onda e incluso un diodo Zener para fijar un valor de tensión. Los rectificadores de onda completa requieren de 4 diodos para cerrar el bucle de corriente ante cualquier estado de la tensión a la salida del transformador. Sin embargo, si se tuvieran 3 bornas a la salida del transformador (una a cada extremo y una toma intermedia) y se fijase la toma intermedia a tierra, se podría asegurar el cierre del bucle de corriente con tan solo dos diodos. Este aspecto permitiría reducir la caída de tensión causadas por los diodos ya que la corriente tan solo debe pasar por un diodo en vez de dos.

Existen drivers para transformadores de aislamiento que realizan las mismas funciones que un inversor, pero sin necesidad de incluir un control y están optimizados en espacio y funcionamiento para la generación de tensión alterna. Estos dispositivos se le llaman osciladores y consiguen generar tensiones alternas de hasta 300 KHz.

Tras realizar una búsqueda de dispositivos aptos para esta etapa se ha encontrado un oscilador, el SN6501 (9) que goza de un tamaño reducido, capacidad para generar 5 V de salida y una carga máxima de 350 mA (Tabla 4 muestra las especificaciones a destacar del SN6501). Este oscilador se deberá conectar a un transformador de aislamiento que sea capaz de soportar el máximo valor de  $V * t$ . Para el SN6501 este valor viene determinado por la máxima tensión que puede fijar a la salida entre la mitad del periodo de la mínima frecuencia. Suponiendo un margen de un 10% a la salida y consultando el datasheet (9) para obtener el valor de frecuencia mínima para esta tensión, se obtiene 300 KHz. Entonces:



$$Vt_{min} \geq \frac{5 * 1.1}{2 * 300000} = 9.17 \text{ V}\mu\text{s}$$

Por lo que será requisito indispensable del transformador de aislamiento que pueda superar este valor de  $Vt$  para evitar que saturé. Por tanto, los requisitos más importantes para el transformador son:

- Superar el valor de  $V_{t_{min}}$
- Ofrecer la menor resistencia de los devanados posible y menor inductancia de pérdidas posible.
- Ofrecer más de 150 V de aislamiento para asegurar el aislamiento galvánico con la fuente de DC
- Tener una relación de transformación mayor a 1:1
- Menor capacidad parásita entre sus bornas, ya que es a través de ella por dónde se transmitirá el ruido a modo común.
- Tener como mínimo 3 pines de entrada (los dos terminales del devanado y un terminal intermedio) para que pueda ser compatible con el oscilador SN6501.

Consultando diversos datos, se encuentra una tabla de *Murata Power Solutions* que ofrece varias soluciones para transformadores aislados de este tipo de aplicaciones. Una opción interesante para estos transformadores es que el devanado que permanezca aislado tenga 3 tomas (a los extremos y en el punto medio) tal y como se comentaba anteriormente.

Tabla 4. Características del oscilador SN6501

Característica	Valor
$F_{sw}$ (típica 5 V)	410 KHz
$R_{on}$	0.6 $\Omega$
$I_{D1}$ y $I_{D2}$	350 mA

La relación del transformador debe ser superior a 1:1 para poder compensar las caídas en las resistencias parásitas, así como la caída 'Drop-out' del LDO. La relación mínima del LDO responde a la siguiente ecuación obtenida del datasheet (9):

$$n_{min} = \frac{1}{0.97} * \frac{V_f + V_{DO} + V_0}{V_{IN} - R_{DS} * I_D}$$

Suponiendo un rendimiento del transformador del 97% y siendo  $V_f$  la caída de los diodos rectificadores,  $V_{DO}$  el drop-out del LDO,  $V_0$  la tensión de salida,  $V_{IN}$  la tensión a la entrada del oscilador mínima,  $R_{DS}$  la resistencia del oscilador e  $I_D$  la corriente que circula hacia el transformador.

Sustituyendo:

$$n_{min} = 1.031 * \frac{0.2 + 0.3 + 5}{4.8 - 0.6 * 0.35} = 1.235$$

Estos datos arrojan finalmente como mejor candidato al transformador 78253/55C.

Finalmente, sólo quedaría seleccionar los diodos Schottky a colocar en la etapa del rectificador, un LDO que fije los 5 V a la salida y un diodo Zener para asegurar la estabilidad de la tensión.

La selección de los diodos Schottky pasará por seleccionar unos diodos de baja caída de tensión directa con capacidad para aguantar corriente suficiente como la que suministra el SN6501 y cuyo formato sea SMD. El diodo Zener seleccionado es de la serie LM4040 para tensión fija de 5V.

Puesto que el diodo seleccionado es capaz de manejar 200 mA de valor de pico, es necesario asegurar que ante una demanda máxima de 350 mA el sistema pueda soportarlo. Por ello, se dispondrán dos diodos en paralelo para cada rama de la etapa rectificadora.

El circuito final presentado es el mostrado en la Fig. 17.

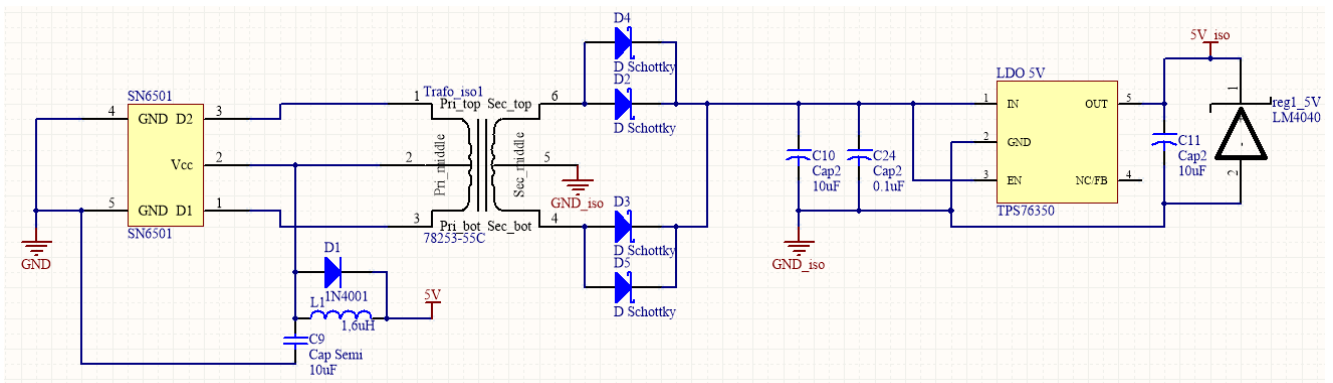


Fig. 17 Etapa de generación de tensión aislada de 5V

El LDO que genera 5 V a la salida es el TPS76350 de Texas Instruments.

El diodo  $D1$  se dispone para asegurar un camino de descarga para la bobina  $L1$  y las inductancias parásitas del transformador ante la desconexión de la tensión de 5V. La bobina  $L1$  se trata de una bobina shunt que limita la inserción de ruido en modo diferencial.

Los condensadores  $C10$  y  $C24$  se disponen para filtrar las altas frecuencias y servir como reservorios de energía de la corriente discontinua que proviene del puente rectificador.

## 2.4.2 Generación de disparos

Este apartado explicará la generación de disparos partiendo de su generación por el DSP hasta su salida hacia el driver. Las especificaciones del driver se detallarán más adelante, aunque para este apartado sólo es necesario conocer los niveles de tensión que el driver exige para reconocer el disparo.

El procedimiento de generación de disparos no entra dentro del desarrollo de esta memoria, puesto que depende del control utilizado. La base de la que se parte en este apartado es de una generación de pulsos cuadráticos a una frecuencia llamada frecuencia de conmutación ( $f_{sw}$ ) que deben ser enviados a la puerta de un transistor MOSFET para encenderlo.

Es importante considerar los casos en los que, aunque se sigan generando los disparos, estos deben ser suprimidos por motivos de seguridad, funcionamiento o ajenas al control implementado (sobrecalentamiento de los dispositivos, error de driver, etc.). Por ello las señales del control deben incluir alguna posibilidad de supresión remota, lo que se traduciría en suprimir estas señales mientras el error ocurre. Por motivos de seguridad, las señales de error deben ser de carácter activo a nivel bajo, lo que significa que se deben mantener a nivel alto para habilitar el sistema asegurándose que ante un mal funcionamiento se deshabiliten la generación de disparos.

Los errores generados deben ser reconocidos y notificados para que se pueda actuar en consecuencia, para ello el DSP debe tener acceso a los errores que se generan y poder así enviar al usuario los datos. Esto implica que si se genera un error puntual no puede ser una opción que el sistema suprima las señales de control (Disparos de los MOSFETS) únicamente durante ese breve intervalo y continúe en funcionamiento. No sólo porque sea incómodo para el usuario reconocer un breve corte del control, sino porque también hay errores generados puntualmente que requieren de una supervisión tras ser generados. Podría incluso llegar a aparecer cortes intermitentes debido a que un error se autocorriga inmediatamente de producirse el corte, pero al entrar en funcionamiento de nuevo se vuelve a producir el mismo error, entrando así en bucle e imposibilitando un uso adecuado del sistema.

Otro aspecto importante es considerar la cantidad de señales de disparo que puede generar el DSP y la cantidad de señales de control que son estrictamente necesarias para el funcionamiento del sistema. Tal y como se expuso en Capítulo 1. Introducción, al tratarse de un motor de 5 fases, se requiere de una señal para cada rama. En la Fig. 17 se muestra un esquema de conmutación del convertidor, en amarillo aparecen los valores de tensión en el punto medio de cada semipuerta para

cada fase y en rojo el sentido de la corriente habitual para esa fase en ese estado de conmutación.

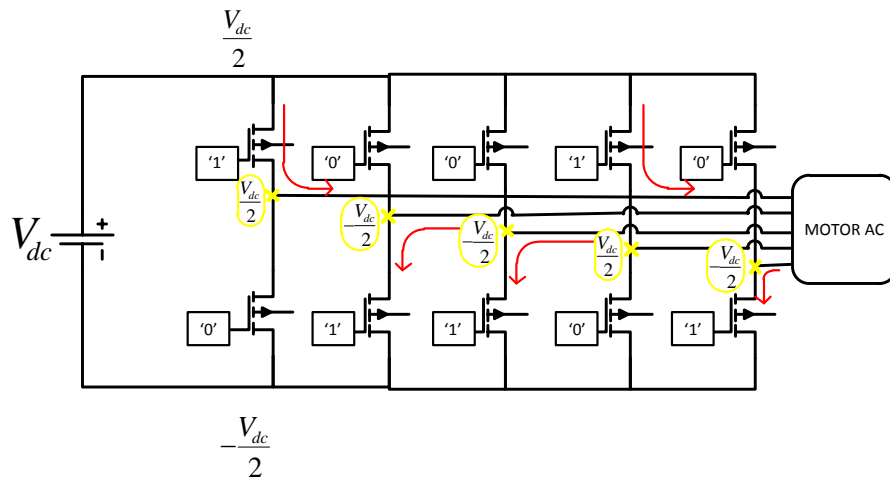


Fig. 18 Esquema de ejemplo de un estado de conmutación del convertidor

En la Fig. 18 faltaría añadir los diodos de *free-wheeling* que quedarían en antiparalelo al MOSFET, diodos que vienen incluidos en el dispositivo semiconductor mencionado en el apartado anterior.

Se observa en la misma Fig. 18, que el estado de cada devanado es bipolar habiendo sólo dos posibles estados ( $+\frac{V_{dc}}{2}$  ó  $-\frac{V_{dc}}{2}$ ) ambos representables en un solo bit (1 o 0) por lo que sólo se necesitaría un bit que represente el estado de cada fase para poder controlarlo. La generación de los disparos se realizaría únicamente para uno de los dos MOSFET (el superior o el inferior) siendo el opuesto el registro negado del disparo. Siguiendo con la Fig. 18, los 'bits' de disparos de la rama superior serían "10010", siendo el de la rama inferior "01101" que coincide con el negado del anterior.

Por ello, para reducir conexiones y ruteado innecesario se podría partir de 5 disparos generados que representen el estado de uno de los MOSFET y realizar el negado de éste para obtener el estado del MOSFET opuesto.

Tal y cómo se comentó anteriormente, es importante incluir alguna forma de supresión remota generada por cualquiera de los posibles errores que el hardware detecte. También es necesario para el desarrollo y correcto funcionamiento del sistema, tener acceso directo a esta señal de forma que pueda habilitarse desde el DSP para evitar que el sistema comience el arranque en un momento no deseado (por ejemplo, antes de iniciar la marcha del motor, pero con el sistema alimentado y operativo). En definitiva, esta señal (al igual que los errores) deshabilita la generación de disparos cuando está habilitada. Esta señal se le conoce como Output\_Enable (OE) puesto que habilita/deshabilita los disparos de salida.

Tanto esta señal como las de los errores deben ser reducidas a una sola señal que sea la que gobierne el habilitar o no la salida. La forma más sencilla de hacerlo es a través de diodos, conectando todos los cátodos a un nodo común, de forma que, si alguna de las señales tiene un valor lógico '1', éste se transmitirá al nodo. Para ello es necesario que todas las señales que lleguen a este nodo sean activas a nivel alto, por lo que habrá que asegurar el carácter de las mismas llegadas a ese punto.

Por último, una vez que se tienen todas las señales generadas, hay que utilizar algún medio para asegurar que estas señales digitales generan suficiente corriente como para alimentar la entrada de los drivers de los dispositivos de potencia.

Por tanto, para incluir todos los aspectos anteriormente mencionados se propone el sistema mostrado en la Fig. 19.

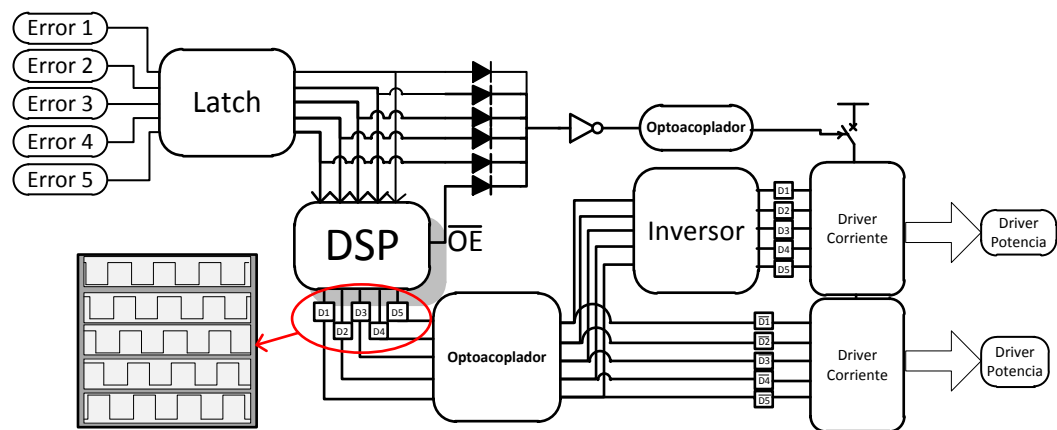


Fig. 19 Esquemático de la etapa de generación de disparos

El Biestable es un dispositivo que se encarga de almacenar los valores lógicos de sus entradas y mantenerlos hasta que se ordene. Con este dispositivo se consigue mantener un error generado puntualmente e informar al DSP del mismo.

Puesto que se debe conservar el aislamiento galvánico entre el circuito lógico y el de potencia, se debe introducir optoacopladores en todas aquellas señales que estén implicadas en ambos circuitos. Así ocurre con la señal que gobierna el corte de la generación de disparos que, una vez generada se traslada al circuito de potencia para cortar la alimentación del driver de corriente. Igualmente, si los errores son generados en el circuito de potencia sería necesario introducir optoacopladores entre la generación de éstos y la etapa lógica considerada en la Fig. 19, tal y como se muestra en la Fig. 20.

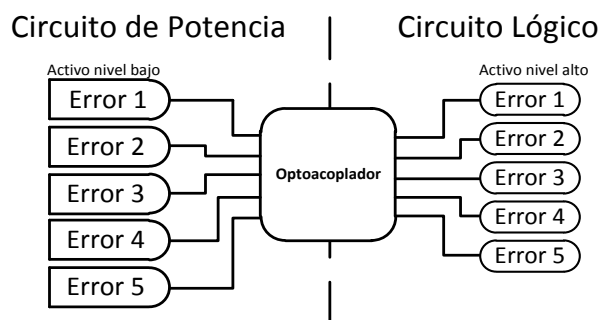


Fig. 20 Aislamiento galvánico entre errores generados en el circuito de potencia y el circuito lógico

En las figuras 19 y 20 se puede observar que las señales de disparos (D1, D2, D3, D4 y D5) y las señales de errores quedan negadas tras el paso por el optoacoplador. Esto se debe a la salida característica del optoacoplador que actúa de forma similar a un par Darlington (Fig. 21).

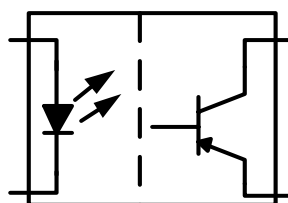


Fig. 21 Esquema básico de un optoacoplador unidireccional

Con todo esto, queda definido el análisis de la etapa de generación de disparos.

## 2.5 Medición de Corriente

El sistema de control requiere conocer el estado del sistema para poder actuar en consecuencia y por ello, es necesario introducir una etapa al sistema consistente en tomar las medidas del mismo. Los algoritmos de control de cualquier motor utilizan la información de las corrientes que circulan a través de sus fases para generar los disparos y así excitar el motor acorde al objetivo final del control.

Se recuerda que el motor de este proyecto posee 5 fases por lo que es necesario conocer el valor de las corrientes en cada una de ellas. También se comentó anteriormente que por equilibrio de corrientes se puede conocer el estado de una fase si se conocen el del resto de fases. Esto reduce el número de sensores de corriente necesarios de 5 a 4, agilizando el procesamiento del DSP puesto que no tiene que convertir a digital una de las señales.

Tal y cómo se ha ido realizando en las anteriores etapas, debe existir un aislamiento entre el circuito de potencia y el circuito lógico. Por ello, la toma de datos de las corrientes debe estar separada del convertidor analógico digital del DSP en

cualquiera de las etapas intermedias. Antes de discutir sobre el aislamiento de la señal, se mostrará las etapas típicas de conversión de señales analógico-digital.

En la Fig. 22 se muestran las diversas etapas de una etapa de conversión A/D.

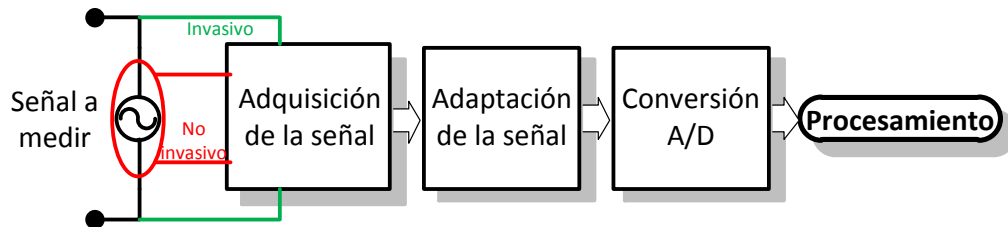


Fig. 22 Etapas de conversión de una señal y procesamiento de ésta

La primera etapa es la adquisición de la señal, ésta puede ser invasiva o no con la señal que se mide. Una etapa invasiva supone introducir algún elemento que interfiera con la propia señal, siendo aceptable si la magnitud de la señal a medir es considerablemente superior a la interferencia causada, o lo que es lo mismo, si la interferencia causada es despreciable frente a la señal a medir. Un ejemplo de elemento invasivo sería una resistencia dispuesta en serie con el circuito cuya corriente se quiere conocer puesto que, si se conoce el valor de dicha resistencia y la caída de tensión en ella, se puede obtener la corriente. Una etapa no invasiva supone ser capaz de obtener la magnitud de la señal sin afectar la misma, como por ejemplo hace un encóder óptico al registrar la velocidad angular. Es importante considerar que la mayoría de los conversores A/D convierten un valor de tensión en un registro digital, por lo que si la señal objetivo es de corriente ésta debe ser traducida a un valor de tensión que varíe linealmente con la señal objetivo.

La siguiente etapa consiste en adaptar la señal de lectura a un rango de valores medibles por el conversor A/D, además de asegurar la linealidad de ésta última. Esta etapa suele constar de un amplificador operacional, que según qué topología presente puede arrojar a la salida un intervalo diferente al de la entrada. Si el intervalo de tensión de la etapa de adquisición de señal es muy pequeño, éste puede ampliarse en esta etapa para abarcar todo el rango posible del conversor A/D, lo que significaría una mayor resolución de la señal. Además, la inserción de un amplificador operacional mejora la respuesta al ruido del sistema haciendo la señal más inmune.

La etapa de conversión A/D y el procesamiento son llevadas a cabo por el DSP que, tras la lectura, almacena el registro digital en memoria para posteriormente ser llamado y procesado desde el algoritmo de control.

## 2.5.1 Aislamiento del circuito lógico del de potencia

Puesto que tanto la conversión A/D y el procesamiento se realizan en el DSP, que forma parte del circuito lógico, se debe introducir algún elemento que garantice el aislamiento galvánico entre la señal de potencia y la señal que llega al conversor A/D.

Esta inserción podría realizarse en cualquiera de las etapas previas al conversor: adquisición de la señal o adaptación de la señal. Por ejemplo, podría realizarse una adquisición de la señal por métodos invasivos (que no aseguran el aislamiento) y realizarse una adaptación de la señal con amplificadores de instrumentación que utilizan dispositivos amplificadores que aíslan la señal de entrada de la de salida.

Este proyecto maneja un motor de 5 fases con una potencia de 5 kW, por lo que la magnitud en condiciones nominales de la corriente por cada fase es:

$$\frac{5000}{5} = V * I \rightarrow I = \frac{1000}{110 V_{fase}} = 9.1 A$$

De introducir un elemento resistivo para medida de la corriente por métodos invasivos, ésta generaría una caída de tensión y unas pérdidas por conducción que son inaceptables en un sistema que maneja unas corrientes no muy elevadas. La Tabla 5 muestra las caídas de tensión y pérdidas asociadas a diferentes valores de resistencia.

Tabla 5 Caídas de tensión y pérdidas generadas por diferentes valores de resistencia

Resistencia de medida	Caída de tensión	Pérdidas
0.1 $\Omega$	0.91 V	8.3 W
0.01 $\Omega$	0.091 V	0.83 W
0.001 $\Omega$	0.0091 V	0.083 W

De utilizar este elemento como dispositivo para la adquisición de la señal, habría que considerar que fuera capaz de disipar las pérdidas generadas y que el valor de la resistencia fuera de alta precisión. Estas resistencias usadas para transformar una medida de corriente en tensión se les conoce como resistencias de 'Current-sensing'. Como inconveniente añadido, está la idea de que esta resistencia debe estar cerca del conversor A/D para reducir lo máximo posible la inserción de ruido inducido. Éste último aspecto dificulta el adoptar esta topología puesto que la etapa de potencia queda bastante alejada de la etapa lógica. Además, los amplificadores de instrumentación son más voluminosos que los amplificadores operacionales habituales.

La otra posibilidad consistiría en introducir el dispositivo de aislamiento en la etapa de adquisición de la medida, lo que facilitaría el diseño puesto que el resto de etapas pertenecerían al lado de la etapa lógica. Un dispositivo de medida no invasivo



que garantiza un aislamiento galvánico es, por ejemplo, un sensor de efecto Hall. Este sensor traduce la medida de corriente en una señal de corriente de magnitud mucho más reducida y aislada de la primera. La principal ventaja de este sistema es que la señal de medida que se transporta desde la etapa de potencia hasta la circuitería lógica se realiza en corriente, magnitud mucho más inmune al ruido que la tensión. La única inserción extra sería una resistencia que convirtiera esta magnitud de corriente en tensión.

Por las características anteriormente mostradas, se opta por seleccionar la segunda por facilidad de implementación, inmunidad al ruido y dificultad de diseño. En la Fig. 23 se muestra la topología que se quiere implementar.

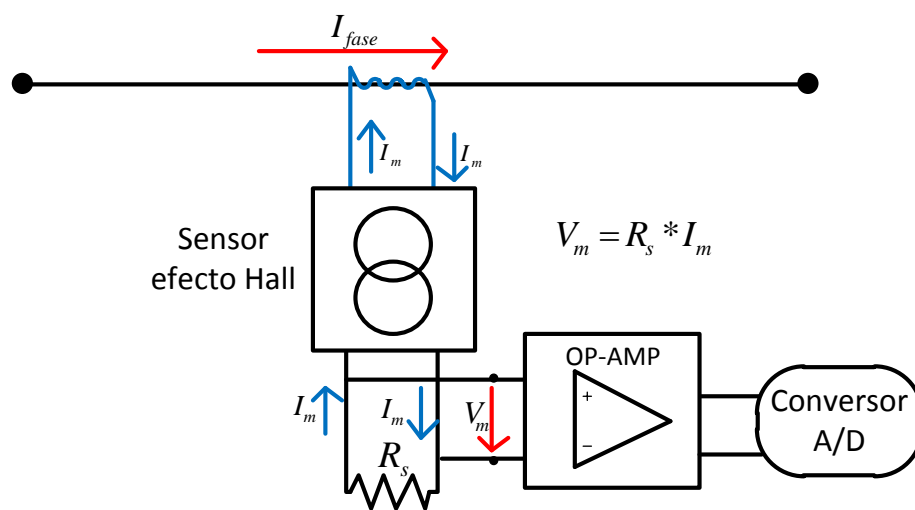


Fig. 23 Esquemático de la topología implementada para la medición de corriente

## 2.5.2 Adaptación de la señal

En esta etapa se pretende adaptar el rango de tensiones de salida de la etapa de adquisición de la señal ( $V_m$  en la Fig. 23) al rango de entrada del convertidor A/D. Este paso debe calibrarse de forma que el valor mínimo de  $V_m$  genere el valor mínimo registrable por el convertidor A/D, y que el valor máximo genere el valor máximo registrable. De esta forma, se garantiza una buena resolución de la medida y, por tanto, un control más preciso.

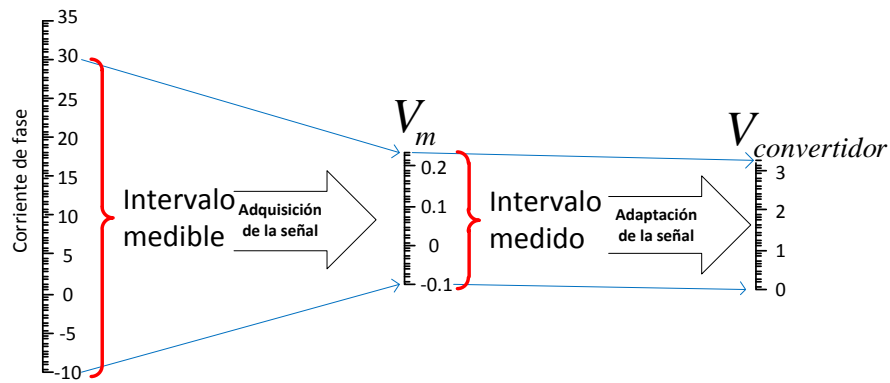


Fig. 24 Diferentes escalas de las señales para las diversas etapas

La Fig. 24 muestra un ejemplo de posible variación de escalas al recorrer las diferentes etapas. Como se observa, es fundamental conocer la salida de la etapa de adquisición de la señal en función de la magnitud que se quiera medir, pudiéndose así dimensionar la etapa de adaptación o acondicionamiento para aprovechar todo el rango del convertidor A/D.

Por tanto, el primer aspecto será conocer la etapa de adquisición de la señal y dimensionarlo (de ser posible) para adaptarlo al rango de entrada de la etapa de adaptación de la señal.

El dispositivo que realizará la función de la adquisición de la señal es un sensor de efecto Hall, que induce una corriente eléctrica aislada de la señal en un circuito cerrado hacia fuera de sus terminales. La magnitud de esta corriente eléctrica es proporcional a la magnitud de la señal objetivo a medir. Para convertir esta señal de corriente en señal de tensión, se debe introducir una resistencia entre el terminal de salida y la tierra. Puesto que la naturaleza de la señal que se quiere medir es senoidal el rango de tensiones que habrá en bornas de la resistencia será:

$$I_{m_{MIN}} * R_s < V_m < I_{m_{MAX}} * R_s$$

Siendo el valor de  $I_{m_{MIN}}$  negativo y el valor de  $I_{m_{MAX}}$  positivo y ambos iguales en módulo (Puesto que se trata de una señal senoidal). Esto se traduce en que el valor de  $V_m$  oscilará con una amplitud igual a  $I_{m_{MAX}} * R_s$  alrededor del cero.

El siguiente aspecto a incluir es que el convertidor A/D tiene un rango medible de 0 a 3 V y 3,3V de tensión máxima. Puesto que no se pueden introducir señales de valor negativo en el convertidor, hay que desplazar esta señal para que sea siempre positiva. Esto se traduce en la adición de un offset a la señal. Además, hay que imponer una ganancia a la etapa de acondicionamiento de la señal para que quede cubierto todo el espectro del convertidor.

$$V_{conv} = V_m * A + Offset$$

$$-I_{m_{MAX}} < \frac{V_m}{R_s} < I_{m_{MAX}} \rightarrow -I_{m_{MAX}} * R_s < \frac{(V_{conv} - Offset)}{A} < I_{m_{MAX}} * R_s$$

$$\rightarrow -I_{m_{MAX}} * R_s * A + Offset < V_{conv} < I_{m_{MAX}} * R_s * A + Offset$$

Puesto que se desea que el rango del convertidor sea [0~3 V]:

$$0 < V_{conv} < 3$$

$$\begin{cases} I_{m_{MAX}} * R_s * A + Offset = 3 \\ I_{m_{MAX}} * R_s * A = Offset \end{cases} \rightarrow 2 * Offset = 3 \rightarrow \mathbf{Offset = 1.5 V}$$

Escogiendo  $A > 1$  para que la etapa de acondicionamiento se trate de un amplificador, se debe buscar un valor de  $R_s$  que sea estándar y que cumpla con las ecuaciones anteriores. Puesto que no se puede tolerar el caso de que la medida quede fuera del rango medible ( $V_{conv} > 3$ ) se debe seleccionar una  $A$  y  $R_s$  que lo aseguren.

Puesto que la ganancia es positiva y se requiere añadir un offset, habrá que utilizar una topología de amplificador no inversor con offset (Fig. 25)

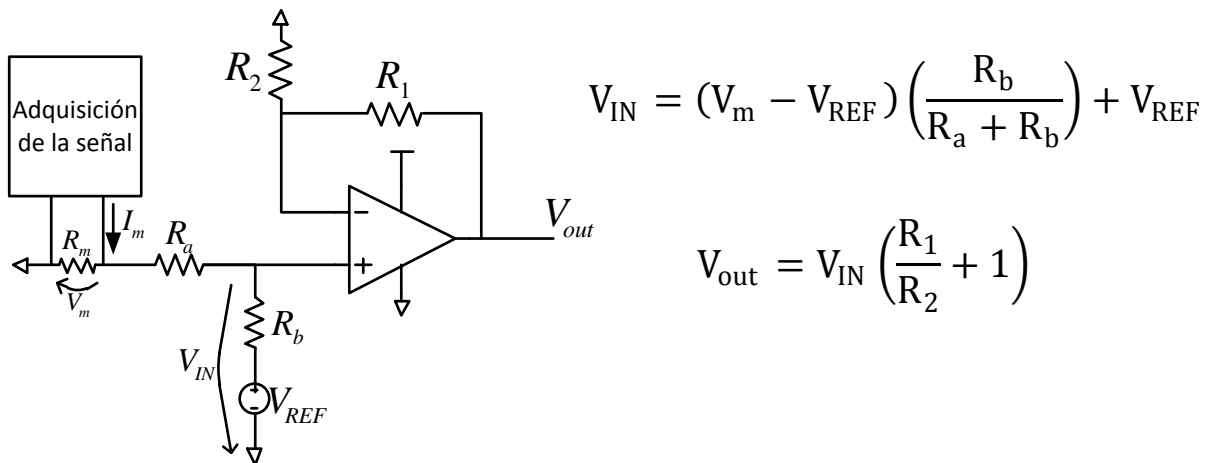


Fig. 25 Topología amplificador no inversor con offset

Dado que:

- $Offset = 1.5 V \rightarrow V_{REF} = 1.5 V$
- $V_{m_{MAX}} = I_{m_{MAX}} * R_s ; V_{m_{MIN}} = -I_{m_{MAX}} * R_s$
- $V_{IN_{MIN}} = 0 = (-I_{m_{MAX}} * R_s - 1.5) * \left( \frac{R_b}{R_a + R_b} \right) + 1.5 \rightarrow$   
 $\rightarrow \frac{R_b}{R_a + R_b} = \frac{-1.5}{-I_{m_{MAX}} * R_s - 1.5}$
- $V_{IN_{MAX}} = (I_{m_{MAX}} * R_s - 1.5) * \left( \frac{R_b}{R_a + R_b} \right) + 1.5$
- $V_{out_{MAX}} \cong 3 \cong V_{IN_{MAX}} * \left( \frac{R_1}{R_2} + 1 \right)$

Con estas ecuaciones (buscando siempre valores normalizados de resistencias) se puede determinar los valores de cada una de ellas para que esta etapa esté correctamente dimensionada.

Una alternativa para variar la amplificación de la señal consiste en incluir alguna forma de poder elegir las resistencias en el mismo circuito aumentando o disminuyendo la ganancia total. Con esto se consigue aprovechar al máximo posible el rango del convertidor y aumentar la precisión. Si se diseña esta ganancia para unos valores de corriente nominales mayores a los que el sistema usualmente suele medir, el valor de  $V_{conv}$  oscilará muy poco y la resolución del control puede verse afectada. La resistencia que tiene mayor implicación directa con la señal es  $R_m$ , por ello si se pudiera seleccionar esta resistencia se podría cambiar directamente el rango de lectura del sensor, adaptándose al que se pretenda utilizar en ese momento. En la Fig. 26 muestra esta introducción.

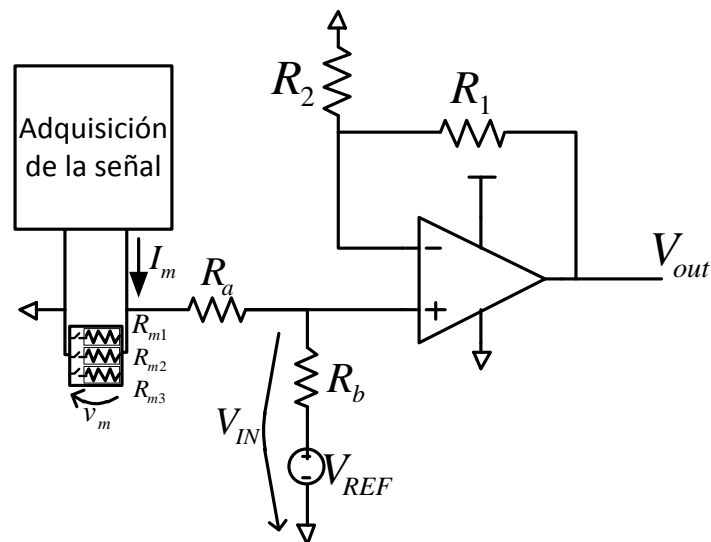


Fig. 26 Esquemático del amplificador para señales alternas con posibilidad de selección del valor de  $R_m$

Las resistencias  $R_{m1}$ ,  $R_{m2}$  y  $R_{m3}$  modificarán los valores límite de  $V$  alterando así el fondo de escala de la medida realizada. El valor de  $R_m$  efectivo vendrá determinado por las resistencias que estén conectadas, siendo posible conectarlas en paralelo para realizar más combinaciones. Interesa que una de ellas esté dimensionada para el caso de la  $I_{m_{MAX}}$  que pueda arrojar el sensor puesto que así se garantiza un correcto funcionamiento en todo el rango admisible del sensor.

Puesto que la tensión de alimentación de estos amplificadores operacionales es de 3.3 V y se está intentando alcanzar el valor máximo de salida habitual de 3 V, habrá que recurrir a amplificadores operacionales que permitan generar una tensión de salida cercana a la de alimentación. Estos amplificadores son conocidos como *rail-to-rail*, que ofrecen una salida máxima pocos mV por debajo de la de alimentación.

En total, se necesitan 4 sensores de corriente, por ello es recomendable que el integrado empleado conste de 4 amplificadores operacionales en un mismo integrado con los componentes pasivos externos para formar la topología de la Fig. 26.

Por último, se debe incluir condensadores que actúen como filtro ante el ruido de la medida. Se recuerda que uno de los principales motivos por el que se usa el sensor de efecto Hall es que, al emitir la señal en corriente, ésta es muy inmune al ruido inducido, por ello el filtrado se introducirá principalmente en la etapa de amplificación y en el traspaso desde esta etapa hasta la etapa convertora. El diseño de este filtro se incluirá más adelante.

### **2.5.3 Conversión A/D y procesamiento**

Tras la amplificación de la señal en la etapa de acondicionamiento, ésta se conecta al terminal del convertidor A/D que posee el DSP que traducirá el valor de tensión resultando en un registro digital.

El convertidor del DSP usado en este proyecto tiene 12 bits de conversión por lo que el registro del resultado de la conversión puede tomar un valor entre 0 y 4095 siendo 0 el equivalente a una tensión nula y 4095 el resultado de una lectura de 3 V o más.

El DSP es capaz de realizar lecturas de tensión hasta los 3,3 V (tensión de alimentación del DSP), pero el intervalo comprendido entre 3 y 3,3 queda saturado en el registro como 4095 por lo que no interesa que las medidas lleguen a alcanzar este valor.

Puesto que la corriente medida es una señal de alterna el valor de tensión que corresponde a una lectura nula de corriente debe corresponder con el offset diseñado en la etapa de adaptación (1.5 V). De esta forma, para corrientes negativas el valor de la tensión se mantendrá por debajo de 1.5 V, mientras que para corrientes positivas estará por encima de 1.5 V. Es misión del diseño de la etapa de adquisición y adaptación asegurar que la máxima corriente positiva posible no arroje un resultado de tensión por encima de 3 V.

El procesamiento de la medida queda fuera de este documento, aunque el procesamiento del registro deberá tener en cuenta lo comentado anteriormente. Es necesario, por tanto, calibrar el conjunto señal-registro para asegurar que ante un valor de corriente nulo el registro arroje un valor que se le atribuirá el cero en el procesado. Si durante el funcionamiento el registro queda por debajo de éste,

significaría que la corriente es negativa y su magnitud se determinará en función de lo alejado que quede el registro del registro de referencia (registro de tensión nula).

La calibración es un proceso necesario por el que, mediante una recta de regresión realizada a una nube de puntos de registro-corriente, se obtiene la correlación entre un valor de corriente real y el registro que arroja en su conversión. Con este proceso se suprimen los errores de precisión introducidos en los elementos usados y se pasa directamente a evaluar la respuesta del sistema real.

## 2.6 Medición de velocidad

El encóder es el dispositivo encargado de suministrar al DSP la información necesaria para conocer la magnitud y el sentido de la velocidad de giro del motor, introduciendo esta variable en el algoritmo de control.

Existen diversos tipos de encóder y el que se utilizará en este proyecto es el encóder de pulsos cuadrados. Las salidas generadas en esta topología son 3: QEPA, QEPB y QEPI; la primera y la segunda corresponden a las lecturas de las marcas del disco coaxial con el eje a medir, pero desfasadas 90° entre ellas; la tercera corresponde a un pulso generado cuando se realiza una vuelta completa.

Gracias al desfase que existe entre la lectura A y B se puede determinar el sentido de giro y la frecuencia de estos pulsos determinará la magnitud de la velocidad de giro. Por ejemplo, un disco con 200 marcas acoplado a un eje que gira a 1500 rev/m generaría un tren de pulsos de frecuencia:  $1500 \frac{rev}{min} * \frac{(1min)}{60 s} * \frac{200 pulsos}{1 rev} = 5000 \frac{pulsos}{s} (Hz)$

La Fig. 27 muestra un encóder y el formato de tren de pulsos considerado.

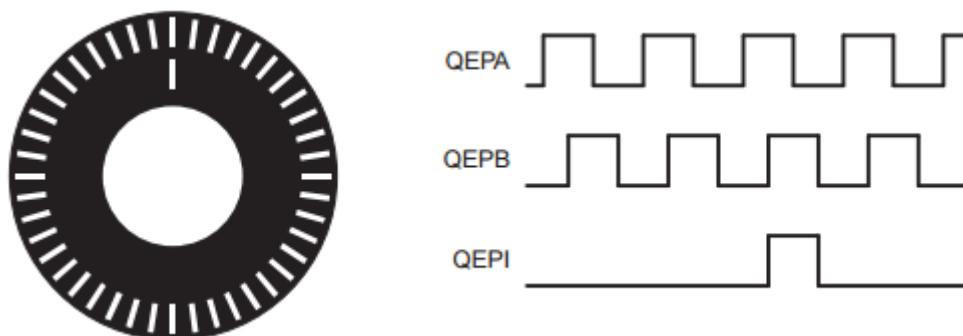


Fig. 27 Encóder óptico y salida de pulsos cuadrados

El objetivo final del encóder es conocer la dirección de giro y la magnitud, puesto que es necesario para realimentar el algoritmo de control. Por tanto, estas 3 señales deben procesarse para arrojar la información deseada. Existen integrados que realizan esta conversión midiendo la frecuencia de los pulsos y el desfase entre ellos, pero este

proyecto goza del privilegio de poseer un DSP capaz de realizar el procesamiento por su propia cuenta.

El DSP tiene unos pines dedicados a QUEPA, QUEPB y QUEPI a través de los cuales puede determinar la dirección de giro ('1' si es sentido horario y '0' si es anti-horario) y almacenarla en un registro y generar una serie de pulsos que determinen (tras un procesado) la frecuencia de pulsos. El procedimiento que el DSP lleva a cabo consiste en disponer de un registro contador al que se le va sumando o restando unidades en función de los pulsos generados y el desfase ocurridos entre ellos. La Fig. 28, muestra dicho procedimiento.

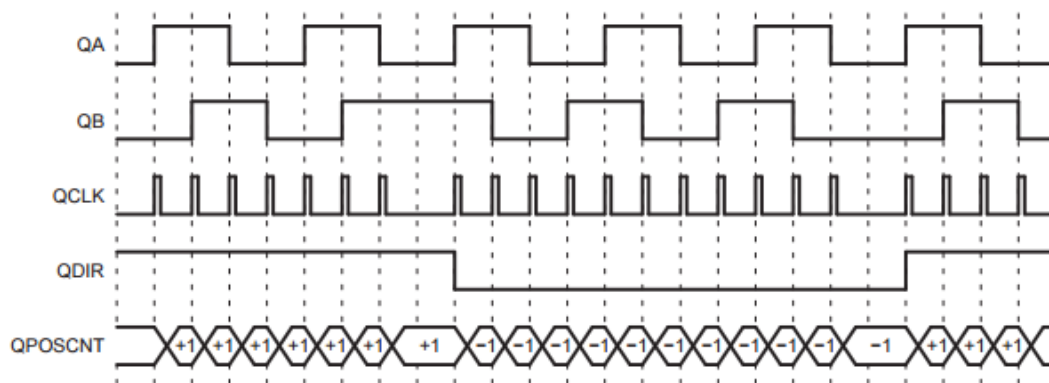


Fig. 28 Ejemplos de pulsos y registros generados

El registro QPOSCNT es el contador que contabiliza el desplazamiento rotatorio del eje. Por cada 4 pulsos de QCLK el eje ha girado una cantidad equivalente a la distancia entre marca y marca. Por ejemplo, si se tienen 360 marcas girando a 3600 rev/m en la misma dirección, el registro QCLK generará un tren de pulsos de  $360 * \frac{3600}{60} * 4 = 86.4 \text{ KHz}$  y el contador sumaría una unidad por cada pulso de QCLK.

Existen más periféricos a continuación de este último que son capaces de estimar la posición del vehículo/elemento que se esté considerando a través de estos registros y una serie de configuraciones, pero quedan fuera del alcance de este documento.

Un aspecto que hay que considerar es que el encóder se encontrará acoplado al eje del motor, por tanto, se considera que se encuentra dentro de la circuitería de potencia. Esto implica que es necesario incluir un elemento optoacoplador para poder conectar las señales del encóder hasta los puertos del DSP habilitados para ello. La Fig. 29 muestra el esquemático de la etapa del encóder.

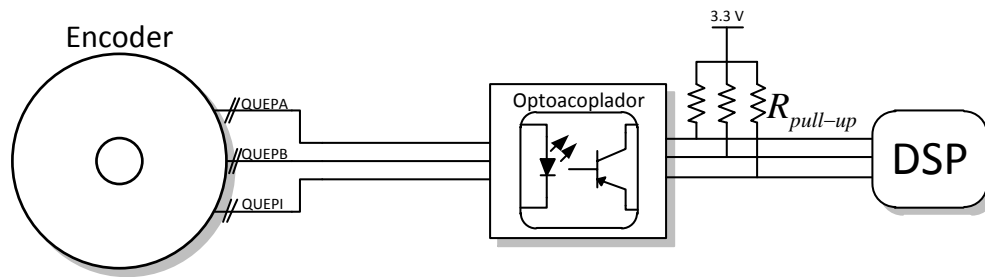


Fig. 29 Esquemático de la implementación del encóder

## 2.7 Medición de tensión

El sistema requiere conocer el estado de la tensión del dc-link, no sólo para la modulación, sino también para estimar la carga restante de las baterías.

Partiendo de las diversas etapas de la medición de una magnitud eléctrica (detallados en la etapa de medición de corriente) se va a explicar el análisis de esta etapa. Al igual que en los casos de medición anteriores, tomar una medida del circuito de potencia requiere asegurar un aislamiento entre éste y el circuito de control. Por lo que debe incluirse esta necesidad en algunas de las etapas correspondientes.

En la etapa de adquisición de la señal vuelve a hacerse nuevamente la comparativa entre sensores invasivos y no invasivos. En este caso, el primero constaría de un simple divisor resistivo puesto que la caída en las resistencias será directamente proporcional a la tensión de las baterías; mientras que el segundo, bien podría ser otro sensor de efecto Hall para tensión con la misma topología que la medición de corriente por sensores de efecto Hall.

En este sistema, la tensión de la batería debe conectarse al circuito lógico para generar las tensiones de alimentación de los circuitos (la generación se realiza de forma aislada, ya se explica más adelante), por lo que la adquisición de la señal podría realizarse en bornas del circuito lógico sin necesidad de tender un cable hasta la etapa de potencia. Esto plantea la posibilidad de utilizar el divisor resistivo como elemento de adquisición, puesto que los sensores de efecto Hall para tensión son demasiado voluminosos como para soldarlos en una PCB dentro de un circuito lógico (con el objetivo de ser compacto). De querer implementar el sensor de efecto Hall, habría que tender un cable desde la etapa de conversión hasta la ubicación del sensor en la etapa de potencia, por lo que, puesto que se pretende ser compacto y la tensión de la batería ya alcanza el circuito lógico, lo más coherente es utilizar el divisor resistivo como elemento de adquisición. El esquema del divisor resistivo en esta etapa de medición de tensión se muestra en la Fig. 30.



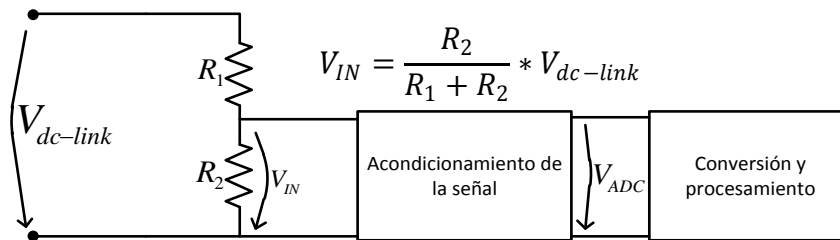


Fig. 30 Esquema de conexión del divisor resistivo para la medición de tensión

Es importante recalcar en este análisis que la suma de las dos resistencias debe ser muy grande para asegurar que no se producen unas pérdidas notables por los elementos resistivos del divisor. Puesto que los niveles lógicos de la señal  $V_{ADC}$  no pueden superar los 3 V (por el rango del convertidor ADC), el rango de  $V_{IN}$  rondará estos límites y por ello  $R_2 \ll R_1$  ( $V_{dc-link} \cong 146$  V). El diseño de este divisor resistivo puede realizarse aproximando  $R_1 + R_2 \cong R_1$  y asignando a esta resistencia el valor que asegure que no existe una pérdida elevada en estos elementos. Seguidamente, se diseña  $R_2$  cumpliendo con la ecuación de la división resistiva para asegurar que los valores nominales de tensión del dc-link entre dentro del rango de la etapa de acondicionamiento.

Puesto que la señal sigue dentro de lo que se considera la etapa de potencia, ésta aún debe ser aislada del circuito lógico y cómo esta función no tiene cabida en la etapa de conversión y procesamiento, sólo queda añadirla en la etapa de acondicionamiento.

Los únicos elementos que pueden realizar un aislamiento de una señal de medida son los amplificadores de aislamiento. Estos son capaces de generar una tensión diferencial de salida proporcional a una tensión diferencial en la entrada conservando el aislamiento galvánico entre ambas. Las resistencias  $R_1$  y  $R_2$  deben diseñarse acorde a los valores límite de la entrada del mismo que garanticen la estabilidad y ganancia a la salida.

Este amplificador toma el valor diferencial de la medida en la entrada, lo transforma y lo emula amplificado por una ganancia fija en la salida de forma que se garantice el aislamiento. La estabilidad de esta ganancia en el rango de tensiones considerado es fundamental para el correcto funcionamiento del amplificador, por ello es importante satisfacer las especificaciones del rango de tensiones a la entrada del sistema.

El último aspecto, es la adaptación de la señal medida al rango del convertidor habitual. Para ello se utilizará un amplificador de instrumentación cuya amplificación de la entrada dependerá del valor de una resistencia que se sitúa de forma externa, permitiendo cambiar el fondo de escala al igual que se planteó en la medición de corriente.

En ese sistema se ha utilizado el amplificador de instrumentación principalmente por dos razones:

- Al ser una medida invasiva y en tensión es más susceptible de reflejar ruido o interferencias a la salida por lo que la inserción de este dispositivo asegura un filtrado de estas señales no deseadas.
- Esta topología requiere de mayor espacio en una PCB para cada etapa que el sistema utilizado en la etapa de medición de la corriente, pero al requerirse una sola medida de tensión, es planteable implementarlo en este circuito de medición puesto que ofrece mejores prestaciones.

Durante toda esta etapa es necesario insertar condensadores de filtrado por todo el recorrido de las señales de medida para asegurar que las señales de ruido inducido no son un problema.

Finalmente, el esquemático de la etapa de medición de tensión sería el mostrado en la Fig. 31.

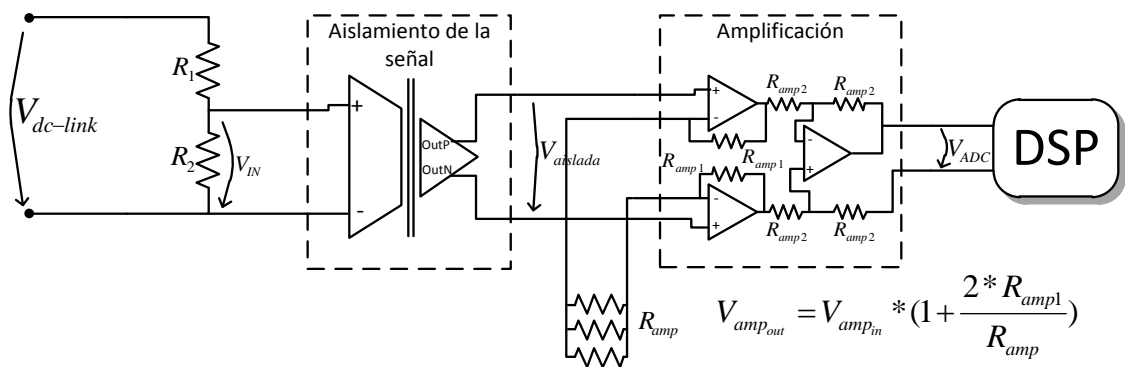


Fig. 31 Esquemático del circuito de medición de tensión

Las resistencias  $R_{amp1}$  y  $R_{amp2}$  son valores ya fijados por el fabricante del integrado. El único parámetro variable es la resistencia  $R_{amp}$  que marcará la ganancia entre las señales  $V_{aislada}$  y  $V_{ADC}$  y por ello interesa que pueda modificarse cuando el circuito ya esté montado. El rango de valores de  $R_{amp}$  debe ser del mismo orden que  $R_{amp1}$  para que la ganancia no sea demasiado elevada.

## 2.8 Procesador digital de señales

El procesador digital de señales (DSP son sus siglas en inglés) es el encargado de procesar toda la información del sistema y generar las señales oportunas para controlarlo. Por ello, es un factor clave en el sistema y se debe asegurar que la selección del mismo se hace para cumplir con todas las especificaciones que se requieren en el sistema.

### **2.8.1 ¿Por qué el TMS320F28335?**

Se selecciona este modelo del DSP por numerosas razones:

- Dentro de un diseño compacto y simple de programar, se incluyen todos los periféricos que son necesarios para realizar el control de este sistema. Dispone de 18 canales de PWM, 2 encóder de cuadratura, 16 timers, 16 canales ADC de 12 bits, comunicaciones por SPI, I2C, UART y CAN y 88 pines GPIO.
- Este dispositivo se puede adquirir en formato modular DIMM100 (conocido como 'CONTROL CARD', Fig. 4 del Capítulo 1) por lo que su implementación puede diseñarse utilizando este mismo zócalo y asegurando que todas sus funcionalidades están correctamente implementadas.
- El grupo de investigación a cargo del proyecto ha tenido experiencias previas de programación con este DSP obteniendo buenos resultados. Por lo que no será necesario hacer una compleja búsqueda de referencias para la programación del mismo.
- La frecuencia del reloj del dispositivo es de 150 MHz, haciéndolo buen candidato para implementar topologías de control que requieran un cálculo computacional estándar. Además de una respuesta rápida ante errores generados por motivos de seguridad.
- Flash programable y emulador de JTAG integrado en la CONTROL CARD, lo que permite reprogramar el dispositivo ya montado sobre el sistema.

Existen numerosos DSPs tanto de la misma serie (C2000) como de series más modernas que cumplen satisfactoriamente con los requisitos exigibles en cuanto a prestaciones para este proyecto. Pero en un proyecto de esta envergadura es importante conocer previamente el sistema que se está utilizando y por ello se ha decantado por la elección de este dispositivo sobre cualquier otro.

### **2.8.2 Conexionado con el sistema**

Cómo se ha dicho anteriormente, el DSP se adquiere integrado en una placa CONTROL CARD con formato DIMM100 de conexionado, por lo que la integración al sistema se realiza a través de este mismo formato. La Fig. 32 muestra una imagen del zócalo DIMM100.



Fig. 32 Fotografía del zócalo DIMM100; (arriba) pines de conexionado de la parte inferior;(abajo) vista superior del zócalo

Para realizar las conexiones del DSP es necesario asignar los pines del DSP al resto de señales del sistema que se requieran procesar. Esta asignación no se puede realizar de forma aleatoria, puesto que todos los pines no cumplen las mismas funcionalidades. Es necesario asegurarse de que la señal en cuestión se conecta a un pin cuya funcionalidad sea la correspondiente con la que esta señal necesita para ser procesada, por ejemplo, una señal analógica que se quiera leer debe estar conectada en los pines que dispongan la capacidad de ser convertidores ADC.

En la Fig. 33 se muestra una tabla del 'pin-out' con comentarios de la CONTROL CARD (10).

**F28335 controlCARD [R1.0] DIMM100 pin-out**

V33D-ISO	1	51	V33D-ISO
ISO-RX-RS232	2	52	ISO-TX-RS232
	3	53	
	4	54	
	5	55	
GND-ISO	6	56	GND-ISO
ADCIN-B0	7	57	ADCIN-A0
GND	8	58	GND
ADCIN-B1	9	59	ADCIN-A1
GND	10	60	GND
ADCIN-B2	11	61	ADCIN-A2
GND	12	62	GND
ADCIN-B3	13	63	ADCIN-A3
GND	14	64	GND
ADCIN-B4	15	65	ADCIN-A4
	16	66	
ADCIN-B5	17	67	ADCIN-A5
GPIO-58 / MCLKR-A / XD21 (EMIF)	18	68	GPIO-59 / MFSR-A / XD20 (EMIF)
ADCIN-B6	19	69	ADCIN-A6
GPIO-60 / MCLKR-B / XD19 (EMIF)	20	70	GPIO-61 / MFSR-B / XD18 (EMIF)
ADCIN-B7	21	71	ADCIN-A7
GPIO-62 / SCIRX-C / XD17 (EMIF)	22	72	GPIO-63 / SCITX-C / XD16 (EMIF)
GPIO-00 / EPWM-1A	23	73	GPIO-01 / EPWM-1B / MFSR-B
GPIO-02 / EPWM-2A	24	74	GPIO-03 / EPWM-2B / MCLKR-B
GPIO-04 / EPWM-3A	25	75	GPIO-05 / EPWM-3B / MFSR-A / ECAP-1
GPIO-06 / EPWM-4A / SYNC1 / SYNC0	26	76	GPIO-07 / EPWM-4B / MCLKR-A / ECAP-2
GND	27	77	#5V IN
GPIO-08 / EPWM-5A / CANTX-B / ADCSOC-A	28	78	GPIO-09 / EPWM-5B / SCITX-B / ECAP-3
GPIO-10 / EPWM-6A / CANRX-B / ADCSOC-B	29	79	GPIO-11 / EPWM-6B / SCIRX-B / ECAP-4
GPIO-48 / ECAP5 / XD31 (EMIF)	30	80	GPIO-49 / ECAP6 / XD30 (EMIF)
GPIO-84	31	81	GPIO-85
GPIO-86	32	82	#5V IN
GPIO-12 / TZ-1 / CANTX-B / MDX-B	33	83	GPIO-13 / TZ-2 / CANRX-B / MDR-B
GPIO-15 / TZ-4 / SCIRX-B / MFSX-B	34	84	GPIO-14 / TZ-3 / SCITX-B / MCLKX-B
GPIO-24 / ECAP-1 / EQEPA-2 / MDX-B	35	85	GPIO-25 / ECAP-2 / EQEPB-2 / MDR-B
GPIO-26 / ECAP-3 / EQEPI-2 / MCLKX-B	36	86	GPIO-27 / ECAP-4 / EQEPS-2 / MFSX-B
GND	37	87	#5V IN
GPIO-16 / SPISIMO-A / CANTX-B / TZ-5	38	88	GPIO-17 / SPISOMI-A / CANRX-B / TZ-6
GPIO-18 / SPICLK-A / SCITX-B	39	89	GPIO-19 / SPISTE-A / SCIRX-B
GPIO-20 / EQEPA-1 / MDX-A / CANTX-B	40	90	GPIO-21 / EQEPB-1 / MDR-A / CANRX-B
GPIO-22 / EQEPS-1 / MCLKX-A / SCITX-B	41	91	GPIO-23 / EQEPI-1 / MFSX-A / SCIRX-B
GPIO-87	42	92	#5V IN
GPIO-28 / SCIRX-A / Resv / TZ5	43	93	GPIO-29 / SCITX-A / Resv / TZ6
GPIO-30 / CANRX-A	44	94	GPIO-31 / CANTX-A
GPIO-32 / I2CSDA / SYNC1 / ADCSOCA	45	95	GPIO-33 / I2CSCL / SYNC0 / ADCSOCB
GPIO-34 / ECAP1 / XREADY (EMIF)	46	96	#5V IN
GND	47	97	TDI
TCK	48	98	TDO
TMS	49	99	TRSTn
EMU1	50	100	EMU0

Texas Instruments – C2000

Fig. 33F Pin-out de la CONTROL CARD del TSM320F28335

Tal y como se muestra en la Fig. 33, las señales analógicas deben conectarse a los puertos configurables como entradas ADC ('ADCIN-XX') y las señales de los disparos se generan en los pines EPWM-XX. Las señales de comunicación (Bus CAN, SPI, I2c...) deben conectarse a los pines que encabecen el nombre del formato de comunicaciones que se utilice (SPIXX-X, I2CXXX...), garantizando también que las funcionalidades de las señales dentro del estándar de las comunicaciones usadas también están conectadas (estándar SPI: SPISIMO, SPICLK, SPISOMI...).

Puesto que hay más moduladores de PWM que señales de disparo necesarias y más convertidores ADC que señales analógicas que requieren ser medidas, la asignación de las conexiones se debe hacer de forma que favorezca el rutado de las señales. La inserción de vías siempre introduce una resistencia parásita no deseada, por lo que mientras más cortos sean los caminos y menos vías haya, mejor será el resultado.

Las conexiones entre el DSP y el resto de componentes del sistema deben realizarse a través del zócalo DIMM100 que deberá soldarse a una placa en la que irán soldados el resto de periféricos del sistema.

### **2.8.3 Periféricos y conexiones externas al DSP**

Se pretende que el código que programa el DSP se quede almacenado en la memoria interna del mismo para que se ejecute automáticamente cada vez que se encienda el sistema. Se podría contemplar la posibilidad de que el programa no se pueda cargar correctamente en la memoria interna, pero se debe asegurar que una vez montado el sistema en el vehículo no va a ser necesario programarlo cada vez que se quiera arrancar. Una solución pasa por incluir una tarjeta SD que, conectada a la CONTROL CARD, permitiera cargar el código almacenado dentro. Esta configuración, permitiría realizar debug de códigos con bastante agilidad puesto que el código a probar podría cargarse en una tarjeta SD e introducirse en el slot del sistema, proceso mucho más rápido de realizar que la de reprogramar el DSP al completo.

Si llegado el caso de que el código se cargara correctamente en la memoria interna del DSP y no se pretendería modificarlo, la tarjeta SD siempre podría utilizarse como almacenador de variables del sistema (niveles de batería, corrientes, aceleraciones, etc.) que permitieran en un futuro acceder a esta información para chequear el estado del sistema. Todo ello sin afectar al funcionamiento base del mismo.

Las comunicaciones entre la tarjeta SD y el DSP (11) pueden realizarse en modo de 1-bit, 4-bit y SPI. El protocolo SPI es el más apto para implementar en el DSP por lo que eso se deberá tener en cuenta a la hora de rutar el zócalo de la tarjeta SD. Aunque una ventaja de este protocolo es que no se requiere de un periférico concreto del DSP para enviar información por este protocolo y es posible realizarse con pines GPIO.

Otro aspecto interesante que ofrece el DSP es que ofrece unos pines de comunicaciones para el protocolo RS232 que están aislados galvánicamente de fábrica en la CONTROL CARD. Esto se observa en la Fig. 32 en los pines 2 y 52 con las funcionalidades de ISO-RX-RS232 y ISO-TX-RS232 respectivamente. Puesto que las comunicaciones pertenecen a la circuitería lógica, no sería necesario introducir un aislamiento galvánico, aunque si el sistema con el que se comunica a través de este protocolo está muy alejado físicamente, interesa que no se compartan las tierras para evitar derivaciones.

Por último, puede interesar hacer un debug del DSP estando éste conectado al resto del sistema para evaluar el funcionamiento del mismo. Ello implica que el ordenador que realice el debug debe estar conectado y comunicando con el DSP en estado de debug y ello sólo es posible si se utiliza una interfaz que comunique ambos

dispositivos mediante un emulador de JTAG, por lo que será necesario incluir los pines pertinentes para conectar el emulador al DSP.

En la Fig. 34 se muestran las conexiones del DSP con el resto del sistema de forma esquemática, así como el número de vías que comparte con cada una de ellas. Aunque aún no se hayan detallado algunos aspectos como para conocer el número de vías necesarias para cada periférico del sistema, éstas se conocen por los protocolos de comunicación que se utilizaran en cada uno de ellos.

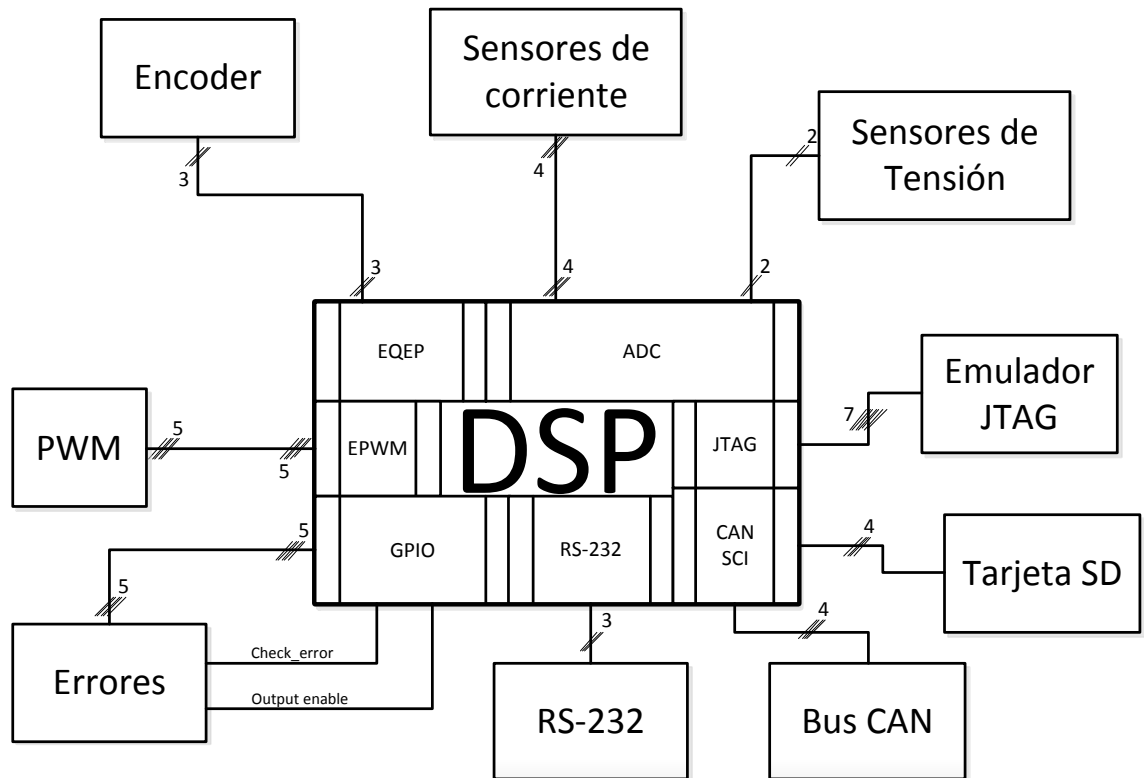


Fig. 34 Esquemático de conexiones del DSP con el sistema completo

## 2.9 Circuito de Alimentación

Tal y cómo se muestra en la Fig. 10, la alimentación del sistema se realizará a través de módulos DC/DC integrados en un solo encapsulado.

Estos módulos generarán  $\pm 15$  y 5 V a partir de la tensión de las baterías manteniendo un aislamiento entre esta tensión generada a la salida y la tensión a la entrada del módulo. Con estas tensiones se pretende alimentar toda la circuitería desarrollada en este trabajo. La generación de los 3,3 V realizará a partir de un LDO alimentado por los 5 V anteriores.

Tanto a la salida de la generación de los 5 y  $\pm 15$  V, como de los 3,3 V se dispondrán de condensadores de alta capacidad a modo de filtro ante picos de

corriente demandada. La capacidad de los mismos está limitada por el fabricante en el datasheet de los dispositivos DCDC utilizados.

Los dispositivos DC/DC utilizados son el 'TEN 40-7223WIR' y el 'RDC20110' para la generación de  $\pm 15$  y 5 V respectivamente. Es recomendable utilizar bobinas de filtrado a la salida de estas etapas generadoras para evitar que cambios repentinos en la carga puedan dañar los dispositivos DC/DC, por ello se dispondrán bobinas de alimentación conectadas entre estas salidas y el condensador de filtrado.

Los condensadores más convenientes para altas capacidades son los electrolíticos. Esta topología presenta la mejor relación Volumen/Capacidad, pero tienen una resistencia parásita elevada. Esta característica trae como consecuencia que la atenuación del condensador antes elevadas frecuencias sea mucho menor de la teórica para esa capacidad. Para solucionar este inconveniente, se disponen en paralelo condensadores cerámicos de menor capacidad que presentan una resistencia parásita menor.

En definitiva, esta disposición de los condensadores asegura un filtrado del ruido inducido en la salida, ya sea éste proveniente de la propia carga del DC/DC (circuitaría diseñada) o generada por el mismo DC/DC.





# Capítulo 3: Diseño

---

En este capítulo se muestran los valores de los componentes seleccionados según los esquemáticos mostrados en el anterior capítulo. Se utilizan las ecuaciones mostradas en el capítulo de Análisis para dar valor a los componentes implicados. Las decisiones referentes a aspectos constructivos, de rutado de pistas, así como referentes al montaje final se exponen también en este capítulo. Los diversos apartados del capítulo están separados según las distintas placas que componen este trabajo.

## 3. Diseño

En este apartado se mostrarán las decisiones tomadas y el resultado final del diseño.

### 3.1 Conector DIMM100

Es el formato de conexionado que emplea el DSP TMS320F28335, se decidió utilizar el mismo formato para todo el conjunto modular de placas.

Para llevar a cabo esto, habría que diseñar todas las placas que fueran a ser insertadas de la misma forma que el DSP para que sea coherente con el formato del DIMM100.

Los pines deben estar dispuestos de una forma concreta y se debe realizar un mecanizado en la placa para que ésta pueda insertarse en el socket DIMM100. Las especificaciones tanto del zócalo como de la forma que debe tener la placa se obtienen de la fuente (12).

Por tanto, habrá una placa llamada “placa madre” que dispondrá de todos los zócalos para conectar los módulos. Además, rutará las conexiones entre las placas y el mismo DSP atendiendo a los pines que se van a utilizar en el DSP

### 3.2 Placa corriente y encóder

Por espacio, se decidió incorporar estas dos funcionalidades en la misma placa.

El circuito que requiere la etapa de adaptación de corriente requiere únicamente de un transconductor de corriente (LA 55-P) externo a esta placa. Este dispositivo se alimenta con tensiones de  $\pm 15$  V, emitiendo en un tercer pin una cantidad de corriente directamente proporcional a la corriente que atraviesa este transconductor. Puesto que se trata de un sensor de efecto Hall, tan sólo es necesario hacer que el cable atraviese el interior del sensor sin producir ningún efecto invasivo. Además, el sensor de efecto Hall asegura un aislamiento galvánico entre la parte de potencia y la de control.

Por tanto, una de las salidas de esta placa será una tira de pines que llevarán los  $\pm 15$  V a cada uno de los sensores y un pin más por el que retornará la corriente medida por el sensor. Para convertir la medida de corriente en tensión y poder utilizar un

amplificador operacional para adaptar la medida se utiliza una resistencia que conecta este pin con la tierra de la placa.

La corriente generada por el transconductor sigue una fórmula proporcional respecto a la corriente que atraviesa el sensor según la ratio dado por el fabricante ( $K_T = 1:1000$ ). De esta forma, para una corriente de 30 A, la corriente generada sería de 30 mA. La máxima corriente que este sensor puede medir son 70 A.

La tensión provista a la salida será la multiplicación de la corriente saliente del sensor por el valor de la resistencia que esté dispuesta a la salida. Puesto que puede interesar modificar la escala del sensor, sería conveniente tener la posibilidad de elegir el valor de esta resistencia entre una serie de valores. Por ello, se utiliza un 'Switch' de 3 interruptores que conectan 3 resistencias de distinto valor a la salida del sensor, siendo este punto dónde debe tomarse la medida de tensión.

Los valores de las resistencias elegidas son 350, 100 y 680  $\Omega$  pudiéndose llegar a conectarse en paralelo si se desea.

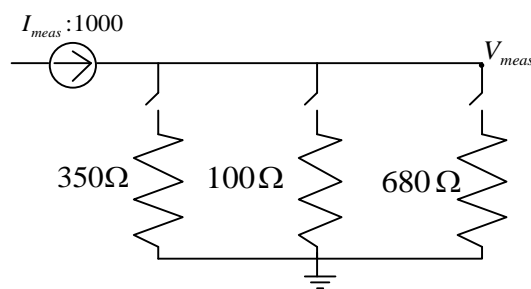


Fig. 35 Esquemático de las resistencias y del sensor de efecto Hall de corriente

Así, por ejemplo, para un valor de 5 A, la corriente generada sería de 5 mA. Conectando únicamente la resistencia de 680  $\Omega$ ,  $V_{meas}$  equivaldría a 3.4 V mientras que, si se selecciona la resistencia de 350  $\Omega$ ,  $V_{meas}$  equivaldría a 1.75 V.

### 3.2.1 Conectores de la placa

Para conectar los sensores con la placa de corriente se utilizará un terminal de 10 pines. Seis de ellos se utilizarán para conectarse a los sensores ( $V_{cc+}$ , Medida y  $V_{cc-}$ ) y dos de ellos llevarán la tierra por si fuera necesario para algún otro dispositivo.

El conector del encóder sólo requiere registrar 3 señales. Para garantizar el aislamiento galvánico, se ha decido incorporar un optoacoplador entre este conector y la señales que se enviarán al DSP. Puesto que el optoacoplador actúa como un diodo que dispara un transistor en colector abierto, se dejan como entradas del conector del encóder tanto el ánodo como el cátodo del mismo diodo. Para controlar la corriente máxima que circula por este diodo (15 mA según el fabricante) y suponiendo que las

señales del encóder se generan a 5V, se dispone en serie con el diodo unas resistencias de 470  $\Omega$ . Gracias a disponer tanto la conexión al ánodo como al cátodo del diodo, puede conectarse el encóder para que la lógica de la señal no se invierta al pasar por el optoacoplador.

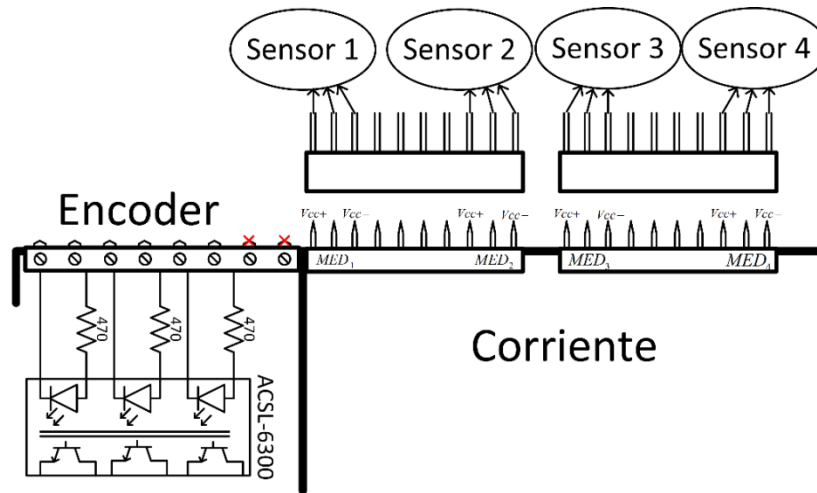


Fig. 36 Esquema de conexionado de la placa de corriente y encóder

La placa en la que irán conectados los sensores se comentará más adelante.

En la etapa del encóder, sólo faltaría incluir unas resistencias de pull-up a cada colector del optoacoplador y conectar éstos a los pads que se conectarán a los GPIO del DSP habilitados para el encóder. El conector utilizado para el encóder consiste en un terminal macho (con zócalos atornillables para los cables) en el que se le acoplarían los 6 cables del encóder (3 señales y sus respectivas tierras de retorno), y el terminal complementario hembra que iría soldado a la placa.

### 3.2.2 Adaptación medida de corriente

Una vez que se tiene una medida de tensión proporcional a la corriente medida por el sensor de efecto Hall sólo falta realizar la adaptación de esta medida. Cabe recordar que la corriente que se genera por el pin *MEDX* de los sensores es proporcional (1:1000) a la corriente que realmente atraviesa el sensor, por lo que puede darse el caso de que, si la corriente tiene el sentido contrario al considerado positivo por el sensor, esto generaría una tensión negativa en  $V_{meas}$ .

Considerando que las corrientes a medir suelen seguir una forma senoidal es necesario adaptar esta señal que oscila entre valores positivos y negativos a un rango de tensiones que el DSP sea capaz de medir. Por las características del TMS320F28335, el ADC funciona dentro del rango de 0 -> 3 V.

El sistema que mejor conviene para las especificaciones que se mencionan es un amplificador no inversor con offset añadido a la señal de entrada (ver apartado 2.5.2) mostrado en la Fig. 25, cuyas ecuaciones son:

$$\begin{cases} V_{IN} = (V_{meas} - V_{REF}) \left( \frac{R_b}{R_a + R_b} \right) + V_{REF} \\ V_{out} = V_{IN} \left( \frac{R_1}{R_2} + 1 \right) \end{cases}$$

Siendo  $V_{REF}$  el valor del offset calculado en el apartado 2.5.2;  $V_{meas}$  el valor de la tensión medida en la resistencia en serie con el sensor;  $R_a$  y  $R_b$  los valores de las resistencias que regulan la tensión vista por el amplificador; y  $R_1$  y  $R_2$  los valores de las resistencias que regulan la tensión de salida.

Cabe notar que los valores de  $R_a$  y  $R_b$  tienen que ser muchos más altos que los valores de la resistencia del sensor para evitar que una parte notable de la corriente del sensor se desvíe por estas resistencias.

Las ecuaciones de diseño ya se plantearon en la sección 2.5.2:

$$\begin{cases} V_{IN_{min}} = \frac{R_b}{R_a + R_b} = \frac{-1.5}{-I_{m_{MAX}} * R_s - 1.5} \\ V_{IN_{MAX}} = (I_{m_{MAX}} * R_s - 1.5) * \left( \frac{R_b}{R_a + R_b} \right) + 1.5 \\ \cdot V_{out_{MAX}} \cong 3 \cong V_{IN_{MAX}} * \left( \frac{R_1}{R_2} + 1 \right) \end{cases}$$

Para aprovechar al máximo el espectro, se pretende forzar que la salida del sistema ocupe el máximo posible rango de 0 a 3 V.

Según el fabricante del sensor, éste puede medir un máximo de 50 A en magnitud. Este valor generaría una corriente de  $\pm 50$  mA que, utilizando la resistencia de  $100 \Omega$  como referencia, reflejaría un valor de  $\pm 5$  V en  $V_{meas}$ . Para aprovechar al máximo posible el espectro, los valores de  $R_a$  y  $R_b$  deben ser tales que generen un valor de 0V para  $V_{IN}$  cuando la corriente alcance el valor negativo máximo (-50 mA). Por tanto:

$$\begin{aligned} \frac{R_b}{R_a + R_b} &= - \frac{-1.5}{-0.05 * 100 - 1.5} = \frac{1.5}{6.5} \\ R_a = 20 \text{ k}\Omega &\rightarrow 5R_b = 20 * 1.5 \rightarrow R_b = 6 \text{ k}\Omega \end{aligned}$$

Para poder resolver el sistema se requiere seleccionar el valor de una de las resistencias. Por ello, se supone un valor lo suficientemente grande para evitar fugas de corriente ( $R_a = 20 \text{ k}\Omega$ ), arrojando un valor de  $R_b$  igual a  $6 \text{ k}\Omega$ .

A continuación, la selección de  $R_1$  y  $R_2$  se realiza para garantizar que se aprovecha el máximo el espectro para para el lado positivo de la corriente. Los valores de estas resistencias se traducirán en una ganancia sobre el valor de tensión en  $V_{meas}$ , puesto que ya está fijado los valores de las resistencias  $R_a$  y  $R_b$ , se puede conocer el valor máximo de  $V_{meas}$  máximo.

$$V_{IN_{max}} = (0.05 * 100 - 1.5) * \frac{6}{26} + 1.5 \rightarrow V_{IN_{max}} = 2.308 V$$

$$R_2 = 4 k\Omega \rightarrow R_1 = 1.2 k\Omega$$

De esta forma, se conoce los valores de las resistencias a utilizar en esta etapa.

Para la generación de la tensión de referencia (1.5 V), se utilizará un LDO de generación fija. Este LDO se alimentará con 3.3 V y dispondrá a la salida una tensión de 1.5 V que alimentará la etapa de adaptación de la señal.

### 3.2.3 Amplificador operacional

Como ya se comentó en el Capítulo 2, el integrado utilizado para la adaptación de la señal debe ser un amplificador operacional 'rail-to-rail'. Puesto que son 4 las etapas de medidas que se necesitan, conviene utilizar un integrado que disponga de los 4 amplificadores.

El integrado OPA4340 cumple sobradamente con estas indicaciones. Dispone de 4 amplificadores operacionales 'rail-to-rail' independientes en un mismo encapsulado SOIC. Puede alimentarse a 3,3 V e incluso soportar niveles de tensión 0.5 V superiores a su tensión de alimentación.

Como recomendación del fabricante, se debe disponer un condensador de 330 pF en paralelo a la resistencia de realimentación. A modo de filtro, se ha dispuesto un condensador de 10 nF a tierra en cada punto  $V_{meas}$  y un condensador de 100 nF conectado a tierra en cada una de las referencias de tensión. Ambos se utilizan como filtro de alta frecuencia que evita que el ruido pueda amplificarse y mostrarse a la salida.

En la Fig. 37 se muestra el esquemático de la etapa de adaptación de las 4 medidas utilizando el OPA4340.

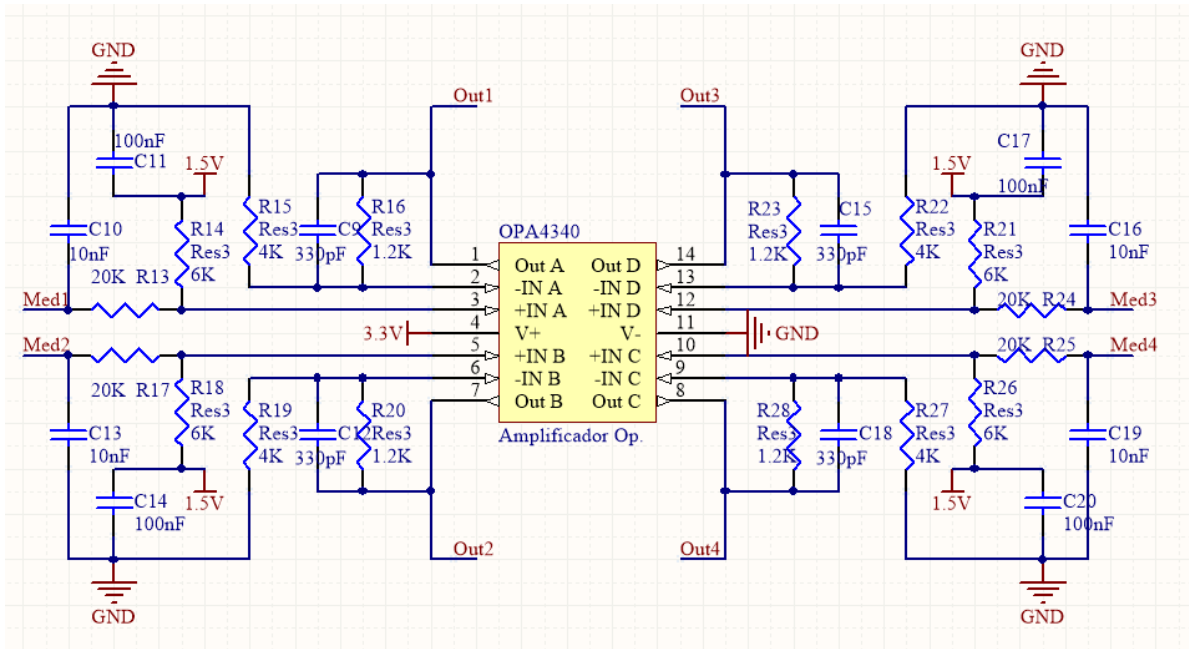


Fig. 37 Esquemático de las 4 etapas de amplificación utilizando el OPA4340

### 3.3 Placa PWM

Esta placa integrará todo lo necesario para la generación de los disparos que llegarán a los drivers, el aislamiento galvánico de los mismos, la detección de errores y el almacenado de estos para transmitirlos al DSP.

Como base para el diseño de esta placa era necesario conocer los niveles de tensión reconocidos por el driver de los MOSFETs como un '1' lógico, así como los niveles de tensión de los errores generados. Para ello es necesario saber cuál va a ser el driver seleccionado. Más adelante se explicará el motivo de la selección, pero se adelanta que el driver seleccionado es el SKHI 61R de Semikron. Este driver es capaz de reconocer '1' lógicos a niveles de la tecnología TTL, por lo que podrían generarse los disparos a 5 V manteniendo la compatibilidad entre dispositivos. La salida de los errores es negada, es decir, hay 0 V si se genera un error y 15 V si no lo hay.

#### 3.3.1 Conectores de la placa

Esta placa requiere de 10 pines únicamente para los disparos y 5 pines para todos los errores, además de pines de tierra para compartir la misma referencia de tensión.

Para mantener un formato similar entre placas se utilizarán los mismos conectores que los utilizados en la placa de corriente. Puestos que estos conectores



son de 10 pines y se requiere compartir la tierra, se utilizará un conector para los disparos del lado superior y otro para el lado inferior.

Debido a que los errores también deben tener una tierra compartida, se va a utilizar otro conector de 10 pines para los errores. En los pines sobrantes se compartirá los 5 V de alimentación aislados de la etapa lógica por si se requiere utilizar en algún dispositivo.

### **3.3.2 Registro de errores y generación de la señal OE**

Para el correcto funcionamiento el sistema debe ser capaz de registrar los errores que se han generado y almacenarlos, aunque estos se hayan generado de forma esporádica.

También debe existir una señal que habilite los disparos desde el DSP, de forma que sólo si esta señal está habilitada y no hay ningún error registrado se puedan producir los disparos. Esta señal se le denomina 'Output enable'.

El primer paso para el registro de errores es llevar estas señales del lado de potencia al lado de señal, esto se realiza con el optoacoplador utilizado en apartados anteriores. Debido a que la señal de tensión es de 15 V y no se disponen de 15 V aislados de la etapa lógica, se utiliza un par Darlington como intermediario entre la generación de errores y la entrada del optoacoplador.

El diodo del optoacoplador se alimenta a 5 V con una resistencia de 470  $\Omega$  en serie, dejando el cátodo del mismo conectado al colector del par Darlington. La señal del error generado por el driver se conecta a la puerta (base en los transistores) a través de una resistencia de 1 k $\Omega$  para limitar la corriente. De esta forma, ante una tensión positiva en la puerta de los transistores (entendido como un no-error de la señal) el par Darlington quedaría excitado permitiendo el paso de corriente por el diodo del optoacoplador y cerrando el transistor conectado en la parte lógica con una resistencia de 'pull-up' de 6 k $\Omega$  a 3,3 V. Resumidamente, si la señal del error es de 5 V (ver datasheet SKHI 61R) el transistor del optoacoplador está cerrado y conectado a tierra, por lo que la señal del error ha quedado invertida respecto a la salida de los drivers (0 V error; 3.3 V No-error).

Una vez que los errores están dentro de la etapa lógica ya sólo queda incluirlos en un biestable para que se queden almacenados en el momento en el que se produzcan. Para ello, se ha optado utilizar unos biestables tipo D. Estos biestables pueden modificar el registro de salida según los pines de 'SET' y 'RESET', ignorando las señales de entrada de datos y el reloj del mismo.

El integrado utilizado es el 74HC74 que dispone de dos biestables en cada encapsulado y cada uno de ellos arroja a la salida tanto el valor del registro almacenado como su negado. Las señales de entrada son '/SET' y '/RESET', por lo que es necesario llevarlas a nivel bajo para que tengan efecto. En caso de que ambas señales estén a nivel bajo (SET y RESET activados a la vez) el biestable arroja a la salida una señal a nivel alto tanto para la salida normal como para la negada. En caso de que ambas señales estén a nivel alto (SET y RESET desactivados), el biestable arroja a la salida el último valor del registro que se tenía antes de que '/SET' y/o '/RESET' pasaran a ser de nivel alto. Si sólo se mantiene '/SET' a nivel bajo, la salida normal arroja un nivel alto mientras que, si sólo se mantiene '/RESET' a nivel bajo, la salida normal arroja un nivel bajo.

Disponiendo un biestable para cada señal de error se podría almacenar cualquier error que se generara, aunque éste fuera esporádicamente. Puesto que la señal de error a la salida del optoacoplador sigue la lógica de 0V -> No-error y 3,3 V -> error; es necesario invertir esta señal para que sea coherente con la lógica del 74HC74.

Para invertir esta señal se utiliza el integrado SN74HC04, que no es más que un inversor TTL con 6 etapas inversoras individuales en un encapsulado. Todas las señales de error que salen del optoacoplador se llevan a este integrado dónde son invertidas. Ya invertidas cada una de las señales, éstas pueden conectarse al pin del '/SET' del biestable que les corresponda. De esta forma, al generarse un error, la señal del error del optoacoplador pasaría a nivel alto, traducándose a un nivel bajo a la salida del inversor lo que activaría el 'SET' del biestable correspondiente. Cada una de estas salidas se llevan a uno de los GPIO del DSP para que éste pueda reconocer cuál ha sido el error generado. La lógica de los errores a la salida del biestable sería de 0 V -> No-error; 3,3 V -> error.

Para borrar los errores de los biestables debe habilitarse una señal procedente del DSP para ello, esta señal se denominará 'Clear\_error'. Esta señal se lleva a todos los pines de '/RESET' de todos los biestables habilitando la posibilidad de que desde el DSP se pueda borrar todos los errores almacenados. Para ello, es necesario que todos los errores generados se hayan solventados y muestren un nivel alto en las entradas de '/SET'. Una vez que así sea, llevando la señal de 'Clear\_error' a nivel bajo las salidas del biestable pasarán a nivel bajo indicando No-error. Para un correcto funcionamiento, es recomendable devolver la señal de 'Clear\_error' a nivel alto una vez que se hayan borrado los errores, de lo contrario los errores no se almacenarán y serán borrados inmediatamente desaparezcan de la entrada del biestable.

Para garantizar la integridad del sistema, debe habilitarse una señal proveniente del DSP llamada 'Output enable' que multiplica los disparos generados, de esta forma los disparos sólo se generarán si esta señal está habilitada. Esta señal debe estar dispuesta de forma que sólo pueda activarse si no hay ningún error almacenado

en el registro de los biestables. Para llevar este planteamiento a cabo, la señal OE se introduce en el SN7404 para que adquiera la misma lógica que los errores (0 V -> enable), permitiendo disponer diodos schottky para cada una de las señales y conectar todos los cátodos a un mismo nodo. Si este nodo está a nivel alto, significa que existe algún error o el OE no está habilitando los disparos. Esta misma señal, que actúa como un OE negado, se lleva al optoacoplador para que multiplique posteriormente a los disparos en la etapa de potencia. Puesto que esta señal que llega al optoacoplador debe ser capaz de suplir el diodo del mismo y puesto que esta señal es alimentada por la salida de uno de los biestables (SN74HC74), se debe garantizar que puede ofrecer suficiente corriente a la salida. Consultando el datasheet, se observa que la corriente emitida por el biestable puede no ser suficiente para el optoacoplador, además de reducir el tiempo de vida del biestable en caso de disponerlo así. Por ello, se disponen dos inversores de una sola entrada (SN74LVC1G04) en serie con esta señal para que sean ellos mismos los que suplan la corriente que demanda el optoacoplador (éste demanda hasta 11 mA, mientras que los inversores pueden generar hasta 25 mA).

En la Fig. 38 se muestra un esquemático de la etapa de registro de errores.

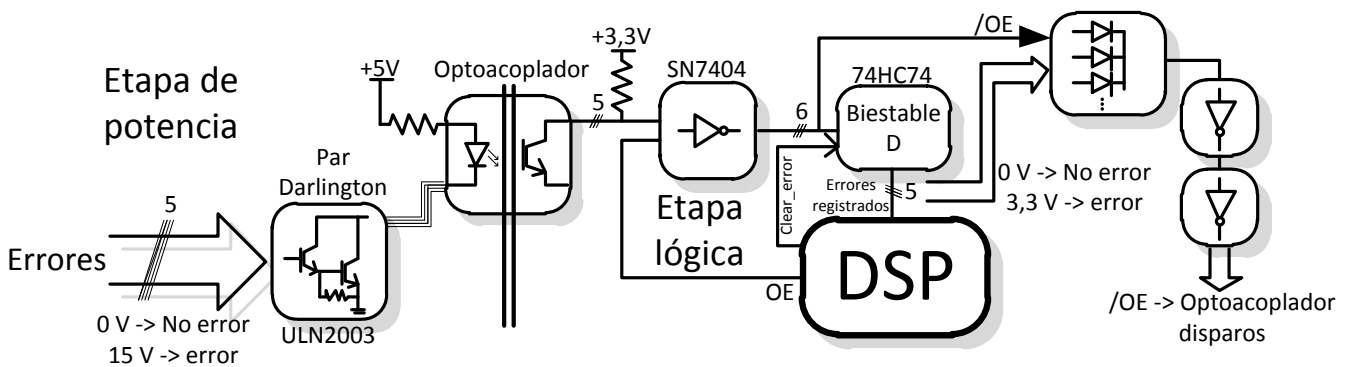


Fig. 38 Esquemático de la generación y registro de errores

El par Darlington utilizado consta de una resistencia interna de 2.7 kΩ para cada puerta que permite operar con entradas de niveles CMOS o TTL directamente. En este diseño se ha añadido una resistencia de 1 KΩ por seguridad a demandar demasiada corriente de los drivers. Si se deseara introducir una señal de error superior a 5 V bastaría con modificar el valor de esta resistencia. Consultando el datasheet del ULN2004A, se comprueba que su resistencia interna de puerta es de 10.5 kΩ, lo que permite introducir señales cuya tensión va desde los 6 hasta los 15 V.

### 3.3.3 Generación de disparos y multiplicado con OE

Esta etapa tiene como entrada las salidas PWM generadas en el DSP y que deben llevarse al driver de los MOSFET. Como ya se comentó en el Capítulo 2, se pretende utilizar únicamente 5 señales PWM para controlar los 10 MOSFETs. Lo único necesario para poder implementar esta idea era utilizar una puerta inversora que negara cada una de las señales PWM, de forma que se obtuvieran las 5 señales de disparo y sus negadas.

Cabe recordar que es necesario mantener el aislamiento galvánico, por lo que las señales de disparos deben aislarse de su etapa de generación y llevarse al nivel de tensión que el driver de los MOSFETs pueda reconocer como un '1' lógico. Consultando el datasheet del SKHI61R, se concluye que basta con 5 V de tensión como nivel alto.

El último aspecto a incluir en la generación de los disparos es la integración de la señal /OE procedente de la etapa de registro de errores. Aprovechando la existencia de una puerta lógica AND cuya salida actúa como driver para MOSFET (TC4468), se pretende incluir la señal OE multiplicando a todas las señales de disparos (tanto señales originales como sus negados).

La alimentación de los integrados de la parte de potencia (5 V) debe realizarse con una tensión que esté aislada de las tensiones de alimentación de la parte de potencia. Puesto que no hay suficiente espacio en la placa para llevar esto a cabo, se decide tomar como una entrada más de la placa esta señal de 5 V aislados.

En la Fig. 39 se muestra un esquemático de esta etapa con todos los aspectos explicados.

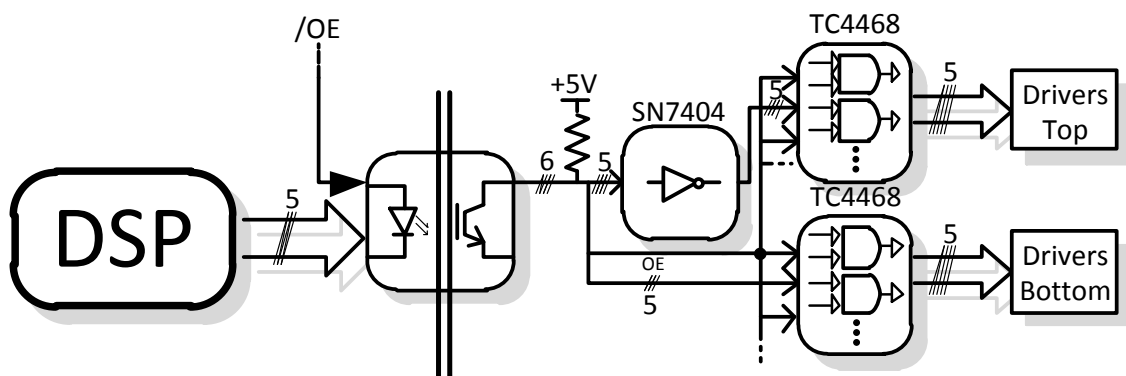


Fig. 39 Esquemático de la etapa de generación de disparos

### 3.4 Placa Tensión

En esta placa se incluirán todo lo necesario para la adquisición del valor de tensión del dc-link o cualquier otra etapa que quiera medirse. Por disposición de espacio, también se ha decidido incluir en esta misma placa el driver para el bus CAN.

A diferencia de la placa PWM, dónde se requiere una alimentación aislada externa, esta placa genera la tensión de alimentación aislada por su propia cuenta, siendo necesaria únicamente la tensión de 5 V habitual para alimentar los integrados y generar la tensión aislada.

El sistema implementado para la obtención de la tensión aislada es el explicado en el apartado 2.4.1, por lo que aquí sólo se citará.

#### 3.4.1 Medición de tensión

Para la medición de la tensión se va a utilizar el esquema comentado en el apartado 2.7 Fig. 31.

Tal y cómo se observa en esta figura, se utilizará un integrado para aislar la medida de tensión y otro para adaptar ésta al rango de tensión más apto para el DSP. Puesto que en este caso (a diferencia del de corriente) no se contempla la posibilidad de medir tensiones negativas, no será necesario utilizar una etapa de amplificación con offset.

El integrado utilizado para el aislamiento de la señal es el AMC1100. Este integrado tiene una ganancia fija de 8, y acepta una entrada máxima de 250 mV entre cualquiera de sus pines de entrada. Este integrado también requiere ser alimentado a 5 V tanto al lado de potencia (con una tensión de alimentación aislada) como al lado de la etapa lógica.

Sabiendo que la tensión de las baterías a medir rondará los 150 V se puede dimensionar el puente resistivo para que la medida en el puente resistivo ocupe el mayor rango posible. Puesto que se está colocando una resistencia en paralelo a la fuente de DC, el valor de esta resistencia tiene que ser muy alto para reducir pérdidas. Seleccionando la primera resistencia como una de 500 k $\Omega$ , la segunda resistencia (dónde se medirá la caída) se obtiene a partir de ahí. Puesto que el límite máximo de este integrado es de 250 mV, se buscará obtener 200 mV cuando la tensión de la batería es de 150V para mantener un margen de seguridad:

$$0.2 = \frac{R_t}{R_t + 500k} * 150 \rightarrow 100k = 149.8 R_t \rightarrow R_t = 667.5 \Omega$$

El valor normalizado más próximo es de 680  $\Omega$ , por lo que este será el valor seleccionado.

Para limitar la corriente entrante en el amplificador por la parte de potencia se deben colocar unas resistencias en cada terminal, en este caso se dispondrán de resistencias de 10  $\Omega$ .

Para reducir el ruido diferencial se ha incorporado un condensador de 330 pF que cortocircuita las dos entradas del amplificador (recomendado por el fabricante) y un condensador de 10  $\mu$ F conectado a tierra. El valor de este último condensador está calculado para atenuar el posible ruido conducido producido por las conmutaciones de la etapa de potencia a 10 KHz.

La ganancia del amplificador de aislamiento es 8 veces la diferencia medida entre sus terminales de entrada. Estimando una diferencia en la entrada de 0.2 V (la calculada para 150 V de tensión en la batería), este integrado arrojaría unos 1.6 V a la salida. Por ello, es necesario incluir una etapa de adaptación que amplifique esta señal hasta ocupar un valor cercano al rango máximo del ADC del DSP (3 V).

Para la etapa de amplificado de la señal se utiliza el integrado INA217, un amplificador de instrumentación. El amplificador INA217 requiere de una alimentación de  $\pm 15$  V que se deberá suplir desde la placa madre. Además, tiene una ganancia variable en función del valor de una resistencia que se coloque entre dos de sus terminales. La ecuación de la ganancia es:

$$A = 1 + \frac{10000}{R_g}$$

Sabiendo que la tensión para 150 V es de 0.2 V:

$$0.2 * 8 = 1.6 V \rightarrow 1.6 * A = 3 \rightarrow A = 1.875 = 1 + \frac{10000}{R_g} \rightarrow R_g = 11430 \Omega$$

El valor de resistencia normalizado más cercano es de 10 k $\Omega$ , aunque éste valor podría hacer que la tensión medida por el ADC del DSP fuera superior a 3 V.

De la misma forma que en la placa de corriente se habilitó la posibilidad de elegir el fondo de escala cambiando una resistencia a través de un switch, se dispondrá la misma posibilidad para la resistencia  $R_g$ . Los valores disponibles para  $R_g$  son 10 k $\Omega$ , 20 k $\Omega$  y 39 k $\Omega$ . De esta forma sería posible fijar una resistencia intermedia entre estos valores dados conectando algunas de ellas en paralelo. Las señales de salida ya amplificadas son llevadas a la placa madre donde se rutarán hacia los pines ADC del DSP.

### 3.4.2 Driver CAN

Puesto que este sistema se pretende integrar en un vehículo eléctrico, el protocolo de comunicación más utilizado para estas aplicaciones es el bus CAN. Este bus utiliza dos líneas para las comunicaciones de una forma similar al protocolo I2C.

El funcionamiento del protocolo, ni la programación a utilizar entran dentro del alcance de este proyecto.

Para poder implementar el Bus CAN en este sistema es necesario incluir un driver que actúe como intermediario entre el DSP y la línea del BUS. Este driver es el SN65HVD233, integrado en formato SOIC con 8 pines.

Este integrado utiliza 3 pines para comunicarse con el DSP, 2 pines de alimentación, 2 pines para controlar el Bus CAN y 1 pin para elegir la pendiente de los disparos de salida del mismo.

Los pines que utiliza para comunicarse con el DSP son D, R y LBK. 'D' es la línea de entrada de datos a transmitir; 'R' es la línea de salida de datos recibidos y 'LBK' es el pin desde el que se controla el modo 'Loopback'. Si se establece un '1' lógico desde el DSP en el pin LBK, éste retransmite todos los datos entrantes por el pin D al pin R permitiendo hacer un diagnóstico del estado del driver sin afectar al bus CAN.

A través del pin Rs se puede controlar la pendiente de los pulsos de salida. Este control se realiza a través de la corriente que sale de este pin, por lo que en función de la resistencia que se coloque entre este pin y tierra se controlará la pendiente. Si se coloca este pin directamente a tierra, la pendiente de los pulsos es máxima, por lo que así se incluirá en el diseño.

Las salidas del Bus CAN son 'CANH' y 'CANL' debido a que las comunicaciones en este bus funcionan de forma diferencial.

A modo de filtrado se introducen una serie de condensadores recomendados por el fabricante, además del condensador de desacoplo en los pines de la alimentación. Por último, puesto que este driver es un terminal del Bus CAN se debe incluir una resistencia de  $120 \Omega$  entre las líneas 'CANH' y 'CANL'. Consultando numerosas referencias, se recomienda dividir esta resistencia en 2 resistencias de 60 y un condensador conectado a tierra en el punto medio de 4.7 nF.

El esquemático de esta etapa se muestra en la Fig. 40

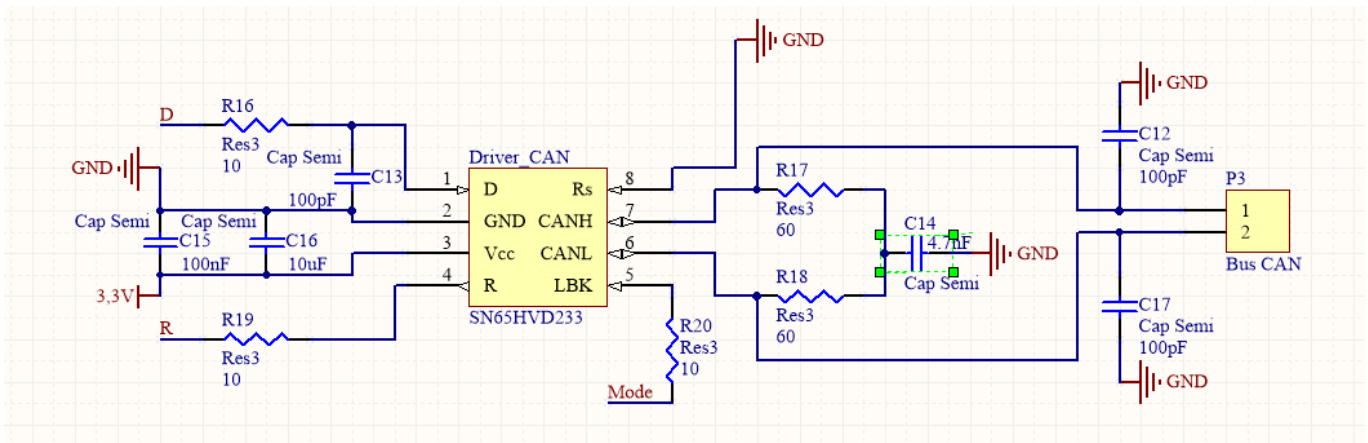


Fig. 40 Esquemático del Bus CAN

Las resistencias de 10  $\Omega$  sirven como limitador de corriente a la entrada y salida del driver.

### 3.5 Placa Madre

Esta placa es dónde se soldarán todos los zócalos DIMM 100 hembra (4 en total: DSP, Placa de Tensión/CAN, Placa de PWM y Placa de Corriente/Encóder) por lo que es la encargada de rutar las pistas entre todas las placas.

Además, servirá de soporte para el sistema completo, por lo que incluirá la generación de las tensiones de alimentación y el rutado hacia todas las placas.

Adicionalmente, esta placa incluirá el zócalo para una tarjeta SD desde dónde se podrá cargar el programa del DSP; un conector RS232 conectado directamente al DSP; y los pines necesarios para un emulador JTAG que también se conectarán directamente al DSP.

#### 3.5.1 Placas y Alimentaciones

Todas las placas que integrarán el sistema requieren una alimentación para ser operativas, estas alimentaciones pasan por los  $\pm 15$  V para el sensor de tensión aislado, los 5 V desde los que se alimentan muchos dispositivos y se generan los 5 V aislados, hasta los 3.3 V necesarios para alimentar a toda la circuitería lógica. Puesto que la única fuente de energía que habrá en el medio vehicular es la almacenada en las baterías, se debe insertar algún tipo de elemento que adapte los niveles de tensión de estas baterías a las tensiones requeridas.

Se parte de un intervalo de tensión de la batería entre 143 ~ 160 V y se quieren obtener tensiones  $\pm 15$ V, 5V y 3,3 V. Como ya se comentó en el capítulo anterior de



análisis, las tensiones de  $\pm 15$  V y 5 V se obtienen de unos convertidores DC/DC cuyo rango de tensión a la entrada abarca el intervalo de tensión de las baterías. La tensión de 3.3 V se obtiene a partir un LDO alimentado con la tensión de 5 V. Todas las tensiones generadas dispondrán de un LED indicador del estado de la misma alimentación.

A modo de condensador de desacoplo se dispone un condensador de alta capacidad ( $220 \mu\text{F}$ ) a la salida de la generación de cada una de estas tensiones de alimentación. Además, para asegurar un filtrado de la tensión generada se dispone una bobina 'shunt' a la salida junto a condensadores cerámicos de menor capacidad ( $10 \mu\text{F}$  y  $10 \text{nF}$ ) que garanticen un filtrado de la componente de alta frecuencia.

Según las indicaciones del fabricante de los convertidores DCDC, es recomendable incluir un filtro LC a la entrada del mismo para filtrar componentes no deseadas. El esquemático del filtro se muestra en la Fig. 41.

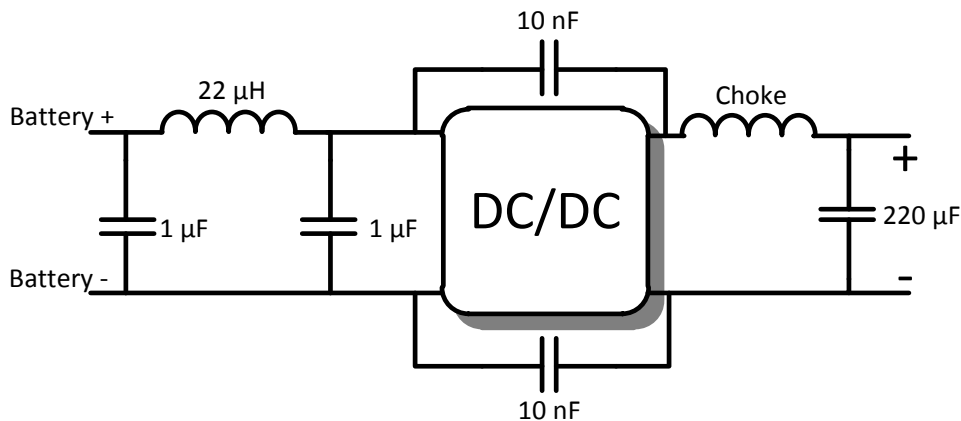


Fig. 41 Esquemático del filtro dispuesto para el convertidor DC/DC

El último aspecto de este apartado es el rutado entre las placas, ya que la placa madre del sistema es aquella que sirve de soporte para todos. El pinaje de cada una de las placas se incluirá en los anexos, así como el rutado entre las mismas.

### 3.5.2 Tarjeta SD

Ya se comentó en el apartado de análisis la inclusión de una tarjeta SD para cargar el programa del DSP tal y cómo se explica en (11).

Puesto que se pretende leer la tarjeta utilizando un protocolo SPI, se necesitan como mínimo 4 líneas de datos: Chip Select (CS), Master-output-Slave-input (MOSI), Master-input-Slave-output (MISO) y el reloj de comunicación gobernado por el master. En la Fig. 40 se muestran los pines de la tarjeta y la funcionalidad que debe tener asociada cada pin. Los pines de la tarjeta SD nombrados como 7, 8 y 9 se recomiendan



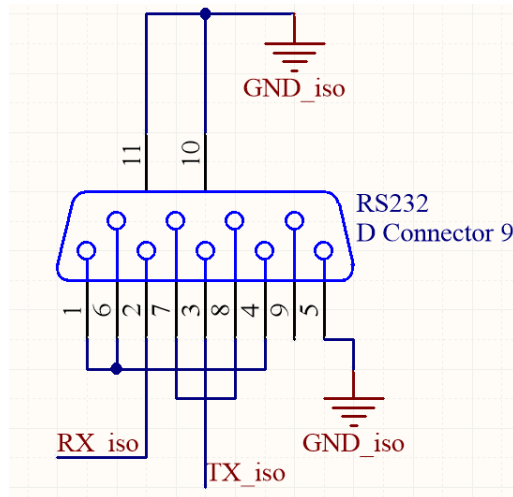


Fig. 43 Esquemático del conector RS-232 y pines utilizados

Como se observa en la Fig. 43, el diseño propuesto no contempla compartir una alimentación entre los dispositivos que utilizan el puerto RS232 por lo que no es necesario desoldar esta resistencia.

Indagando en la funcionalidad de los pines dentro del protocolo de puerto serie utilizando un conector DE-9/DB-9 se puede eliminar ciertos pines de la comunicación haciéndolos redundantes pero que siguen siendo necesarios para el funcionamiento del protocolo. Por ello, los pines 1, 6 y 4 se cortocircuitan entre sí (detección de terminal con disponibilidad de usar el mismo), además de los pines 7 y 8 (petición de envío y aceptación del mismo).

Los únicos pines utilizados son los pines 2, 3, 5, 10 y 11. Siendo los dos primeros utilizados para la escritura y lectura de datos y el resto pines asociados a la tierra.

### 3.5.4 Emulador JTAG

Para fijar los pines que se utilizan en el emulador JTAG se consultará el esquemático desarrollado por Texas Instruments para la 'dock-station' de la 'ControlCard' (13). La 'dock-station' es una tarjeta con el zócalo DIMM100 dónde se puede conectar la 'ControlCard' conectando sus pines a una serie de puertos que permiten al usuario acceder a las funcionalidades del DSP de forma más genérica.

Las funcionalidades que se pueden encontrar son, entre otros, un puerto USB, Pines 'through-hole' para los GPIO, puerto JTAG y una entrada de alimentación de 5V. Para asegurar un correcto funcionamiento del puerto JTAG en la 'ControlCard' basta con replicar la conexión utilizada en este esquemático al esquemático que se desarrolla en este trabajo. La Fig. 44 muestra el esquemático del puerto JTAG en la 'dock-station' y el esquemático implantado en la "placa madre" de este trabajo.

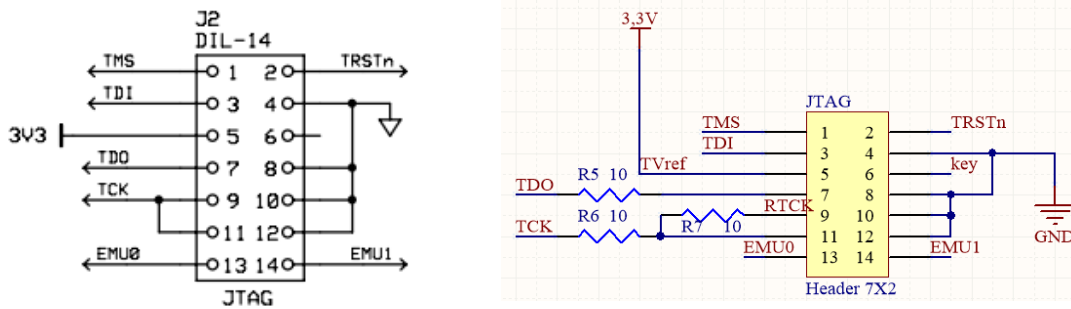


Fig. 44. Comparativa de los pines utilizados en el puerto JTAG citados en [13] (izquierda) y los implementados en este trabajo (derecha)

La única diferencia consiste en la adición de una serie de resistencias de 10  $\Omega$  insertadas para limitar la corriente máxima de entrada al DSP.

### 3.6 Placa de Drivers

En esta placa se situarán los drivers utilizados para disparar los MOSFET de potencia. Estos drivers convertirán los disparos aislados generados por la placa PWM en señales aptas para disparar los MOSFET. Estos drivers están diseñados para tener en cuenta diversos aspectos no ideales de los MOSFET reales, como la capacidad de puerta y el tiempo de encendido y corte del mismo MOSFET.

El driver utilizado para este sistema es el SKHI 61R, el cual posee 3 salidas para controlar semi-puentes de potencia. Puesto que el sistema utilizado en este proyecto posee 5 semi-puentes (1 por cada fase), se requieren dos drivers para controlar todos los MOSFETs, inutilizando 1 de las salidas.

Los aspectos más importantes a diseñar de estos drivers son el tiempo muerto ('dead time') y la salida de los errores.

El tiempo muerto se define como el tiempo insertado por el driver entre la llegada de señal de apagado de un semiconductor dentro de un semipunte, y el encendido del semiconductor opuesto del mismo semipunte. Puesto que este sistema utiliza una sola señal y su negada para gestionar el estado de cada semipunte; en el instante que se ordene el encendido de un semiconductor, la señal complementaría ordenaría el apagado del semiconductor opuesto. Si se considera que la duración del apagado de un semiconductor no ideal no es instantánea, resultaría catastrófico que el encendido se realizara a la misma vez que el apagado; tal y como dicta la lógica diseñada. Por ello, se inserta un tiempo muerto en el que la señal de encendido es ignorada y se otorga un margen de tiempo para que el semiconductor en cuestión se apague.

El control del tiempo muerto se realiza a través de 3 pines del mismo driver, conectándolos a un pin de la placa, dedicado como tierra auxiliar para selección de

tiempo muerto, o dejándolos sin conectar según interese un tiempo muerto u otro. En la Tabla 6 se muestra las distintas configuraciones de los pines y el tiempo muerto resultando. El tiempo de apagado del MOSFET es función de la corriente de la atraviesa y de la tensión drenador-emisor, puesto que en este sistema ambos factores son bastante reducidos, interesa utilizar el menor tiempo muerto posible (1  $\mu$ s). Un tiempo muerto mayor del necesario sólo introduciría distorsiones en las corrientes que se traducirían en armónicos no deseados.

Tabla 6. Configuración de los tiempos muertos según la conexión de los pines

Pin	4 $\mu$ s (factory set)	3 $\mu$ s	2 $\mu$ s	1 $\mu$ s	no inter-loc k)*
TDT1	open	open	GND	GND	X
TDT2	open	GND	open	GND	X
SEL	open	open	open	open	GND

El siguiente aspecto a considerar es la compatibilidad de la salida de los errores. Como es evidente, este aspecto tuvo que consultarse previamente a la realización del diseño de los errores (Placa PWM). En el caso de estos drivers la lógica de los errores responde a la Tabla 7 sacada del datasheet del mismo driver.

Tabla 7. Lógica de los errores para el driver SKHI 61R

State _ERROR	Level / V		I / mA
	min	max	max
Error	0	0.8	5
No error	4	5	5

Cómo se observa, la lógica de estos errores es idéntica a la utilizada en la placa de errores. Debido a la limitación en corriente mostrada en la tabla, se utiliza un par Darlington (ULN2003) como interfaz entre los errores y el optoacoplador dispuesto en la placa de los PWM.

El resto de los pines del driver se conectan según se muestra en la Fig. 45.



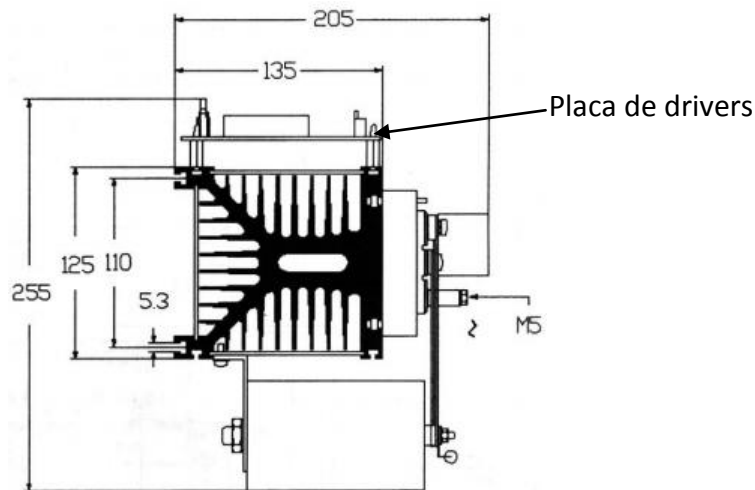


Fig. 46 Esquemático sacado del datasheet del disipador P3-300 de Semikron

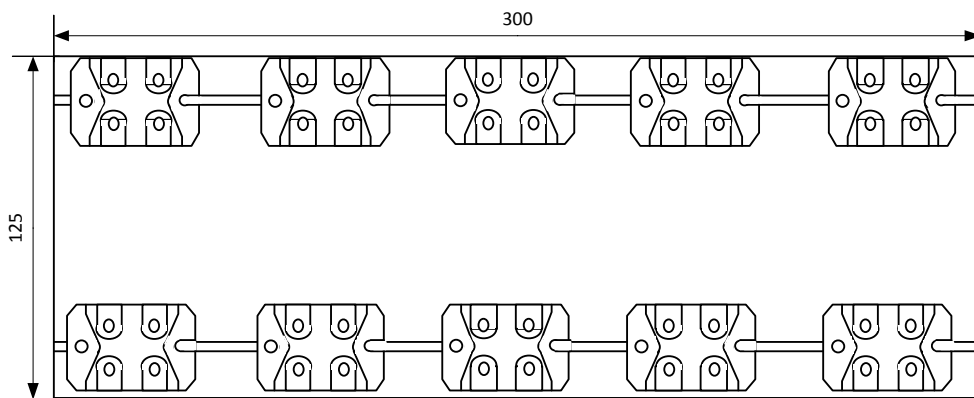


Fig. 47 Vista en planta del disipador con los MOSFETs conectados

En la Fig. 47 se muestra una aproximación de cómo se situarán los MOSFETs a lo largo del disipador. Por aspectos constructivos, puede que esta disposición se modifique en el proyecto final (Ver apartado de Resultados).

Para las entradas de los drivers se utilizan los mismos conectores de 10 pines utilizados en placas anteriores. Se utilizará un conector para los disparos superiores, un conector para los disparos inferiores y dos conectores para los errores.

Los drivers de los MOSFETs tienen una salida de error, puesto que se utilizan dos drivers se ocuparán dos señales de error de la placa de corriente (Nombrados como E1 y E2 en el esquemático). El resto de errores se llevarán a otro conector para que se puedan introducir otros errores desde señales externas.

Resumiendo, la placa de drivers dispone de 4 conectores de 10 pines:

- Disparos MOSFETs superiores
- Disparos MOSFETs inferiores
- Salida de errores (5 errores)

- Entrada de errores externos (3 errores)

El resto de pines presentes en los conectores se mantendrán sin conectar o se conectarán a las alimentaciones de las placas. En el caso del conector de los errores externos interesa compartir tanto la alimentación (5 V) como la tierra de la placa de errores. Con esto se aseguraría la compatibilidad entre los distintos sistemas al compartir la misma referencia de tensión.

En la Fig. 48 se muestra la distribución de las señales entre los 4 conectores.

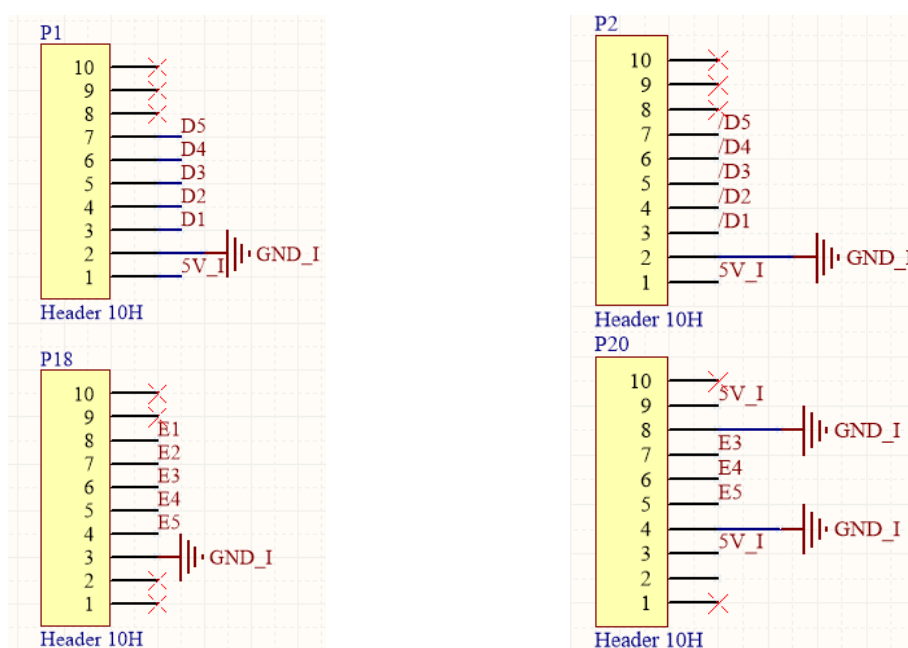


Fig. 48 Conectores de 10 pines utilizados en la placa de drivers

Las señales D1:D5 son los disparos de los MOSFET superiores, las señales /D1:/D5 son los disparos de los MOSFET inferiores, las señales E1:E5 son las señales de error y GND\_I y 5V\_I son las señales de tierra y alimentación respectivamente.

### 3.7 Placa de sensores

Esta placa solo contempla la inserción de los sensores de corriente y su rutado para transmitir la señal a la placa base. Para ello es necesario conocer la documentación del transconductor de corriente y su pinaje. Las únicas señales que éste necesita son las tensiones de alimentación  $\pm 15$  V y la señal de medida. Esta última arrojará un valor en corriente que posteriormente será convertido en tensión para reconocer el valor de la corriente medida.



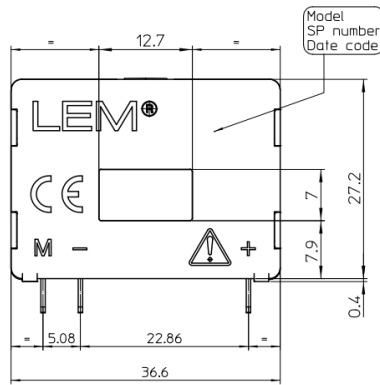


Fig. 49 Figura obtenida del datasheet del LA-55P con las medidas del mismo y su pinaje

En la Fig. 49 se observa el pinaje utilizado en el transductor, siendo la señal M la equivalente a la señal de medida, '+' la señal de +15 V y '-' la señal de -15V.

Para mantener el mismo uso de conectores que en el resto del sistema, se utilizarán dos conectores de 10 pines, conectando dos transductores al sistema por cada conector. La polaridad de las conexiones debe coincidir con la utilizada en la placa de los sensores de corriente.

Como aspecto constructivo de esta placa, se han añadido varios taladros para poder sustentarse en el disipador que se utilizará en el equipo. La distancia horizontal entre estos taladros es coincidente con las guías grabadas en el disipador (ver Fig. 47).



# Capítulo 4: Resultados

---

**Este capítulo contiene los resultados finales de las placas desarrolladas. Se muestran una serie de imágenes reales de las placas desarrolladas, así como pequeñas anotaciones de las mismas.**

**En otro apartado, se exponen los problemas encontrados durante el montaje, dimensionamiento, soldado y/o evaluación de las placas, así como las medidas tomadas para solventarlos.**

**Se mencionarán diversos aspectos que podrían ser considerados como trabajos futuros, mejoras a realizar o soluciones alternativas.**

**Por último, se detallarán las conclusiones del trabajo desarrollado.**

## 4. Resultados

### 4.1 Resultados físicos

En este apartado se mostrarán algunas fotografías de las placas ya montadas. Con esto, se pretende dar al lector una imagen del resultado del trabajo sin necesidad de poseer físicamente los dispositivos desarrollados.

#### 4.1.1 Placa Corriente y encoder

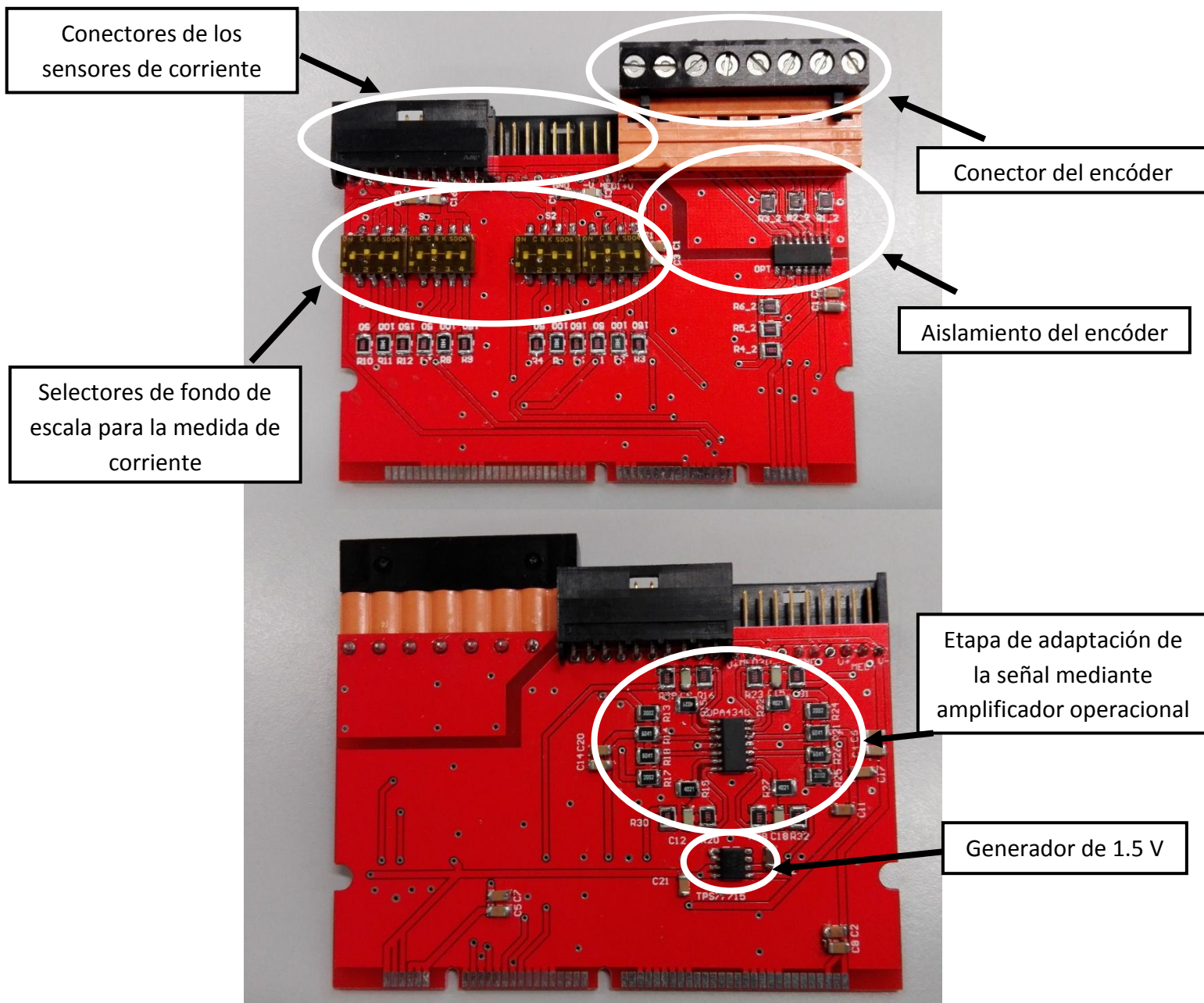


Fig. 50 (Arriba) Fotografía de la parte 'bottom' de la placa corriente y encoder. (Abajo) Fotografía de la parte 'top' de la placa corriente y encoder.

#### 4.1.2 Placa PWM

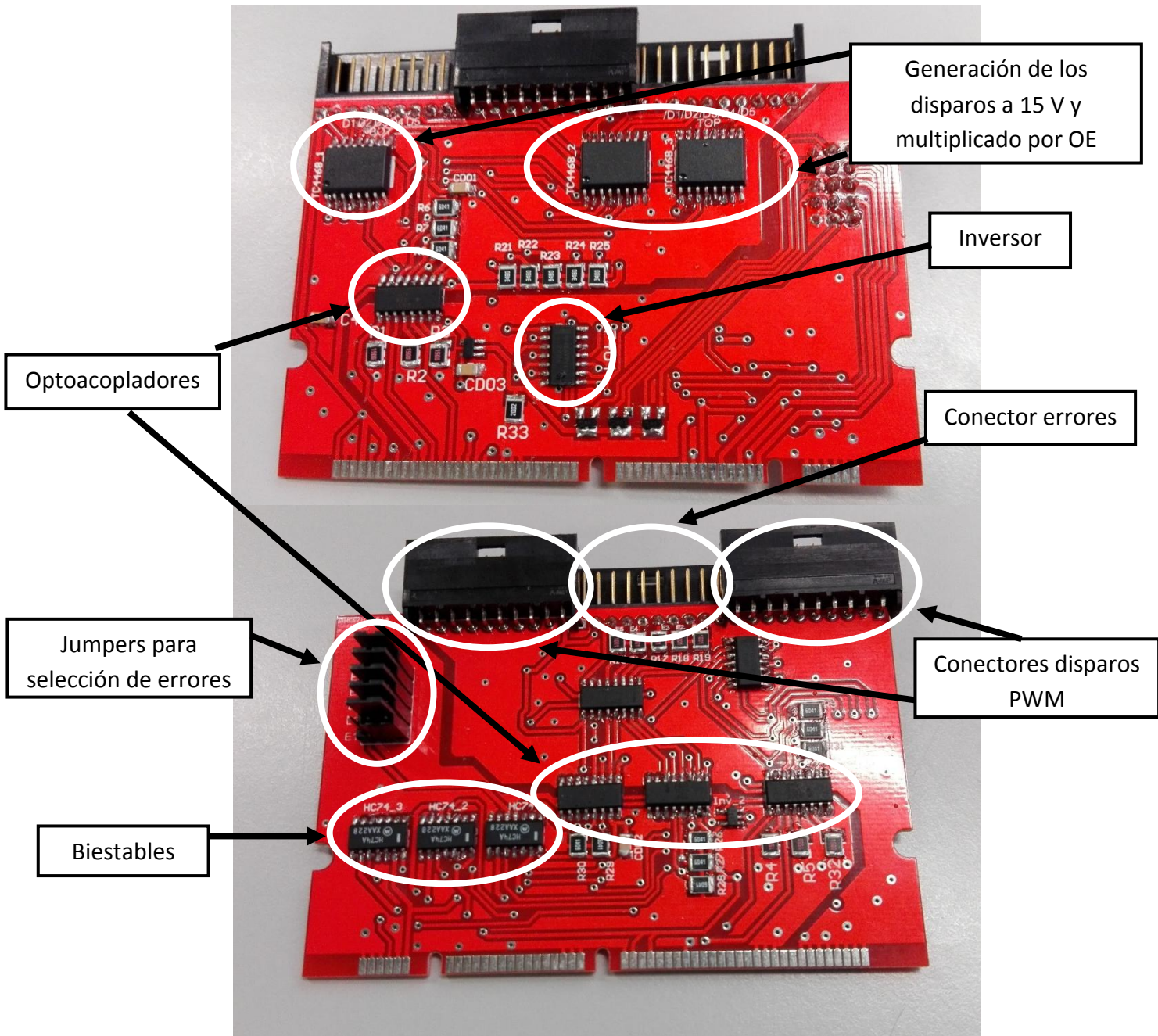


Fig. 51 (Arriba) Fotografía de la parte 'bottom' de la placa PWM; (Abajo) Fotografía de la parte 'top' de la placa PWM

### 4.1.3 Placa Tensión

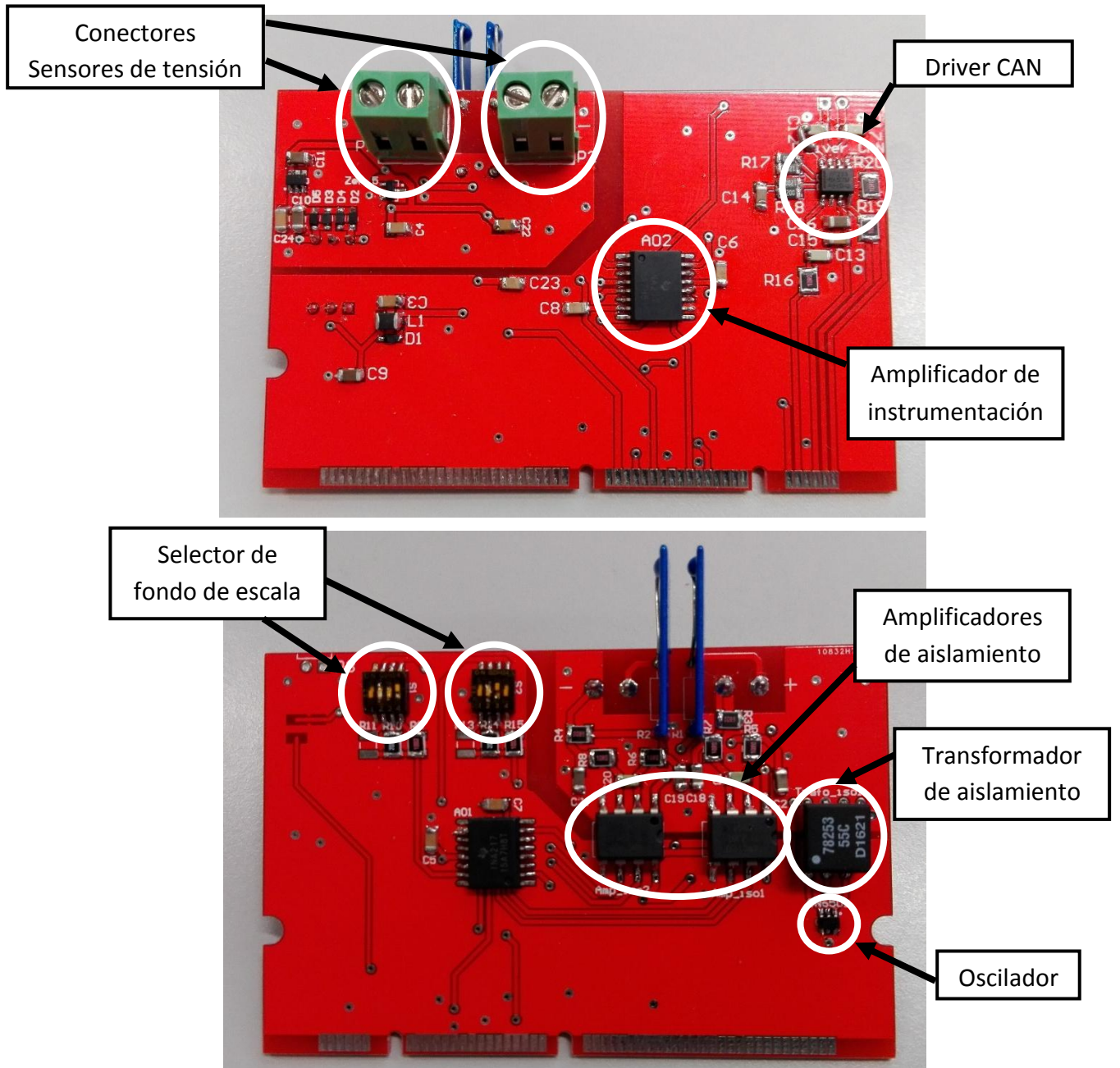


Fig. 52 (Arriba) Fotografía de la parte 'Bottom' de la placa de tensión;  
(Abajo) Fotografía de la parte 'Top' de la placa de tensión

#### 4.1.4 Placa Madre

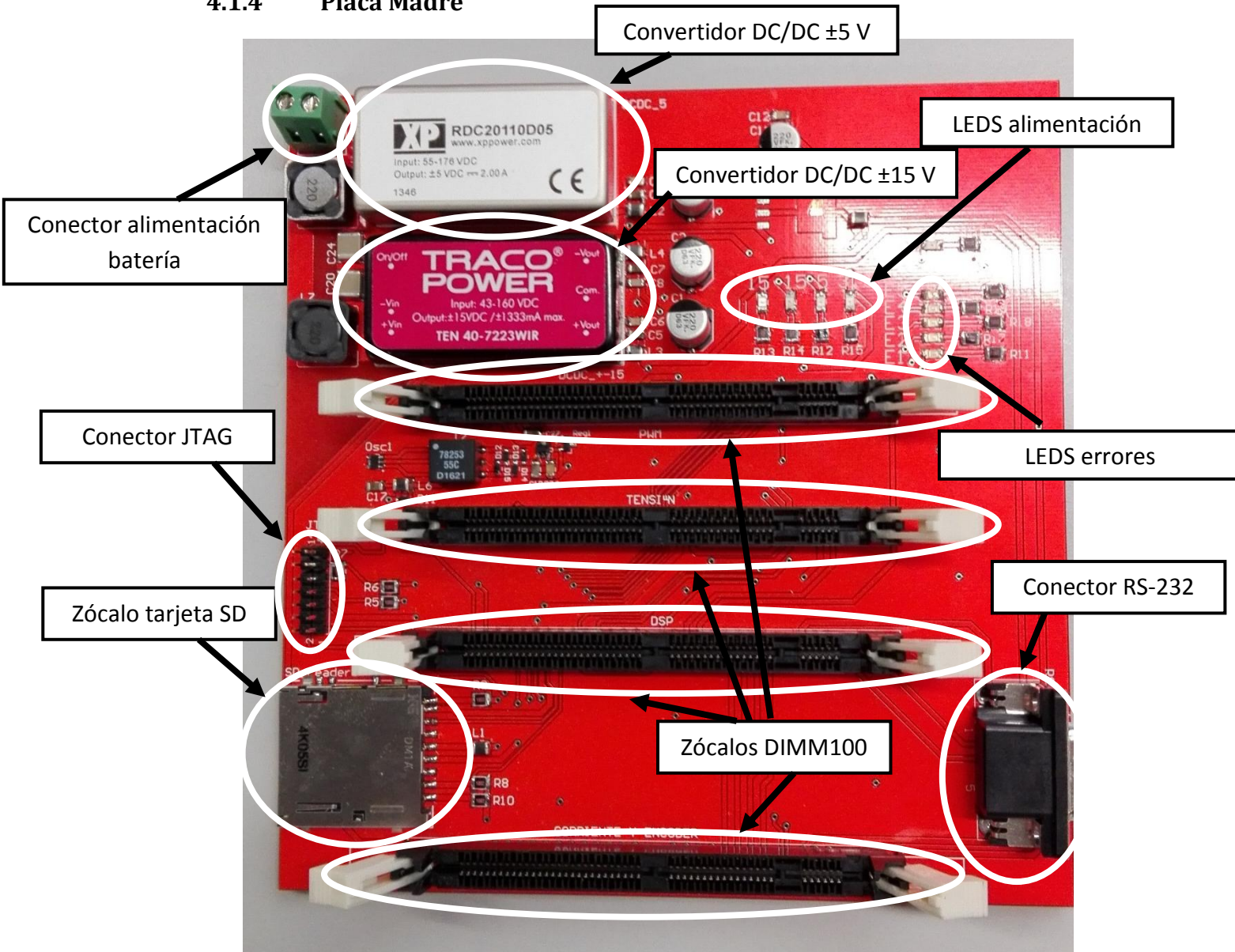


Fig. 53 Fotografía de la parte 'Top' de la placa madre

#### 4.1.5 Placa Madre con placas insertadas

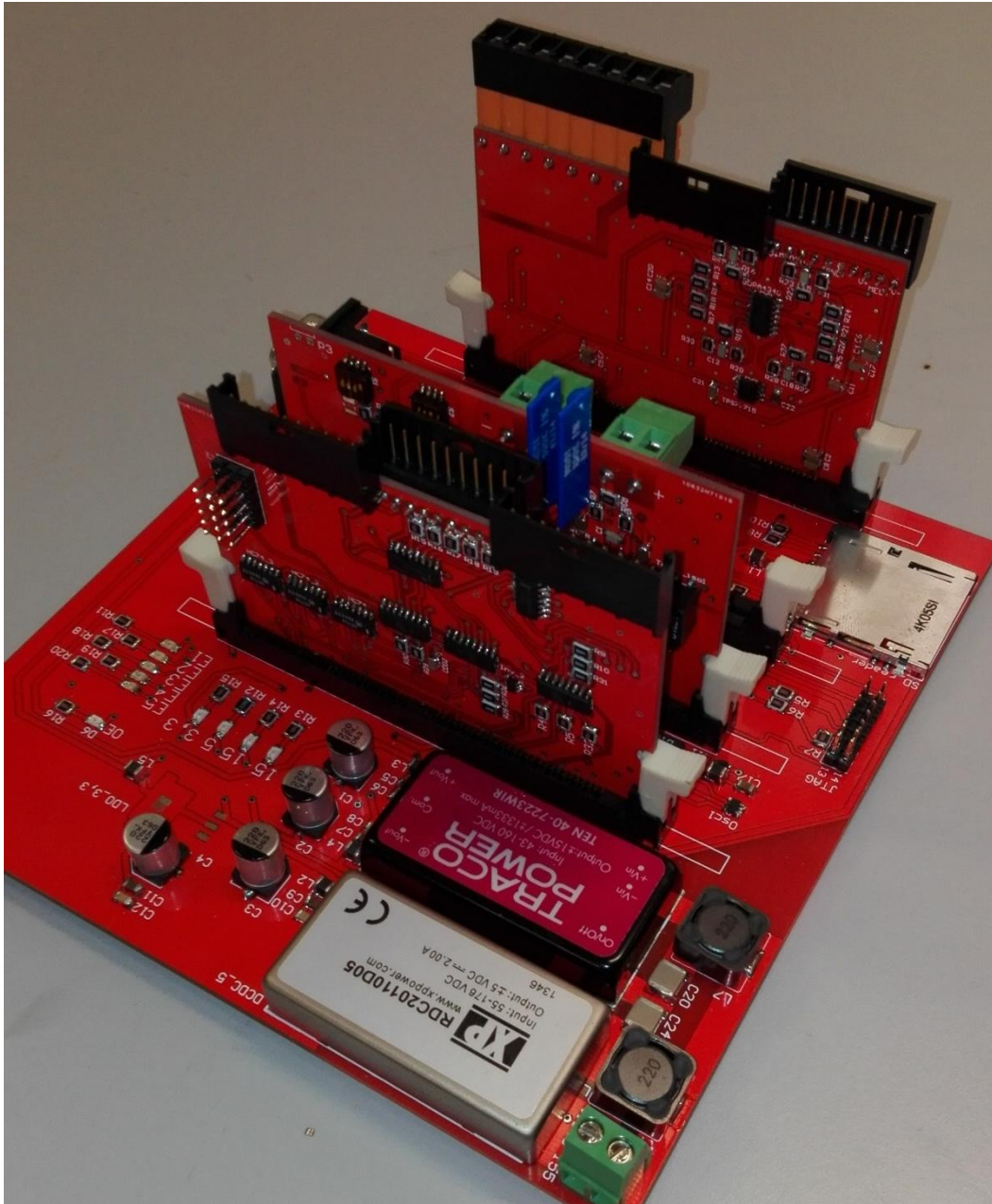


Fig. 54 Fotografía de la placa madre con las placas de Corriente y Encoder, PWM y Tensión insertadas

## 4.2 Problemas encontrados

En este subapartado se mencionarán los problemas encontrados durante la evaluación final del sistema, cuáles han sido la causa de los mismos y que solución se ha planteado para resolverlo.



1. **Una pista del driver CAN estaba flotante.** Esto se debe a que uno de los pines del bus CAN (Concretamente el pin  $R_s$ ) inicialmente iba a estar conectado a uno de los pines GPIO del DSP.

Este pin se utiliza para controlar la pendiente de cambio de pulso de salida del mismo driver en función de la resistencia que conecte este pin a GND. Si se activa una señal de tensión positiva en este pin, el driver entra en modo bajo consumo.

Puesto que, por simplicidad del control, se decidió suprimir este control, este pin debería estar conectado a tierra. El problema surgió cuando, al modificar los esquemáticos, se pasó por alto actualizar las PCBs, quedando las antiguas pistas presentes en la PCB y flotantes.

Para solucionarlo, se ha conectado un hilo de estaño que une este pin con un pin de tierra genérico. En la Fig. 53 se muestra la solución adoptada.



Fig. 55 Fotografía de la solución adoptada para el driver CAN de la placa de Tensión

2. **La tierra de los errores estaba separada de la tierra aislada de la placa de PWM.** El diseño se planteó para que las señales de errores entrantes al sistema no compartieran la misma tierra que la del propio sistema. Esto planteaba un problema a la hora de evaluar el funcionamiento de la propagación de errores puesto que el circuito que llegaba hasta el diodo del optoacoplador no se cerraba.

Al utilizarse un par Darlington como intermediario entre el elemento generador de la señal de error y el nivel de tensión aislado de 5 V, el emisor de este par Darlington debía estar conectado a la misma tierra que la fuente de este nivel de tensión establece, de lo contrario, el par Darlington no queda polarizado. Esto resultaba en que el diodo del optoacoplador no quedaba polarizado al llegar la señal de error.

Para solucionarlo se ha tendido un hilo de estaño entre el pin de la tierra de los errores y la tierra de la señal de tensión aislada, convirtiéndolas en una misma.

**3. Errores de soldadura.** Los optoacopladores de la placa PWM y Corriente estaban soldados en el sentido inverso al que la placa solicita. Esto también se debe a que la referencia (usualmente un punto en la parte superior izquierda del integrado) que marca el pin nº 1 del integrado no era clara e generaba confusión.

Este problema se solventó desoldando los integrados y colocándolos en el orden adecuado.

**4. Pin OE flotante.** El pin OE está conectado directamente con uno de los pines GPIO del DSP. Si el DSP está desconectado o este pin no está determinado hacia algún valor (ya sea mediante pull-up o pull-down del propio DSP, o forzando un valor de salida a este pin), el mismo quedará flotante arrojando un valor aleatorio que podría ser interpretado como positivo por el sistema.

La solución pasa por configurar el DSP para que esto nunca suceda, o conectar una resistencia de pull-down para desactivar las salidas en caso de que no se ordene lo contrario.

# Capítulo 5: Conclusiones y Trabajos Futuros

---

**Este capítulo presenta unos últimos comentarios acerca del trabajo desarrollado. Unas conclusiones acerca del posible uso del mismo e implementaciones reales y posibles trabajos futuros dónde se cubran determinados aspectos no satisfechos o posible mejoras no implementadas.**

# 5. Conclusiones y Trabajos futuros

## 5.1 Trabajos Futuros

El proceso de diseño y adaptación de un sistema electrónico para un medio vehicular eléctrico no está definido como único, por lo que siempre existirán variantes con diversas mejoras entre unos y otros.

En este sistema aquí desarrollado, el espacio a ocupar por las placas era limitado, pero no un aspecto crítico. Por lo que la integración se realizó optimizando espacio, pero sin búsquedas intensivas de alternativas menos voluminosas. De ser necesario integrar este mismo sistema, pero en un espacio más reducido, podría contemplarse integrar el DSP en la placa madre como otro integrado más.

El sistema electrónico aquí elaborado está centrado en el control de del motor eléctrico bajo unas especificaciones que llegan de forma ajena al sistema. Una posible mejora sería la de integrar la misma interfaz de usuario en la que se generan las órdenes de control más básicas (acelerar, frenar, etc.).

Hay muchos aspectos que, de rediseñarse el proyecto, podrían incluir una serie de aspectos más actualizados. Por ejemplo, utilizar conectores de más fácil colocación y separación como el RJ-45, o utilizar protocolos de comunicación más actualizados que el asociado al conector RS-232 como el protocolo TCP/IP.

Otra serie de mejoras a incluir podrían catalogarse en el ámbito vehicular antes que el desarrollo del sistema electrónico de control del motor. Entre ellas se incluirán la de utilizar un freno regenerativo para el vehículo, sistemas de autodiagnóstico, etc.

Debido al carácter multidisciplinar de este trabajo, hay determinados aspectos que no se han tratado con la profundidad que podrían merecerse (Por ejemplo, análisis térmico del disipador, estudio y mejoras de ruido sobre las señales, diseño y producción de una envolvente eficiente...). Al ser un trabajo enfocado a los resultados, muchos aspectos han quedado sobredimensionados o no se han efectuado en su plenitud. Una futura división del trabajo en el rediseño de este equipo podría solventar estos aspectos, ya que la carga de cada trabajo sería más reducida y podría enfocarse en el tema que presenta.

## 5.2 Conclusión

La integración de los vehículos eléctricos en el mercado actual es un proceso lento, ya que cuesta vencer los más de 200 años que la industria automovilística lleva

invirtiendo en los motores térmicos. El trabajo aquí desarrollado no es más que una ínfima parte de las tareas que debe superar un vehículo de motorización puramente eléctrica.

El sistema desarrollado es un prototipo para evaluar el control de un vehículo eléctrico, por lo que hay muchos aspectos a mejorar y opciones que podrían resultar más atractivas para sistemas más enfocados en la producción en masa.

Igualmente, el sistema aquí desarrollado sirve como primera base para evaluar y testar el funcionamiento de un complejo de estas características. Partiendo de esta base, es seguro que se puede desarrollar un sistema electrónico más eficiente y completo.

También se espera que este trabajo pueda servir de futuras referencias a la hora de realizar sistemas electrónicos de características parecidas, contribuyendo a un avance colectivo de la implantación y desarrollo de vehículos eléctricos.

## 6. Bibliografía

1. **Texas Instruments.** TMS320F28335. *www.ti.com*. [En línea] Junio de 2007. [Citado el: 24 de Noviembre de 2014.] <http://www.ti.com/product/tms320f28335>.
2. olajedatos. [En línea] [Citado el: 4 de Noviembre de 2015.] [http://www.olajedatos.com/documentos/baterias\\_plomo.pdf](http://www.olajedatos.com/documentos/baterias_plomo.pdf).
3. **F.J.M.** electronicafacil. [En línea] 2004. [Citado el: 4 de Noviembre de 2015.] <http://www.electronicafacil.net/tutoriales/Baterias-Ni-Cd.php>.
4. Wikipedia. [En línea] 17 de Junio de 2015. [Citado el: 4 de Noviembre de 2015.] [https://es.wikipedia.org/wiki/Bater%C3%ADa\\_de\\_ion\\_de\\_litio](https://es.wikipedia.org/wiki/Bater%C3%ADa_de_ion_de_litio).
5. **Semikron.** Semikron . [En línea] 9 de Mayo de 2006. [Citado el: 2015 de noviembre de 21.] <http://www.semikron.com/dl/service-support/downloads/download/semikron-datasheet-skm100gb063d-22890040>.
6. **IXYS.** *www.farnell.com*. [En línea] [Citado el: 14 de 11 de 2015.] <http://www.farnell.com/datasheets/42429.pdf>.
7. **Graovac, Dusac, Pürschel, Marco y Kiep, Andreas.** *MOSFET Power Losses Calculation using the datasheet parameters*. Neubiberg, Alemania : Infineon Technologies AG 2006, 2006.
8. **Graovac, Dusan y Pürschel, Marco.** *IGBT Power Losses Calculation using the data-sheet parameters*. Neubiberg, Alemania : Infineon Technologies AG, 2009.
9. **Texas Instruments.** SN6501. *www.ti.com*. [En línea] Febrero de 2012. [Citado el: 22 de Noviembre de 2015.] <http://www.ti.com/lit/ds/symlink/sn6501.pdf>.
10. —. F28335-HWDevPkg-controlCARD schematics,BOM,pin-out table,Gerber files 2.0 (Rev. C) . [En línea] 7 de Julio de 2010. [Citado el: 20 de Diciembre de 2015.] <http://www.ti.com/general/docs/lit/getliterature.tsp?baseLiteratureNumber=spr102&fileType=zip>.
11. **Energymicro.** FAT on SD card. [En línea] 05 de mayo de 2013. [Citado el: 20 de 12 de 2015.] [www.energymicro.com](http://www.energymicro.com).
12. **DDK Ltd.** *www.ddknet.co.jp*. [En línea] [Citado el: 16 de Diciembre de 2015.] [http://www.ddknet.co.jp/English/products/print/card\\_edge/DMM100/DMM100\\_ENG.pdf](http://www.ddknet.co.jp/English/products/print/card_edge/DMM100/DMM100_ENG.pdf).

13. **Texas Instruments.** [www.ti.com](http://www.ti.com). [En línea] [Citado el: 20 de Diciembre de 2015.]  
[ftp://ftp.ti.com/pub/dml/DMLrequest/Christy\\_FTP-10-30-12/controlSUITE/development\\_kits/~ExperimentersKits/ExperimentersKit-HWdevPkg/USBDockingStation\\_Schematic%20%5BR3%5D.pdf](ftp://ftp.ti.com/pub/dml/DMLrequest/Christy_FTP-10-30-12/controlSUITE/development_kits/~ExperimentersKits/ExperimentersKit-HWdevPkg/USBDockingStation_Schematic%20%5BR3%5D.pdf).

**Trabajo de Fin de Máster**  
Máster en Ingeniería Industrial

**Desarrollo de sistema electrónico de control  
de un variador de cinco fases para vehículo  
eléctrico CROSS RIDER**

**ANEXOS**

Autor:

Pablo Montero Robina

Tutor:

Federico J. Barrero García

Ignacio González Prieto

Departamento de Ingeniería Electrónica

Escuela técnica superior de Sevilla

Universidad de Sevilla

Sevilla, 2016





# Anexos

## 1. Footprints

### 1.1 Placa Corriente y encoder

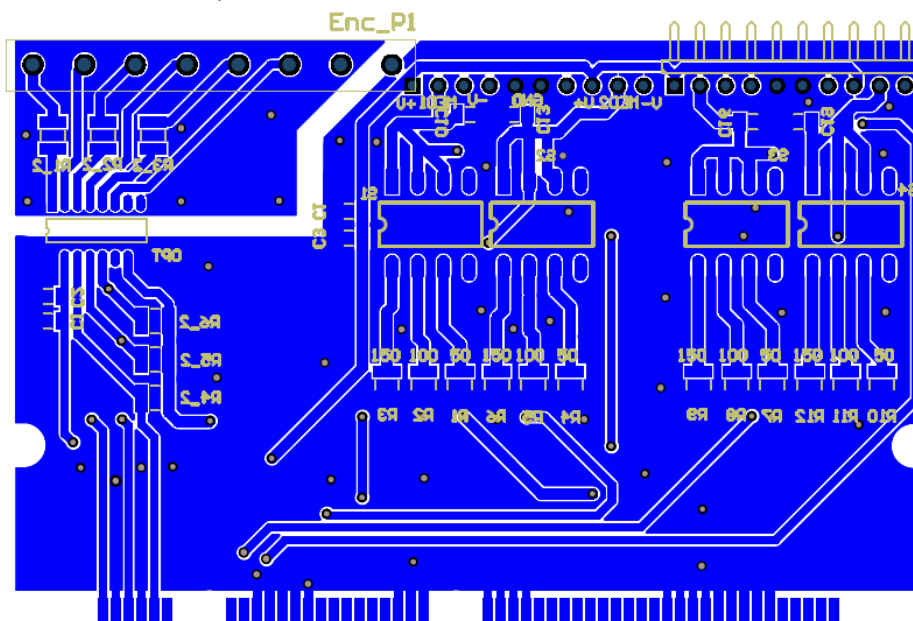


Fig. 1 'Bottom' Placa Corriente y encoder

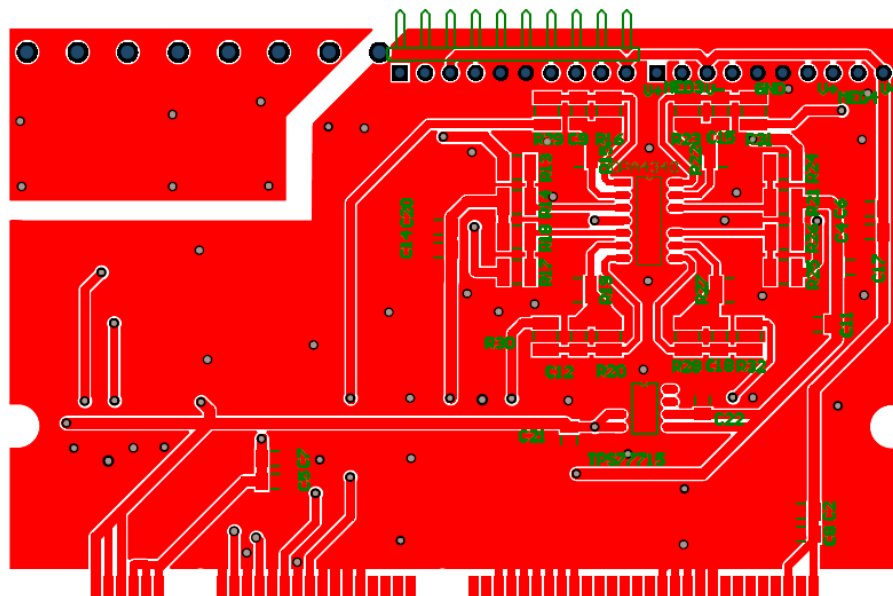


Fig. 2 'Top' Placa Corriente y encoder

## 1.2 Placa PWM

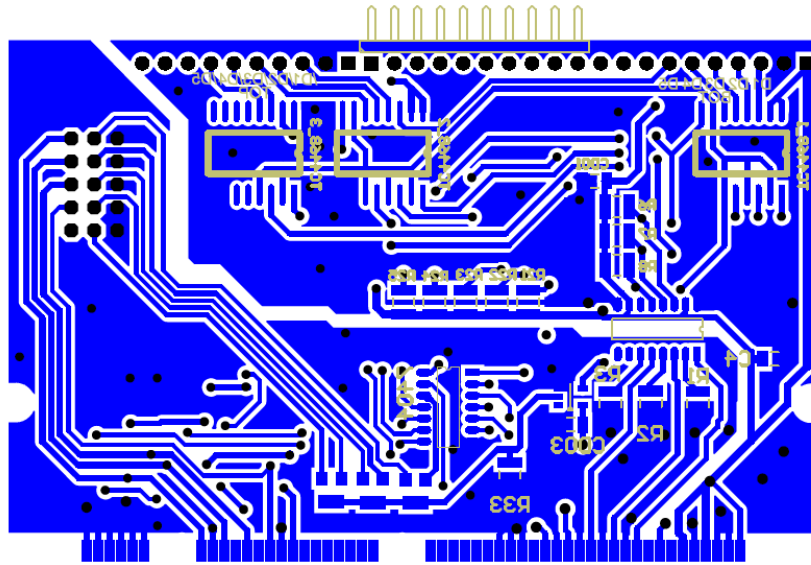


Fig. 3 'Bottom' Placa PWM

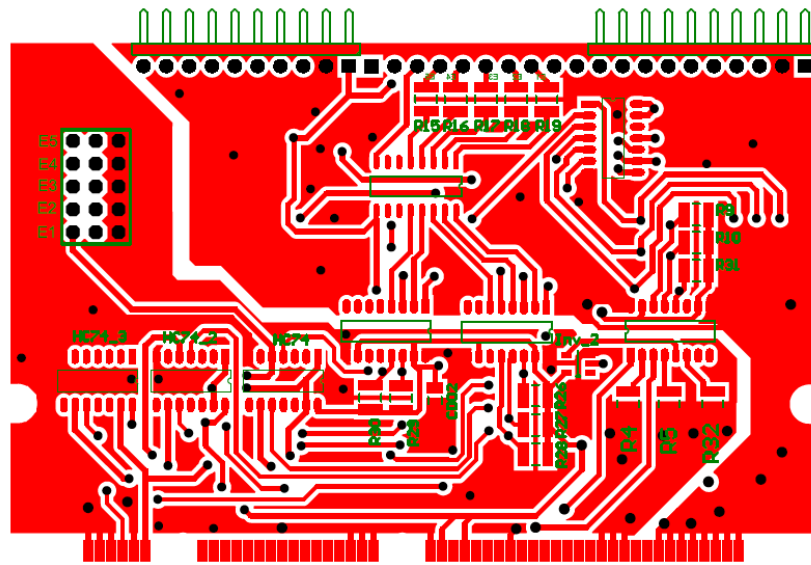
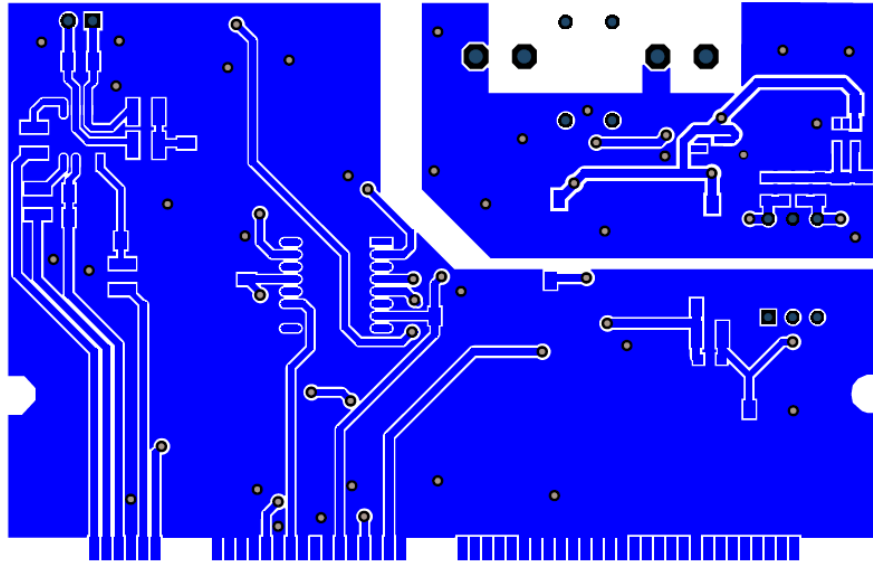
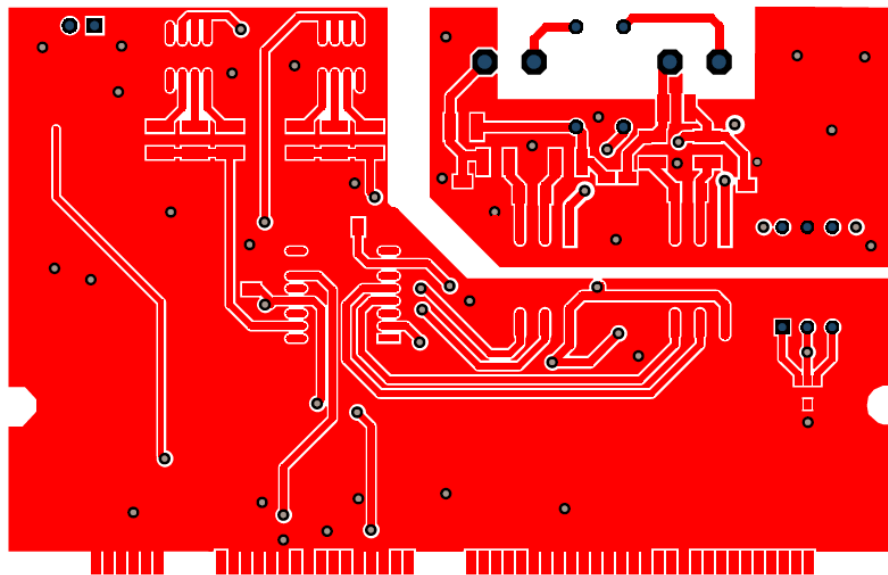


Fig. 4 'Top' Placa PWM

### 1.3 Placa Tensión



*Fig. 5 'Bottom' Placa tensión*



*Fig. 6 'Top' Placa tensión*



## 1.5 Placa Drivers

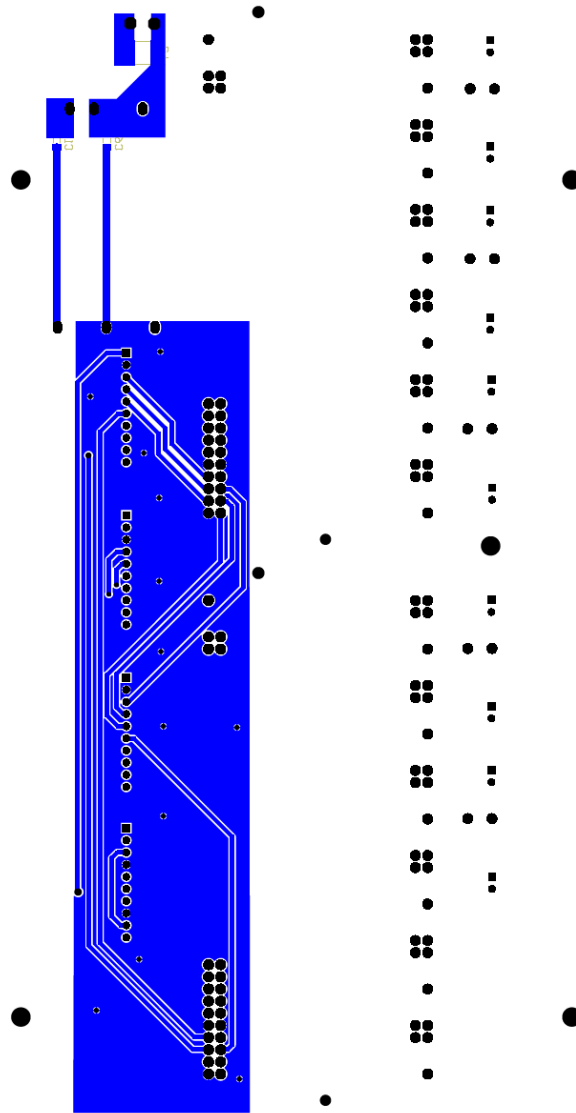


Fig. 9 "Bottom" placa drivers

## 1.6 Placa Sensores

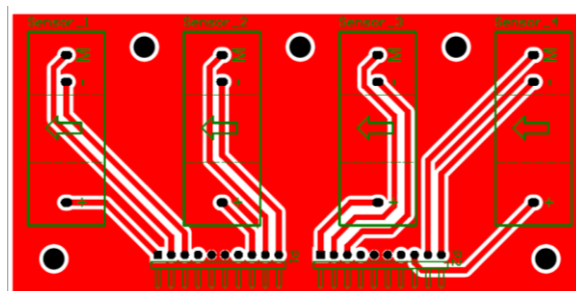


Fig. 11"Top" Placa sensores de corriente

## 2. Rutado de pines entre placas y zócalo

En este capítulo se expondrán los pines de cada placa diseñada y la funcionalidad asociada a cada uno de ellos. Los pines se nombrarán desde A1 hasta A50 para la cara superior ('Top') y desde B1 hasta B50 para la cara inferior ('Bot'). En la figura 12 se muestra la equivalencia entre los pines y el 'footprint' DIMM 100.



Fig. 12 Cara superior ('Top') de la 'Control Card' De Texas Instruments

### 2.1 Placa Tensión

Tabla 1 Pines de la Placa Tensión

A1	GND	A17	-	A33	GND
A2	GND	A18	GND	A34	GND
A3	GND	A19	GND	A35	GND
A4	GND	A20	GND	A36	GND
A5	GND	A21	-	A37	GND
A6	GND	A22	-	A38	-
A7	-	A23	-	A39	-
A8	GND	A24	-	A40	GND
A9	GND	A25	-	A41	-
A10	GND	A26	-	A42	-
A11	GND	A27	-	A43	-
A12	GND	A28	GND	A44	-
A13	-	A29	GND	A45	-
A14	GND	A30	GND	A46	-
A15	-	A31	GND	A47	-
A16	-	A32	GND	A48	-
				A49	-
				A50	-

B1	Mode	B17	- 15V	B33	GND
B2	R	B18	GND	B34	GND
B3	3,3 V	B19	15 V	B35	GND
B4	GND	B20	GND	B36	GND
B5	D	B21	5 V	B37	-
B6	-	B22	GND	B38	-
B7	GND	B23	-	B39	-
B8	GND	B24	-	B40	-
B9	GND	B25	-	B41	-
B10	GND	B26	-	B42	GND
B11	VO_1	B27	-	B43	-
B12	GND	B28	GND	B44	-
B13	VO_2	B29	GND	B45	-
B14	GND	B30	GND	B46	-
B15	-	B31	GND	B47	-
B16	GND	B32	GND	B48	-
				B49	-
				B50	-

- **'Mode'**: Pin de activación del modo 'Loopback'. Mantener a '1' para activar el modo autoescucha. Durante este modo, las salidas del driver al BUS se mantienen en alta impedancia y la entrada de datos al driver (D) es conectada con la salida de datos del driver (R). Esto permite realizar autodiagnósticos sin afectar al BUS de comunicaciones.
- **R**: Salida de datos del BUS CAN
- **D**: Entrada de datos al BUS CAN
- **VO\_1**: 'Voltage Output' de la tensión medida en el puerto 1 (P1)
- **VO\_2**: 'Voltage Output' de la tensión medida en el puerto 2 (P2)

## 2.2 Placa Corriente y Encoder

*Tabla 2 Pines Placa de Corriente y Encoder*

A1	3.3 V	A17	GND	A33	-
A2	3.3 V	A18	GND	A34	-
A3	3.3 V	A19	-	A35	-
A4	+15 V	A20	-	A36	-
A5	+15 V	A21	-	A37	-
A6	+15 V	A22	-	A38	GND
A7	GND	A23	-	A39	GND
A8	Out4	A24	-	A40	GND
A9	GND	A25	GND	A41	GND



A10	Out3	A26	GND	A42	GND
A11	GND	A27	GND	A43	-
A12	Out2	A28	GND	A44	-
A13	GND	A29	GND	A45	-
A14	Out1	A30	GND	A46	-
A15	GND	A31	GND	A47	-
A16	GND	A32	-	A48	- 15 V
				A49	-
				A50	- 15 V

B1	Enc_Out3	B17	-	B33	-
B2	GND	B18	-	B34	-
B3	Enc_Out2	B19	-	B35	-
B4	GND	B20	GND	B36	-
B5	Enc_Out1	B21	GND	B37	GND
B6	-	B22	GND	B38	GND
B7	-	B23	GND	B39	GND
B8	-	B24	GND	B40	GND
B9	-	B25	GND	B41	GND
B10	GND	B26	GND	B42	GND
B11	GND	B27	-	B43	GND
B12	GND	B28	-	B44	GND
B13	GND	B29	-	B45	GND
B14	-	B30	-	B46	-
B15	-	B31	-	B47	-
B16	-	B32	-	B48	-
				B49	-
				B50	-

- **Out4, Out3, Out2 y Out1:** Salidas de la etapa de amplificación de las corrientes medidas en el sistema.
- **Enc\_Out3, Enc\_Out2, Enc\_Out1:** Señales aisladas de los pines del encoder.

### 2.3 Placa PWM

A1	GND	A17	-	A33	-
A2	GND	A18	-	A34	-
A3	GND	A19	-	A35	-
A4	OE	A20	GND	A36	-
A5	GND	A21	GND	A37	-
A6	Check_error	A22	GND	A38	GND
A7	-	A23	GND	A39	GND
A8	-	A24	3.3 V	A40	GND

A9	-	A25	-	A41	-
A10	-	A26	3.3 V	A42	-
A11	-	A27	-	A43	GND_I
A12	-	A28	-	A44	GND_I
A13	-	A29	-	A45	GND_I
A14	-	A30	GND	A46	GND_I
A15	-	A31	-	A47	GND_I
A16	-	A32	-	A48	GND_I
				A49	GND_I
				A50	GND_I

B1	GND	B17	-	B33	D5
B2	GND	B18	-	B34	GND
B3	GND	B19	-	B35	D4
B4	GND	B20	-	B36	GND
B5	GND	B21	-	B37	D3
B6	GND	B22	-	B38	GND
B7	E5	B23	-	B39	D2
B8	GND	B24	-	B40	GND
B9	E4	B25	-	B41	D1
B10	-	B26	-	B42	-
B11	E3	B27	-	B43	GND_I
B12	-	B28	-	B44	-
B13	E2	B29	GND	B45	5 V_I
B14	GND	B30	GND	B46	GND_I
B15	E1	B31	GND	B47	5 V_I
B16	-	B32	-	B48	GND_I
				B49	GND_I
				B50	5 V_I

- **OE:** 'Output Enable' habilita los disparos. Esta señal se multiplica junto a los errores y las señales de los disparos en la etapa aislada de la placa antes de generar los disparos que irán hacia los drivers. Nivel alto para activar disparos
- **'Check Error':** Señal que resetea los errores almacenados en los biestables. Activo a nivel bajo. Durante el funcionamiento mantener siempre a nivel alto para capturar los errores.
- **GND\_I:** Tierra de la etapa aislada.
- **5V\_I:** Señal de 5 V de la etapa aislada.
- **E5, E4, E3, E2 y E1:** Errores capturados en los biestables del circuito externo. Estos errores se muestran por LEDs en la placa madre. Los jumpers disponibles en la placa no impiden que estas señales de error sigan mostrándose, por lo que deben seleccionarse también por software. Los jumpers impiden que los errores no seleccionados no multipliquen a los disparos en la etapa aislada.

- **D5, D4, D3, D2 y D1:** Señales de los disparos generadas desde el DSP. Estas señales están desdobladas en las salidas con sus negados, por lo que un '1' en esta señal 'Dx' se traduce en un '1' en la señal '/Dx' dibujada en la placa y un '0' en la señal 'Dx' dibujada también en la placa.

## 2.4 DSP

A1	3,3 V_Iso	A17	VO_2	A33	D
A2	RX_Iso	A18	OE	A34	E3
A3	-	A19	-	A35	E2
A4	-	A20	Mode	A36	E1
A5	-	A21	-	A37	GND
A6	GND_I	A22	-	A38	DI
A7	-	A23	D5	A39	SCLK
A8	GND	A24	D4	A40	EQEPA-1
A9	-	A25	-	A41	-
A10	GND	A26	D3	A42	-
A11	-	A27	GND	A43	-
A12	GND	A28	D2	A44	-
A13	-	A29	D1	A45	-
A14	GND	A30	Check_error	A46	-
A15	VO_1	A31	E5	A47	GND
A16	-	A32	E4	A48	TCK
				A49	TMS
				A50	EMU1

B1	3.3 V_Iso	B17	-	B33	R
B2	TX_Iso	B18	-	B34	-
B3	-	B19	-	B35	-
B4	-	B20	-	B36	-
B5	-	B21	-	B37	5 V
B6	GND_I	B22	-	B38	DO
B7	Out4	B23	-	B39	CS
B8	GND	B24	-	B40	EQUEPB-1
B9	Out3	B25	-	B41	EQUEPI-1
B10	GND	B26	-	B42	5 V
B11	Out2	B27	5 V	B43	-
B12	GND	B28	-	B44	-

B13	Out1	B29	-	B45	-
B14	GND	B30	-	B46	5 V
B15	-	B31	-	B47	TDI
B16	-	B32	5 V	B48	TDO
				B49	TRSTn
				B50	EMU0

- **3.3 V\_Iso:** Tensión de 3,3 V aislada generada por la 'CONTROL CARD' para el puerto RS-232.
- **GND\_I:** Tierra aislada generada por la 'CONTROL CARD' para el puerto RS-232.
- **RX\_ISO:** Terminal de lectura del puerto RS-232 de la Control Card
- **TX\_Iso:** Terminal de escritura del puerto RS-232 de la Control Card.
- **SCLK:** Reloj para comunicaciones (SPI) por puerto serie con la tarjeta SD
- **DO:** Datos de salida de la tarjeta SD (MISO)
- **DI:** Datos de entrada de la tarjeta SD. (MOSI)
- **CS:** 'Chip Select' de la tarjeta SD.
- **TMS, TDI, TRSTn, EMU1, EMU0 y TCK:** Pines asociados al puerto JTAG. Ver especificaciones en el datasheet de la 'CONTROL CARD'.
- **EQEPA-1:** Terminal de una de las señales del encoder conectada al pin dedicado del periférico descriptador de encoder del mismo nombre. Esta señal está conectada con la señal 'Enc\_Out3' de la placa de Corriente y Encoder.
- **EQEPB-1:** Terminal de una de las señales del encoder conectada al pin dedicado del periférico descriptador de encoder del mismo nombre. Esta señal está conectada con la señal 'Enc\_Out2' de la placa de Corriente y Encoder.
- **EQEPI-1:** Terminal de una de las señales del encoder conectada al pin dedicado del periférico descriptador de encoder del mismo nombre. Esta señal está conectada con la señal 'Enc\_Out1' de la placa de Corriente y Encoder.

### 3. Conectores de salida/entrada de cada placa

En este capítulo se mostrarán las funcionalidades de cada conector situado en cada placa. Todos estos pines están situados en la parte superior de cada placa.

#### 3.1 Placa Tensión

- **Conector P1:** Conector con entrada atornillable dónde se introducen el terminal positivo y negativo de la tensión a medir. La salida de la tensión medida se emite por la señal VO\_1.

- **Conector P2:** Conector con entrada atornillable dónde se introducen el terminal positivo y negativo de la tensión a medir. La salida de la tensión medida se emite por la señal VO\_2.
- **Conector P3:** Terminal de dos pines dónde se conecta los dos cables del Bus CAN (CANH y CANL). Ver especificaciones del integrado SN65HVD233.

### 3.2 Placa PWM

- **Conector con '/D1', '/D2', '/D3', '/D4', '/D5':** Este conector emite las señales de los disparos generadas desde el DSP. Mirando desde la cara dónde se observa la serigrafía de los disparos, los dos primeros pines a la izquierda son '5V\_I' y 'GND\_I' respectivamente. Los siguientes pines casan con lo expuesto en la serigrafía.
- **Conector con 'D1', 'D2', 'D3', 'D4' y 'D5':** Este conector emite las señales negadas de los disparos generadas desde el DSP. Mirando desde la cara dónde se observa la serigrafía de los disparos, los dos primeros pines a la izquierda son '5V\_I' y 'GND\_I' respectivamente. Los siguientes pines casan con lo expuesto en la serigrafía.
- **Conector con 'E1', 'E2', 'E3', 'E4' y 'E5':** Este conector recibe las señales de los errores desde un circuito externo. Mirando desde la cara dónde se observa la serigrafía de los errores, el tercer pin desde la izquierda corresponde con la tierra de la etapa aislada. El resto de pines casan con lo expuesto en la serigrafía.

### 3.3 Placa Corriente

- **Conector encoder:** El conector del encoder se trata del único conector de color naranja en la placa de Corriente con 8 terminales atornillables. Solo se utilizan los 6 primeros contando desde la esquina de la placa más cercana al terminal. Las señales del encoder se activan de forma pareada, eso quiere decir que es necesario disponer de 5 V en un terminal y su tierra asociada en el terminal consecutivo. Si la tierra de las 3 señales del encoder es común, basta con cortocircuitar los terminales 2,4 y 6 y conectarlos a la tierra.
- **Conectores de corriente:** Los conectores de los sensores de corriente son los conectores restantes en la placa de corriente y encoder. Se tratan de dos conectores de 10 terminales cada uno que siguen las indicaciones expuestas en la serigrafía de la cara en la que están colocados. A esta se añaden dos puntos de tierra correspondientes a los terminales intermedios. De esta forma,

contando desde el extremo opuesto al conector del encoder, las señales corresponderían de la siguiente forma:

- 1: - 15V
- 2: MED3
- 3: +15V
- 5: GND
- 6: GND
- 8: -15 V
- 9: MED4
- 10: +15 V

Repitiendo el mismo orden para el conector homólogo de la misma placa pero con las medidas 1 y 2.

### 3.4 Placa Drivers

- **Conector P1:** Es el conector que aparece en la placa de drivers más cercano al convertidor DC/DC. En este conector entran las señales de los disparos que activarán los Mosfets superiores del convertidor. Las características de cada pin están descritas en la serigrafía en la misma placa además de los 5 V aislados del primer pin (más cercano al DC/DC) que se transmiten al conector P20 para circuitos externos.
- **Conector P2:** Es el tercer conector de la placa de drivers. Es el homólogo al conector P2 con las excepciones de que las señales de disparo corresponden a la activación de los Mosfets inferiores del convertidor y de que el primer pin está flotante en esta placa.
- **Conector P18:** Es el conector que transmite los errores desde la placa de drivers hasta el sistema dónde se almacenan los errores y transmiten al DSP. Las características de los pines están expuestas en la serigrafía de la misma placa. Los errores 'E1\_output' y 'E2\_output' quedan reservados para errores generados por los mismos drivers. El resto de errores son provenientes de un circuito externo conectado al conector P20. Estas señales de errores se transmiten a la puerta de un par Darlington por lo que la corriente consumida por ellos es casi nula.

**Conector P20:** Este conector es el más alejado del convertidor DC/DC de la placa de drivers. En el sistema desarrollado en este trabajo este conector pueda quedar redundante. La idea de este conector es permitir la recepción de los 3 errores sobrantes por un circuito ajeno a la etapa de Drivers. Las características de los pines están expuestas en la misma serigrafía de la placa habiendo

habilitado 2 pines de 5 V y 2 pines de tierra aisladas de la etapa lógica del sistema (Limitado a 200 mA). Las señales de los errores deben ser activas a nivel bajo y con niveles de tensión comprendidos entre 5 y 15 V.

### 3.5 Placa Sensores

- **Conector P1 y P2:** Son los conectores que posee la placa de drivers. Visto desde la cara superior (la cara dónde están los componentes y no tiene cobre) las características de los 10 pines de cada conector siguen este orden.
  - **1:** +15 V
  - **2:** Med1
  - **3:** -15 V
  - **5 y 6:** GND (Conectado al plano de masa de la PCB; no tiene relevancia con los sensores)
  - **8:** +15 V
  - **9:** Med2
  - **10:** -15 V

Siendo el orden de izquierda a derecha. Las características de estos pines son extrapolables al segundo conector con la diferencia de que los pines de 'Med1' y 'Med2' corresponderán a los sensores restantes.

Cabe mencionar que las señales 'Medx' son señales en corriente emitidas por el sensor que requieren de un circuito de adaptación (Ver capítulos 2.5.2, 3.2.2 y 3.2.3 de la memoria del trabajo).

## F28335 controlCARD [R1.0] DIMM100 pin-out

V33D-ISO	1	51	V33D-ISO
ISO-RX-RS232	2	52	ISO-TX-RS232
	3	53	
	4	54	
	5	55	
GND_ISO	6	56	GND_ISO
ADCIN-B0	7	57	ADCIN-A0
GND	8	58	GND
ADCIN-B1	9	59	ADCIN-A1
GND	10	60	GND
ADCIN-B2	11	61	ADCIN-A2
GND	12	62	GND
ADCIN-B3	13	63	ADCIN-A3
GND	14	64	GND
ADCIN-B4	15	65	ADCIN-A4
	16	66	
ADCIN-B5	17	67	ADCIN-A5
GPIO-58 / MCLKR-A / XD21 (EMIF)	18	68	GPIO-59 / MFSR-A / XD20 (EMIF)
ADCIN-B6	19	69	ADCIN-A6
GPIO-60 / MCLKR-B / XD19 (EMIF)	20	70	GPIO-61 / MFSR-B / XD18 (EMIF)
ADCIN-B7	21	71	ADCIN-A7
GPIO-62 / SCIRX-C / XD17 (EMIF)	22	72	GPIO-63 / SCITX-C / XD16 (EMIF)
GPIO-00 / EPWM-1A	23	73	GPIO-01 / EPWM-1B / MFSR-B
GPIO-02 / EPWM-2A	24	74	GPIO-03 / EPWM-2B / MCLKR-B
GPIO-04 / EPWM-3A	25	75	GPIO-05 / EPWM-3B / MFSR-A / ECAP-1
GPIO-06 / EPWM-4A / SYNCI / SYNCO	26	76	GPIO-07 / EPWM-4B / MCLKR-A / ECAP-2
GND	27	77	+5V in
GPIO-08 / EPWM-5A / CANTX-B / ADCSOC-A	28	78	GPIO-09 / EPWM-5B / SCITX-B / ECAP-3
GPIO-10 / EPWM-6A / CANRX-B / ADCSOC-B	29	79	GPIO-11 / EPWM-6B / SCIRX-B / ECAP-4
GPIO-48 / ECAP5 / XD31 (EMIF)	30	80	GPIO-49 / ECAP6 / XD30 (EMIF)
GPIO-84	31	81	GPIO-85
GPIO-86	32	82	+5V in
GPIO-12 / TZ-1 / CANTX-B / MDX-B	33	83	GPIO-13 / TZ-2 / CANRX-B / MDR-B
GPIO-15 / TZ-4 / SCIRX-B / MFSX-B	34	84	GPIO-14 / TZ-3 / SCITX-B / MCLKX-B
GPIO-24 / ECAP-1 / EQEPA-2 / MDX-B	35	85	GPIO-25 / ECAP-2 / EQEPB-2 / MDR-B
GPIO-26 / ECAP-3 / EQEPI-2 / MCLKX-B	36	86	GPIO-27 / ECAP-4 / EQEPS-2 / MFSX-B
GND	37	87	+5V in
GPIO-16 / SPISIMO-A / CANTX-B / TZ-5	38	88	GPIO-17 / SPISOMI-A / CANRX-B / TZ-6
GPIO-18 / SPICLK-A / SCITX-B	39	89	GPIO-19 / SPISTE-A / SCIRX-B
GPIO-20 / EQEPA-1 / MDX-A / CANTX-B	40	90	GPIO-21 / EQEPB-1 / MDR-A / CANRX-B
GPIO-22 / EQEPS-1 / MCLKX-A / SCITX-B	41	91	GPIO-23 / EQEPI-1 / MFSX-A / SCIRX-B
GPIO-87	42	92	+5V in
GPIO-28 / SCIRX-A / Resv / TZ5	43	93	GPIO-29 / SCITX-A / Resv / TZ6
GPIO-30 / CANRX-A	44	94	GPIO-31 / CANTX-A
GPIO-32 / I2CSDA / SYNCI / ADCSOCA	45	95	GPIO-33 / I2CSCL / SYNCO / ADCSOCA
GPIO-34 / ECAP1 / XREADY (EMIF)	46	96	+5V in
GND	47	97	TDI
TCK	48	98	TDO
TMS	49	99	TRSTn
EMU1	50	100	EMU0