

Trabajo Fin de Grado
Grado en Ingeniería Aeroespacial

Efectos parásitos en condensadores de filtros EMI

Autor: Lucia Catalá Camargo

Tutor: Joaquín Bernal Méndez

Dep. de Física Aplicada III
Escuela Técnica Superior de Ingeniería
Universidad de Sevilla

Sevilla, 2015



Trabajo Fin de Grado
Grado en Ingeniería Aeroespacial

Efectos parásitos en condensadores de filtros EMI

Autor:

Lucia Catalá Camargo

Tutor:

Joaquín Bernal Méndez

Profesor titular

Dpto. Física Aplicada III

Escuela Técnica Superior de Ingeniería

Universidad de Sevilla

Sevilla, Julio 2015

Índice

1. Introducción	13
2. Condensador eléctrico: Descripción y fundamentos	15
3. Modelo equivalente del condensador	17
4. PLACA 1: Longitud de las pistas y capacidad de los condensadores.....	25
4.1. Objetivo	25
4.2. Diseño.....	25
4.3. Fabricación	28
4.4. Medidas.....	30
○ LONGITUD DE LAS PISTAS	30
○ VALORES DE CAPACIDAD.....	34
4.5. Obtención y análisis del modelo	37
5. PLACA 2: Dieléctricos	41
5.1. Objetivo	41
5.2. Diseño.....	41
5.3. Fabricación	45
5.4. Medidas.....	47
5.5. Obtención y análisis del modelo	50
6. PLACA 3: Empaquetamiento	53
6.1. Objetivo	53
6.2. Diseño.....	53
6.3. Fabricación	54
6.4. Medidas.....	56
6.5. Obtención y análisis del modelo	59

7.	PLACA 4: Cancelación de la inductancia parásita.....	63
7.1.	Objetivo.....	63
7.1.	Desarrollo teórico.....	63
7.2.	Diseño.....	67
7.3.	Fabricación	70
7.4.	Medidas.....	72
8.	PLACA 5: Cancelación de la inductancia parásita con dos condensadores	77
8.1.	Objetivo.....	77
8.2.	Desarrollo teórico.....	77
8.3.	Diseño.....	80
8.4.	Fabricación	81
8.5.	Medidas.....	84
9.	Conclusiones.....	89
10.	Bibliografía.....	93

Índice de figuras

Figura 1.1 – Analizador de espectros con generador de tracking EMI TEST RECEIVER R&S ESL6	14
Figura 2.1 – Condensador ideal	15
Figura 3.1 – Modelo equivalente 1.....	17
Figura 3.2 – Modelo equivalente 2.....	18
Figura 3.3 – Modelo del filtro EMI ideal y real	20
Figura 3.4 – Ganancias de inserción del filtro EMI ideal (verde) y real (rojo).....	20
Figura 3.5 – Modelo del circuito completo en f_R	21
Figura 3.6 – Modelo equivalente con resistencia en paralelo	22
Figura 4.1 – Esquemático de la placa 1	26
Figura 4.2 – Diseño PCB de la placa 1.....	27
Figura 4.3 – Fabricación placa 1: TOP.....	29
Figura 4.4 – Fabricación placa 1: BOTTOM.....	29
Figura 4.5 – Medidas placa 1: Todos los condensadores de 1nF con longitud de pista variable. C1 (azul), C2 (negro), C3 (verde), C4 (rosa) y C5 (turquesa).....	31
Figura 4.6 – Asociación de inductancias en paralelo.....	33
Figura 4.7 – Inductancia en función de la longitud de pista	33
Figura 4.8 – Medidas placa 1: VALORES. C6 (azul), C7 (negro), C8 (verde), C9 (rosa) y C10 (turquesa).	35
Figura 4.9 – Frecuencia de resonancia en función de la capacidad. Escala logarítmica	36
Figura 4.10 – Modelo equivalente en PSpice del circuito que contiene el condensador C1	38
Figura 4.11 – Simulación placa 1: PISTAS. C1 (azul), C2 (rojo), C3 (verde), C4 (rosa) y C5 (turquesa).	38
Figura 4.12 – Simulación placa 1: VALORES. C6 (azul), C7 (rojo), C8 (verde), C9 (turquesa) y C10 (rosa).	39
Figura 5.1 – Esquemático de la placa 2	41
Figura 5.2 – Diseño PCB de la placa 2.....	42
Figura 5.3 – Condensador electrolítico	43
Figura 5.4 – Condensador multicapa cerámico	44
Figura 5.5 – Condensador de película plástica	45

Figura 5.6 – Fabricación placa 2: TOP	46
Figura 5.7 – Fabricación placa 2: BOTTOM.....	46
Figura 5.8 – Medidas placa 2: DIELECTRICOS. C1 (azul), C2 (negro), C3 (verde), C4 (rosa) y C5 (turquesa).	47
Figura 5.9 – Simulación placa 2. C1 (azul), C2 (rojo), C3 (verde), C4 (turquesa) y C5 (rosa).....	50
Figura 6.1 – Esquemático de la placa 3	53
Figura 6.2 – Diseño PCB de la placa 3.....	54
Figura 6.3 – Fabricación placa 3: TOP	56
Figura 6.4 – Fabricación placa 3: BOTTOM.....	56
Figura 6.5 – Medidas placa 3: 100nF EMPAQUETAMIENTO. C1(azul), C5(negro).	57
Figura 6.6 – Medidas placa 3: 10nF EMPAQUETAMIENTO. C2(azul),C6(negro).	57
Figura 6.7 – Medidas placa 3.: 1nF EMPAQUETAMIENTO. C3(azul), C7(negro).	57
Figura 6.8 – Medidas placa 3: 100pF EMPAQUETAMIENTO. C4(azul),C8(negro).	57
Figura 6.9 – Simulación placa 3, 100nF. C1 (verde), C5(rosa).	60
Figura 6.10 – Simulación placa 3, 10nF. C2(verde), C6(rosa).	60
Figura 6.11 – Simulación placa 3, 1nF. C3(verde), C7(rosa).	61
Figura 6.12 – Simulación placa 3, 100pF. C4(verde), C8(rosa).	61
Figura 7.1 – Layout típico de un filtro	63
Figura 7.2 – Esquemático típico de un filtro.....	64
Figura 7.3 – Esquemático de un filtro a partir del modelo equivalente en T.....	64
Figura 7.4 – Layout alternativo de un filtro	65
Figura 7.5 – Esquemático de un filtro con acoplamiento de inductancias	65
Figura 7.6 – Gráfica teórica de la comparativa de filtros	66
Figura 7.7 – Gráfica comparativa de filtros en simulación.....	66
Figura 7.8 – Modelo del filtro con y sin inductancias acopladas en PSpice	67
Figura 7.9 – Esquemático de la placa 3	68
Figura 7.10 – Diseño PCB de la placa 4.....	69
Figura 7.11 – Rediseño de la parte derecha de la placa 4.....	69
Figura 7.12 – Fabricación placa 4: TOP	71
Figura 7.13 – Fabricación placa 4: BOTTOM.....	72
Figura 7.14 – Fabricación placa 4 bis: TOP	72

Figura 7.15 – Fabricación placa 4 bis: BOTTOM	72
Figura 7.16 – Medidas placa 4: 10nF. Condensadores con una pista lateral. C1 (negro), C2 (verde), C3 (azul) y C4 (rosa).	73
Figura 7.17 – Medidas placa 4 bis: 10nF. Condensadores con dos pistas laterales. C1 (azul), C9 (negro), C10 (verde) y C11 (rosa).	75
Figura 8.1 – Modelo del filtro con dos condensadores	78
Figura 8.2 – Esquemático básico del filtro con dos condensadores	78
Figura 8.3 – Modelo del filtro de dos condensadores en paralelo y esquema eléctrico del mismo	79
Figura 8.4 – Modelo del filtro de dos condensadores en antiparalelo y esquema eléctrico del mismo	79
Figura 8.5 – Esquemático de la placa 5	80
Figura 8.6 – Diseño PCB de la placa 5.....	81
Figura 8.7 – Fabricación placa 5: TOP.....	83
Figura 8.8 – Fabricación placa 5: BOTTOM.....	83
Figura 8.9 – Medidas placa 5: 2 x 4.7nF paralelos. 1 (azul), 2 (rojo), 3 (verde), 4 (negro) y 5 (rosa)	84
Figura 8.10 – Medidas placa 5: 2 x 4.7nF. C11+C12 (azul), C13+C14 (negro), C15+C16 (verde), C17+C18 (rosa) y C19+C20 (rojo)	86

Índice de tablas

Tabla 3.1 – Valores utilizados en la simulación del filtro EMI ideal y real	20
Tabla 4.1 – Propiedades de las pistas y condensadores de la placa 1	27
Tabla 4.2 – Relación de componentes de la placa 1	28
Tabla 4.3 – Relación de colores de la Figura 4.5	31
Tabla 4.4 – Valores de resonancia de la placa 1: PISTAS.....	32
Tabla 4.5 – Elementos parásitos de la placa 1: PISTAS.....	32
Tabla 4.6 – Relación de colores de la Figura 4.8	35
Tabla 4.7 – Valores de resonancia de la placa 1: VALORES	36
Tabla 4.8 – Elementos parásitos de la placa 1: VALORES.....	37
Tabla 5.1 – Componentes de la placa 2.....	45
Tabla 5.2 – Relación de colores de la Figura 5.8	48
Tabla 5.3 – Valores de resonancia de la placa 2.....	49
Tabla 5.4 – Elementos parásitos de la placa 2.....	49
Tabla 6.1 – Componentes de la placa 3.....	55
Tabla 6.2 – Relación de colores de las Figura 6.5, 6.6, 6.7 y 6.8	58
Tabla 6.3 – Valores de resonancia de la placa 3.....	58
Tabla 6.4 – Elementos parásitos de la placa 3.....	59
Tabla 7.1 – Componentes de la placa 4.....	70
Tabla 7.2 – Componentes de la placa 4 bis	71
Tabla 7.3 – Relación de colores de la Figura 7.16	73
Tabla 7.4 – Valores de resonancia de la placa 4 (C=10nF)	74
Tabla 7.5 – Elementos parásitos de la placa 4 (C=10nF)	74
Tabla 7.6 – Relación de colores de la Figura 7.17	75
Tabla 7.7 – Valores de resonancia de la placa 4 bis (C=10nF).....	76
Tabla 7.8 – Elementos parásitos de la placa 4 bis (C=10nF).....	76
Tabla 8.1 – Componentes de la placa 5.....	82
Tabla 8.2 – Relación de colores de la Figura 8.9 y descripción de los circuitos	85
Tabla 8.3 – Valores de resonancia de la placa 5 (C=2x4.7nF paralelos).....	85
Tabla 8.4 – Elementos parásitos de la placa 5 (C=2x4.7nF paralelos).....	85

Tabla 8.5 – Relación de colores de la Figura 8.10	87
Tabla 8.6 – Valores de resonancia de la placa 5 (C=2x4.7nF antiparalelos)	87
Tabla 8.7 – Elementos parásitos de la placa 5 (C=2x4.7nF antiparalelos)	87

1. Introducción

En este trabajo se estudia el efecto de la inductancia parásita existente en un filtro paso de baja sencillo compuesto por un condensador que conecta una línea activa con el camino de retorno de las corrientes en un circuito electrónico. Este tipo de filtro se denomina con frecuencia *shunt capacitor filter* en la literatura en inglés, y es muy común por su sencillez y bajo coste. En este trabajo estudiaremos el efecto que sobre las prestaciones del filtro tiene la inductancia parásita, identificaremos los parámetros fundamentales que determinan el valor de esta frecuencia parásita y describiremos algunas técnicas de diseño que permiten disminuir el valor y la influencia de la inductancia parásita en la respuesta del filtro.

Antes de centrarnos en la descripción en los diferentes experimentos que se llevarán a cabo, incluiremos una explicación acerca de los fundamentos del condensador eléctrico, una base que facilitará la comprensión del resto del trabajo. A continuación estableceremos un modelo de circuitos para el filtro, que se utilizará a lo largo de los experimentos.

En los primeros experimentos estudiaremos la dependencia de la inductancia parásita con distintos parámetros de diseño del filtro como longitud de la pista de retorno, la capacidad del condensador, el tipo de dieléctrico y el encapsulado. Esta primera parte seguirá las pautas marcadas por la memoria de experimentos “Understanding Electromagnetic Effects”, Frits J.K. Buesink, Universidad de Twente, 2009. Este trabajo se utilizará en adelante como guía básica, añadiendo los cambios necesarios con objeto de completar los experimentos y las explicaciones teóricas.

La segunda parte de este trabajo, compuesta por los dos últimos experimentos, introduce técnicas de diseño novedosas orientadas a disminuir la inductancia parásita en filtros *shunt capacitor* con condensadores de montaje superficial que constituyen una aportación original en el campo de la compatibilidad electromagnética. Se pretende encontrar y demostrar una vía fácil de minimizar la inductancia parásita sin tener la necesidad de añadir ningún nuevo elemento al filtro, haciendo uso exclusivamente de la geometría y disposición de las pistas y los condensadores en la tarjeta. Se realizarán dos placas: en la primera se aplicaran estas técnicas a filtros con un único condensador y en la segunda se estudiará su aplicación y las ventajas que se obtienen para filtros compuestos por dos condensadores en paralelo.

El desarrollo de todos los experimentos seguirá un hilo común: inicialmente se realizará el diseño de la tarjeta (también denominada PCB por las siglas de “*Printed Circuit Board*”) haciendo uso del software “Altium Designer”. A partir de los archivos generados se imprimen las pistas en las tarjetas en fabricación y los componentes se

suelدان de forma manual. Una vez finalizadas las tarjetas se realizará para cada uno de los circuitos o filtros un análisis de su respuesta en frecuencia. Para ello utilizaremos un receptor EMI (EMI TEST RECEIVER R&S ESL6 (9KHz-6GHz)) trabajando en modo analizador de espectros con generador de tracking. Una imagen del analizador de espectros utilizado se muestra en la *Figura 1.1*.



Figura 1.1 – Analizador de espectros con generador de tracking EMI TEST RECEIVER R&S ESL6

Este analizador de espectros nos permitirá generar gráficas de la ganancia de inserción o magnitud del coeficiente de transmisión S_{21} de cada uno de los filtros fabricados. Las curvas experimentales así obtenidas se contrastarán con valores de simulación para verificar la corrección del modelo de circuitos del filtro. Por último, se expondrán las conclusiones extraídas del análisis de cada filtro o conjunto de filtros estudiados.

2. Condensador eléctrico: Descripción y fundamentos

Un condensador es un componente pasivo que tiene la capacidad de almacenar una carga eléctrica o energía y suministrarla en un momento apropiado durante un espacio corto de tiempo.

Está formado por dos placas conductoras próximas entre sí, de forma arbitraria, aislada una de la otra por un material aislante polarizable o dieléctrico. El hecho de que el dieléctrico sea aislante significa que no permite que las cargas que llegan hasta el condensador lo atraviesen. Sin embargo, el hecho de ser un material polarizable indica que sus moléculas al estar en un campo eléctrico se orientan en forma de dipolos, de modo que el extremo negativo de cada dipolo se ve atraído por la placa cargada positivamente y viceversa.

Un condensador ideal viene caracterizado por la constante de capacidad o capacitancia C , que viene definida por la relación existente entre el valor absoluto de la carga almacenada en una de las placas conductoras y la diferencia de potencial entre una placa y la otra.

$$C = \frac{Q}{V} = \frac{Q_1}{V_1 - V_2} = \frac{Q_2}{V_2 - V_1} \quad [2.1]$$

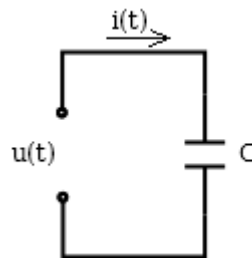


Figura 2.1 – Condensador ideal

El comportamiento del condensador ideal que se muestra en la *Figura 2.1* viene dado por la ecuación diferencial siguiente:

$$i(t) = \frac{dQ(t)}{dt} = C \frac{du(t)}{dt} \quad [2.2]$$

Es decir, si el condensador está sometido a un voltaje alterno existe una corriente que atraviesa el condensador en cada instante de tiempo.

Trabajando en corriente alterna (CA) el condensador ideal ofrece una resistencia al paso de la corriente, reactancia capacitiva, cuyo valor viene dado por:

$$X_c = \frac{1}{\omega C} \quad [2.3]$$

Siendo,

$$\omega = 2\pi * f \quad [2.4]$$

De esta forma vemos como la impedancia del condensador es función de la frecuencia de la señal que circula a través de él. Cuanto mayor sea esta frecuencia, menor será la impedancia del condensador y mayor será por tanto la intensidad que circula por el condensador para una amplitud dada del voltaje.

En corriente continua (DC) un condensador se comporta como un circuito abierto en cuanto se alcanza el régimen permanente. Como se ha visto, la impedancia del condensador es inversamente proporcional a la frecuencia o pulsación, por tanto, si la frecuencia es nula puesto que nos encontramos en corriente continua, la impedancia tenderá a infinito. Esto se materializa como un circuito abierto.

3. Modelo equivalente del condensador

Un modelo equivalente de un elemento de circuito cualquiera es un modelo basado en un conjunto de componentes ideales conectados de tal forma que se asemeja, en mayor o menor medida, al comportamiento real del mismo.

La utilización de uno u otro modelo depende en gran medida de la exactitud que sea necesaria en los estudios o experimentos a realizar. Se analizarán a continuación diferentes modelos equivalentes al condensador real, de diferentes exactitudes en su comportamiento, para poder seleccionar aquel que proporciona una aproximación suficiente para el proyecto en desarrollo.

En el primer modelo, que será más adelante el utilizado en nuestros análisis, se incorporan como elementos parásitos del condensador:

- Resistencia en serie (ESR)
- Inductancia en serie (ESL)

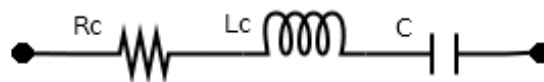


Figura 3.1 – Modelo equivalente 1

La resistencia incorporada en este modelo es causa de la no idealidad de los elementos que forman parte de nuestro sencillo circuito. Idealmente, tanto el condensador como la pista presentarían una resistencia nula al paso de la corriente. Sin embargo, sabemos que todo material presenta una resistividad, que puede ser muy pequeña pero no totalmente nula. Esta propiedad se intenta reflejar en la resistencia en serie del modelo que aúna la resistencia presentada por el condensador y la presentada por la pista.

La inductancia parásita que se muestra es resultado de la autoinducción provocada por el simple hecho de tener un circuito cerrado. Según la Ley de Ampère, una corriente eléctrica crea un campo magnético a su alrededor y por la Ley de Faraday sabemos que cuando el flujo magnético que atraviesa un circuito cambia aparece una fem (fuerza electromotriz) inducida que se opone a dicha variación. Esta fem autoinducida se modela como un inductor.

Este circuito descrito, en ocasiones se condensa de forma que las partes imaginarias de la impedancia se representan en un solo elemento, el llamado condensador equivalente. De esta forma, la impedancia que muestra el circuito se puede aproximar de la siguiente forma:

$$Z = R_s + j\omega L + \frac{1}{j\omega C} = R_s + \frac{1 - \omega^2 LC}{j\omega C} \quad [3.1]$$

A la parte real resultante de esta impedancia se le suele dar el nombre de ESR (Equivalent Serie Resistor), mientras que la parte imaginaria se puede sustituir por un condensador equivalente como sigue:

$$X_{C_{eq}} = X_C + X_L$$

$$\frac{1}{j\omega C_{eq}} = \frac{1 - \omega^2 LC}{j\omega C}$$

$$j\omega C_{eq} = j\omega C + j\omega^3 LC C_{eq}$$

$$C = C_{eq} - \omega^2 LC C_{eq}$$

$$\boxed{C_{eq} = \frac{C}{1 - \omega^2 LC}} \quad [3.2]$$

Tras obtener estos resultados, el modelo equivalente del condensador queda de la siguiente manera:

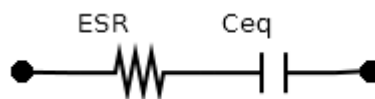


Figura 3.2 – Modelo equivalente 2

Sin embargo, conceptualmente es más sencillo el primer modelo, que será con el que se trabajará a lo largo del proyecto.

Para poder crear los diferentes modelos equivalentes, de nuestros resultados experimentales será necesario obtener los correspondientes valores de la inductancia y la resistencia en serie de cada uno de los circuitos diseñados a lo largo del trabajo.

Estos dos valores se hallarán a partir de la frecuencia de resonancia que, como sabemos, es aquella a la que las impedancias del condensador y la inductancia parásita se igualan. Este hecho destaca en el análisis frecuencial del condensador como un mínimo en la caída de voltaje. A esta frecuencia la parte imaginaria de la impedancia del condensador (reactancia) se anula.

La frecuencia de resonancia puede obtenerse por tanto, igualando la reactancia del condensador a cero:

$$X_C + X_L = \frac{1}{j\omega C} + j\omega L = 0$$
$$\omega = \frac{1}{\sqrt{LC}} \rightarrow f_R = \frac{1}{2\pi\sqrt{LC}} \quad [3.3]$$

La sencillez del condensador como dispositivo unida a la propiedad que posee de ejercer una menor oposición al paso de la corriente (menor impedancia) a medida que aumenta la frecuencia lo hace un componente muy útil para el filtrado de señales. En efecto, una manera muy sencilla de filtrar el ruido de alta frecuencia de una línea consiste en conectar un condensador entre la propia línea y el camino de retorno de la corriente como muestra la *Figura 3.3*. Esta configuración básica constituye un filtro EMI de paso de baja. En efecto, si el valor de la capacidad está bien escogido la señal de baja frecuencia verá el condensador como un circuito abierto, y la señal detectada en la impedancia de carga del circuito no se ve alterada por la presencia del condensador. Sin embargo, una señal de ruido de frecuencia más alta verá el condensador como un camino de muy baja impedancia (idealmente un cortocircuito) y dará lugar a un voltaje de ruido muy pequeño en la carga.

En la *Figura 3.3* se muestra el modelo del condensador utilizado como filtro EMI. Se muestra el esquema de circuitos tanto para el caso de condensador real como para el caso en que se incluyen la ESL y ESR del condensador en el modelo (condensador "real"), y se incluye el circuito completo que corresponde a un condensador conectado como filtro de paso de baja (entre la línea activa y la de retorno, lo que como hemos indicado se conoce como *shunt-capacitor*) que es excitado por una fuente de voltaje que tiene una determinada resistencia de salida (R_s) y cuya señal de salida se mide en una resistencia de carga R_L . Este circuito corresponde a la configuración con la que vamos a caracterizar los filtros de condensadores a lo largo de este trabajo.

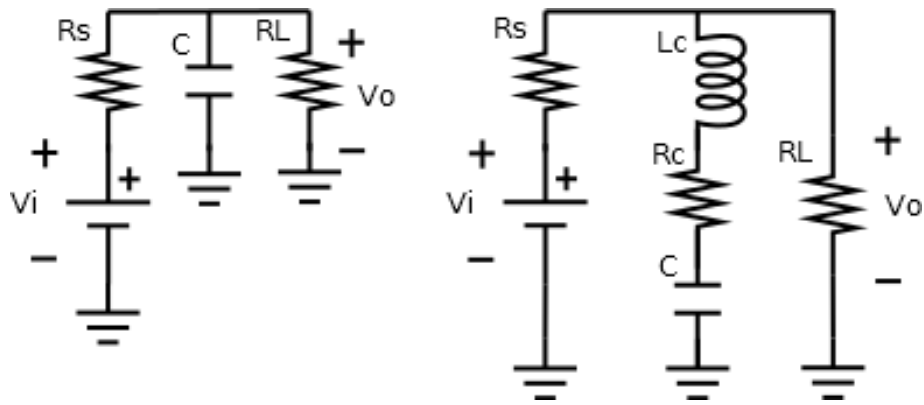


Figura 3.3 – Modelo del filtro EMI ideal y real

En la *Figura 3.4* se muestra la simulación de los dos modelos representados en la *Figura 3.3* en la que se han utilizado el valor de los parámetros que se recogen en la *Tabla 3.1*. La curva de la *Figura 3.4* representa la ganancia de inserción (*Insertion gain, IG*) del filtro, que se corresponde con el cociente $\frac{V_0'}{V_0}$, es decir el cociente entre el voltaje medido a la salida sin el filtro y el voltaje que se mide a la salida una vez que se ha colocado el filtro. En el entorno de los filtros EMI que aquí se tratan, la ganancia de inserción será generalmente negativa.

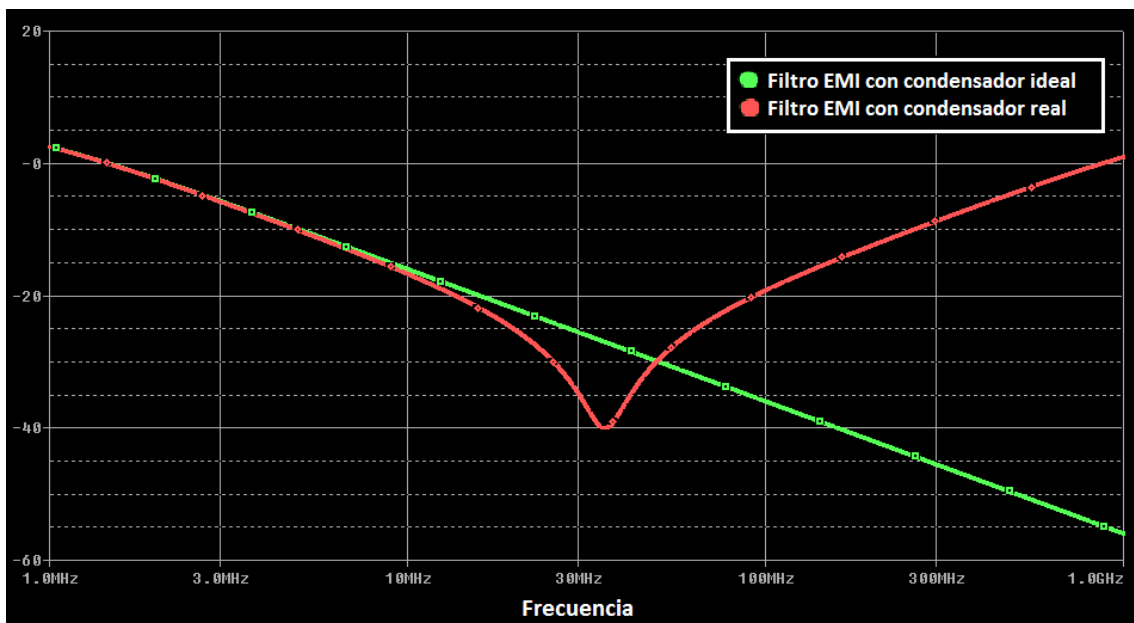


Figura 3.4 – Ganancias de inserción del filtro EMI ideal (verde) y real (rojo)

	R_s [Ω]	R_L [Ω]	C [nF]	R_c [Ω]	L_c [nH]
IDEAL	50	50	10		
REAL	50	50	10	0.1	2

Tabla 3.1 – Valores utilizados en la simulación del filtro EMI ideal y real

En la *Figura 3.4* puede apreciarse que mientras el filtro con condensador ideal proporciona una atenuación que crece indefinidamente con la frecuencia, el efecto de la ESL del condensador es introducir una frecuencia de resonancia a partir de la cual la impedancia del condensador crece con la frecuencia (es inductiva), por lo que la atenuación que proporciona un filtro real deteriorará progresivamente para frecuencia por encima de la frecuencia de resonancia.

La *Figura 3.4* muestra que la atenuación máxima que proporciona un filtro *shunt capacitor* corresponde a la frecuencia de resonancia. El valor concreto de esa atenuación máxima viene determinada por la ESR del condensador (R_c en la *Figura 3.3*), por lo que es posible utilizar ese dato experimentalmente medido para estimar esa ESR tal como mostramos a continuación.

Como se ha descrito con anterioridad, las impedancias del condensador y la inductancia parásita se anulan a la frecuencia de resonancia. Entonces, a esa frecuencia solamente aparece la resistencia en el modelo del condensador, como se observa en la *Figura 3.5*.

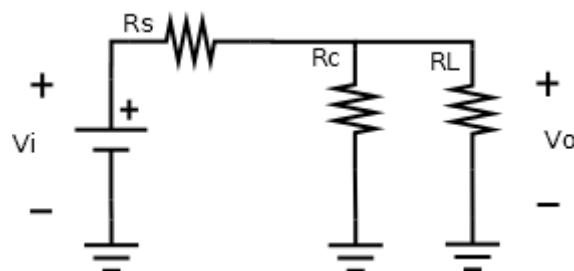


Figura 3.5 – Modelo del circuito completo en f_R

En este caso, V_o en función de V_i queda como sigue:

$$V_i = \left(R_s + \frac{R_c * R_L}{R_c + R_L} \right) * \left(\frac{R_c + R_L}{R_c * R_L} \right) * V_o \quad [3.4]$$

A la hora de realizar las medidas, éstas parten de una calibración previa, en la que se mide el voltaje en la carga cuando no se incluye el filtro (condensador), en este caso:

$$V_i = \frac{R_L}{R_s + R_L} * V_o' \quad [3.5]$$

La caída del voltaje en decibelios, expresada como la diferencia de estas dos medidas y sustituyendo los valores de R_s y R_L como corresponde nos proporciona la ecuación para el cálculo de R_C .

$$R_s = 50\Omega \quad R_L = 50\Omega$$

$$\frac{V_0'}{V_0} = \left(2 * \frac{50 + R_C}{R_C} + 2\right)$$

$$V_{FR}[dB\mu V] = 20 * \log_{10}\left(2 * \frac{50 + R_C}{R_C} + 2\right) \quad [3.6]$$

Aunque en este caso el modelo se reducirá al descrito con anterioridad, es frecuente encontrarse con otros algo más complejos. En algunos casos, se opta por dividir la resistencia en dos, una situada en paralelo y otra en serie. La resistencia dispuesta en serie estaría relacionada con la resistencia que presentan los terminales, placas y contactos mientras que la resistencia en paralelo con el condensador mostraría la resistencia de fugas del dieléctrico y del encapsulado. El modelo descrito sería el mostrado en la *Figura 3.6*.

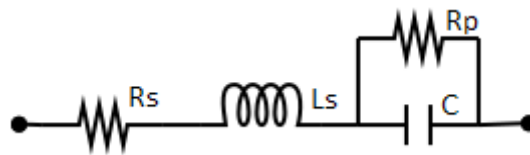


Figura 3.6 – Modelo equivalente con resistencia en paralelo

A continuación se describe el cálculo para la obtención de la impedancia del modelo equivalente del circuito.

$$Z = R_s + j\omega L_s + \frac{R_p \left(\frac{1}{j\omega C}\right)}{R_p + \frac{1}{j\omega C}} = R_s + j\omega L_s + \frac{\frac{R_p}{j\omega C}}{\frac{j\omega R_p C + 1}{j\omega C}}$$

$$= R_s + j\omega L_s + \frac{R_p}{1 + j\omega R_p C} \quad [3.7]$$

Como se ha descrito con anterioridad, para poder obtener los valores en la frecuencia de resonancia, es conveniente separar entre parte real y parte imaginaria. La parte real se anula cuando nos encontramos en la frecuencia de resonancia f_R .

$$\begin{aligned}
Z &= R_s + \left(\frac{j\omega L_s - \omega^2 R_p L_s C + R_p}{1 + j\omega R_p C} \right) \left(\frac{1 - j\omega R_p C}{1 - j\omega R_p C} \right) \\
&= R_s + \frac{j\omega L_s + \omega^2 R_p L_s C - \omega^2 R_p L_s C + j\omega^3 R_p^2 L_s C^2 + R_p - j\omega R_p^2 C}{1 + \omega^2 R_p^2 C^2} \\
&= R_s + \frac{R_p}{1 + \omega^2 R_p^2 C^2} + j \frac{\omega L_s - \omega R_p^2 C + \omega^3 R_p^2 L_s C^2}{1 + \omega^2 R_p^2 C^2} \quad [3.8] \\
&\quad \text{(-----Parte real-----)} \quad \text{(-----Parte imaginaria-----)}
\end{aligned}$$

Vemos que la Resistencia Serie Equivalente (parte real) es algo mayor que la resistencia en serie que se impuso en el modelo anterior, sin embargo, esta disminuye rápidamente con la frecuencia hasta el valor de R_s .

Como se verá más adelante mediante la simulación de los modelos en PSpice, para realizar esta aproximación suele ser más que suficiente el modelo con una sola resistencia parásita en serie.

4. PLACA 1: Longitud de las pistas y capacidad de los condensadores

4.1. Objetivo

Con este primer ensayo se abordan dos de los factores que influyen en el comportamiento real de los condensadores. Se evaluará por separado la influencia del valor del condensador (capacitancia) y la longitud de las pistas por las que la corriente accede a las VIAS que conectan el plano superior de la placa impresa con el plano de masa o plano de retorno inferior. El objetivo es el de obtener el número de datos suficientes para poder dar una estimación del comportamiento de la inductancia parásita cuando estos dos parámetros se mantienen en un rango determinado.

Para ello, se utilizará un analizador de espectros con generador de *tracking*, lo que permitirá medir la atenuación que proporciona cada condensador en un amplio rango de frecuencias. A partir de estos resultados se procederá a la elaboración de un modelo equivalente del circuito que permita aproximar su comportamiento real y simularlo mediante cualquier simulador de circuitos, en este caso se ha optado por “PSpice Student” (<http://www.electronics-lab.com/downloads/schematic/013/>).

4.2. Diseño

Se procede por tanto, al diseño y fabricación de una tarjeta PCB, que estará constituida por dos partes diferenciadas. En esta primera placa se trabajará con diez circuitos independientes, todos ellos consistentes básicamente en una línea activa a la que en su punto medio se ha conectado un condensador que permite derivar las corrientes de frecuencias suficientemente altas al plano de masa o de retorno. Esta es la típica configuración sencilla de un filtro de paso de baja del tipo *shunt-capacitor*.

En los cinco circuitos situados a la izquierda de la placa el parámetro que varía es la capacidad de los condensadores, siendo la tipología del circuito la misma. Se mantendrá la línea de retorno a tierra de la mínima longitud posible. En los cinco circuitos que se sitúan en la parte derecha de la placa, se hace variar la longitud de la pista por la que se conecta la rama del condensador al camino de retorno, manteniendo en todos ellos la capacidad del condensador con el mismo valor. Se pretende con ello estudiar y mostrar la influencia que tiene la longitud del camino de

retorno que se ofrece a las corrientes en los efectos parásitos inductivos asociados a un mismo condensador.

En la *Figura 4.1* podemos ver el esquemático del circuito, realizado en la primera fase del diseño.

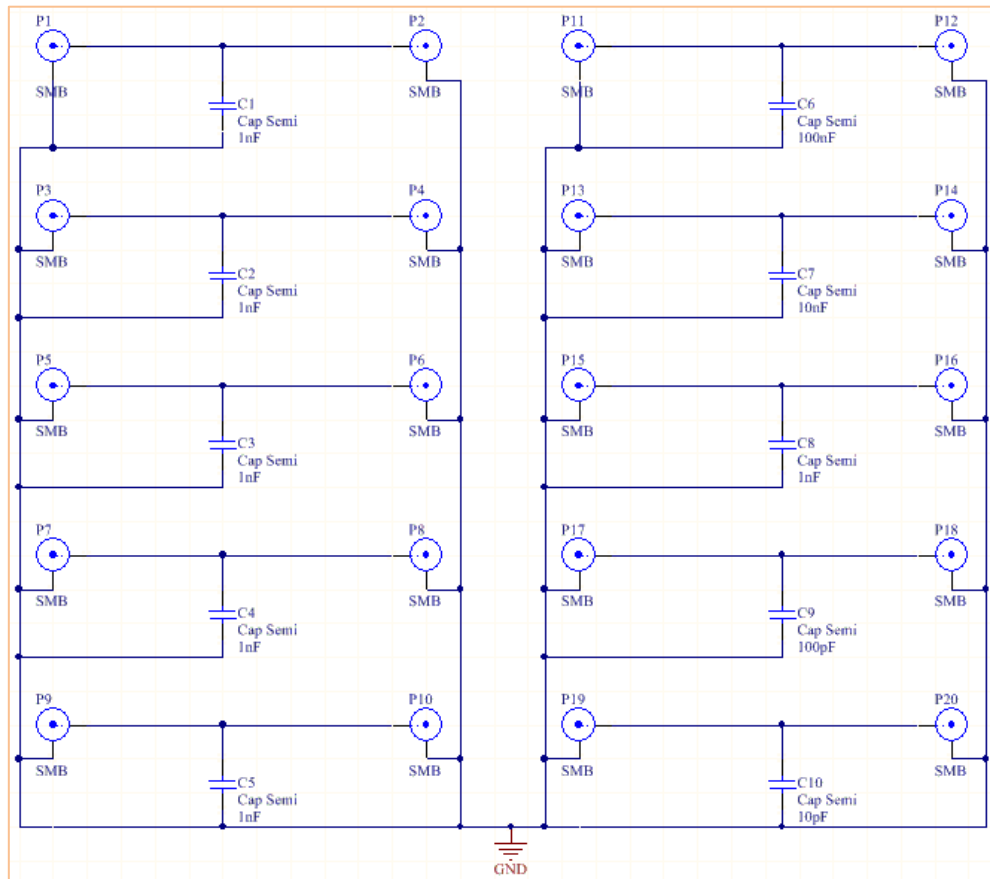


Figura 4.1 – Esquemático de la placa 1

Posteriormente se distribuyen los componentes en el diseño, definiendo las dimensiones de la placa, la longitud de las vías y la huella de cada uno de los componentes utilizados.

Como norma general, se utilizarán pistas con una anchura de 0.8 mm y la separación entre conectores es siempre de 30 mm.

Las propiedades de las distintas pistas de retorno a tierra así como de los condensadores pueden verse en la *Tabla 4.1*. En los circuitos dispuestos en la parte izquierda de la tarjeta se variará la longitud de la pista desde 10 hasta 1 mm, en la parte derecha se dispondrá de condensadores desde 10pF hasta 100nF.

	Capacitancia	Longitud pista	Número de VIAS
C1	1 nF	10 mm	1
C2	1 nF	5 mm	1
C3	1 nF	3 mm	1
C4	1 nF	1 mm	3
C5	1 nF	1 mm	1
C6	100 nF	1 mm	1
C7	10 nF	1 mm	1
C8	1 nF	1 mm	1
C9	100 pF	1 mm	1
C10	10 pF	1 mm	1

Tabla 4.1 – Propiedades de las pistas y condensadores de la placa 1

El diseño final a escala de la tarjeta se puede ver en la *Figura 4.2*. Este será el archivo a partir del cual se imprimirá la placa.

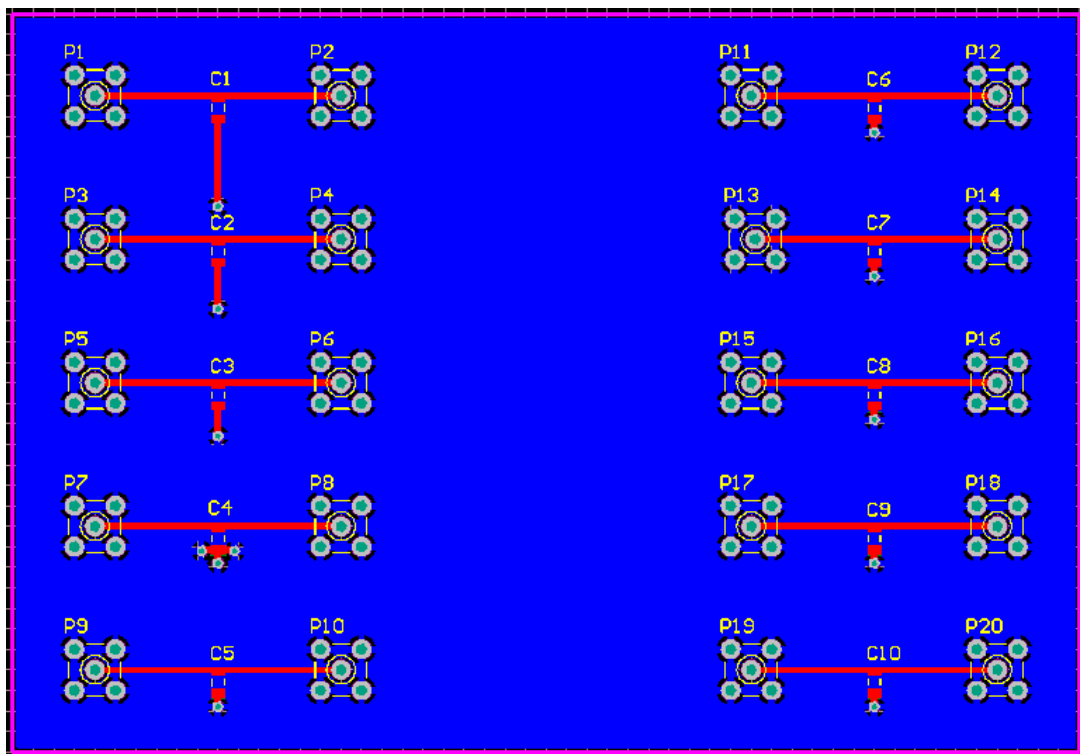


Figura 4.2 – Diseño PCB de la placa 1

4.3. Fabricación

Para la fabricación de la placa definimos inicialmente la relación de componentes a utilizar. Se utilizarán condensadores cerámicos de montaje superficial, todos ellos tendrán el mismo tamaño aunque el valor de la capacidad sea diferente. Además, también tendrán todos una huella de 12x06 mil.

Referencia	Valor	Dieléctrico	Huella
C1	1 nF	Cerámico	SM/1206
C2	1 nF	Cerámico	SM/1206
C3	1 nF	Cerámico	SM/1206
C4	1 nF	Cerámico	SM/1206
C5	1 nF	Cerámico	SM/1206
C6	100 nF	Cerámico	SM/1206
C7	10 nF	Cerámico	SM/1206
C8	1 nF	Cerámico	SM/1206
C9	100 pF	Cerámico	SM/1206
C10	10 pF	Cerámico	SM/1206
P1	SMB	-	CON/SMB
P2	SMB	-	CON/SMB
P3	SMB	-	CON/SMB
P4	SMB	-	CON/SMB
P5	SMB	-	CON/SMB
P6	SMB	-	CON/SMB
P7	SMB	-	CON/SMB
P8	SMB	-	CON/SMB
P9	SMB	-	CON/SMB
P10	SMB	-	CON/SMB
P11	SMB	-	CON/SMB
P12	SMB	-	CON/SMB
P13	SMB	-	CON/SMB
P14	SMB	-	CON/SMB
P15	SMB	-	CON/SMB
P16	SMB	-	CON/SMB
P17	SMB	-	CON/SMB
P18	SMB	-	CON/SMB
P19	SMB	-	CON/SMB
P20	SMB	-	CON/SMB

Tabla 4.2 – Relación de componentes de la placa 1

Una vez conocidos los componentes a utilizar, a partir del diseño en Altium (www.altium.com/) se imprime la tarjeta PCB en el laboratorio. Los componentes, tanto los condensadores como los conectores se sueldan de forma manual una vez la tarjeta contiene las pistas y huellas de los componentes impresas.

El resultado final de las placas se puede ver en la fotografía que se muestra en la *Figura 4.3*, correspondiente a la parte frontal de la tarjeta, y también en la *Figura 4.4* que muestra la parte posterior de la misma.

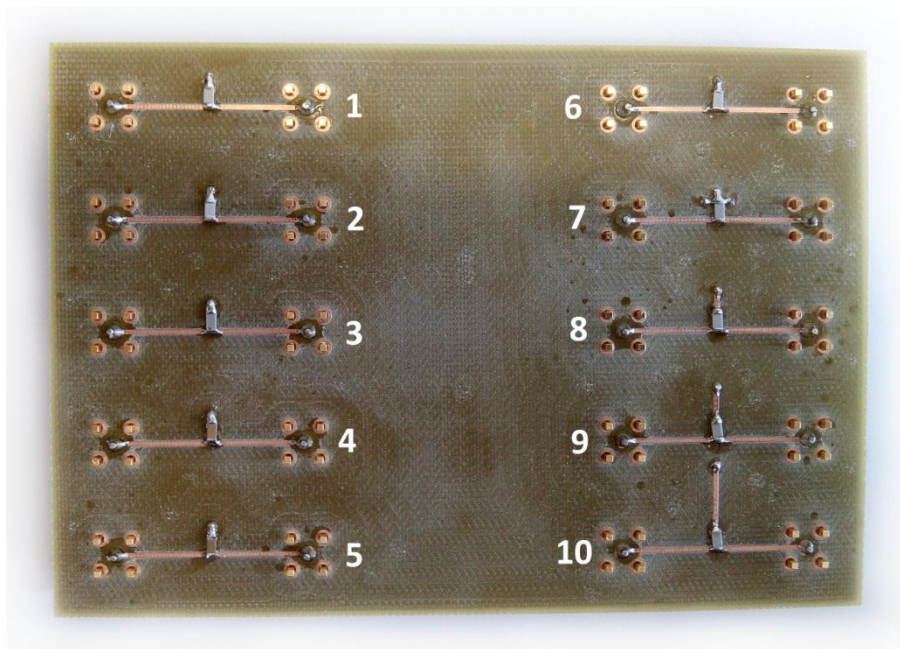


Figura 4.3 – Fabricación placa 1: TOP

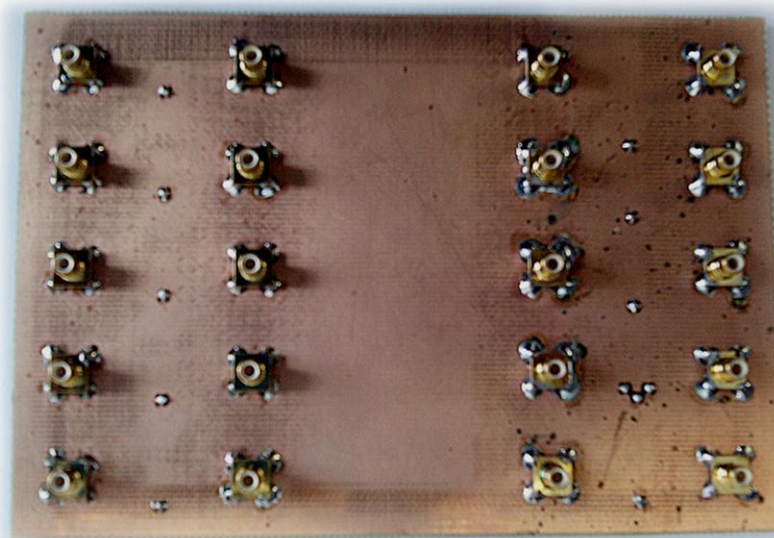


Figura 4.4 – Fabricación placa 1: BOTTOM

Se ha optado por soldar los conectores por la parte inferior de la tarjeta. Este cambio es debido a conveniencia de fabricación y montaje. La razón es que, debido al pequeño tamaño de los conectores, resulta más difícil soldarlos por la parte superior de la tarjeta. De esta forma los condensadores se encuentran en la capa superior (TOP) mientras que los conectores se encuentran en la parte inferior (BOTTOM) de la placa.

4.4. Medidas

Se optará a continuación por analizar de forma separada la parte izquierda de la placa de la derecha, es decir, por un lado se estudiará la variación de la inductancia parásita con la longitud de las pistas y por otro con el valor de la capacidad de los condensadores.

- LONGITUD DE LAS PISTAS

En la *Figura 4.5* se muestran las medidas obtenidas con el analizador de espectros para los cinco circuitos que se encuentran en la parte izquierda de la tarjeta. En estos circuitos el valor de los condensadores es el mismo, siendo la longitud de la pista de retorno variable.

Sabemos, como se ha descrito anteriormente, que con los valores del punto más bajo de la gráfica (mínimo de transmisión) podemos obtener gran cantidad de información. Este punto define la frecuencia de resonancia, lo que nos proporciona a su vez el valor de la inductancia y la resistencia parásitas. Estos valores son los que se utilizarán después para la elaboración y análisis de un modelo equivalente.

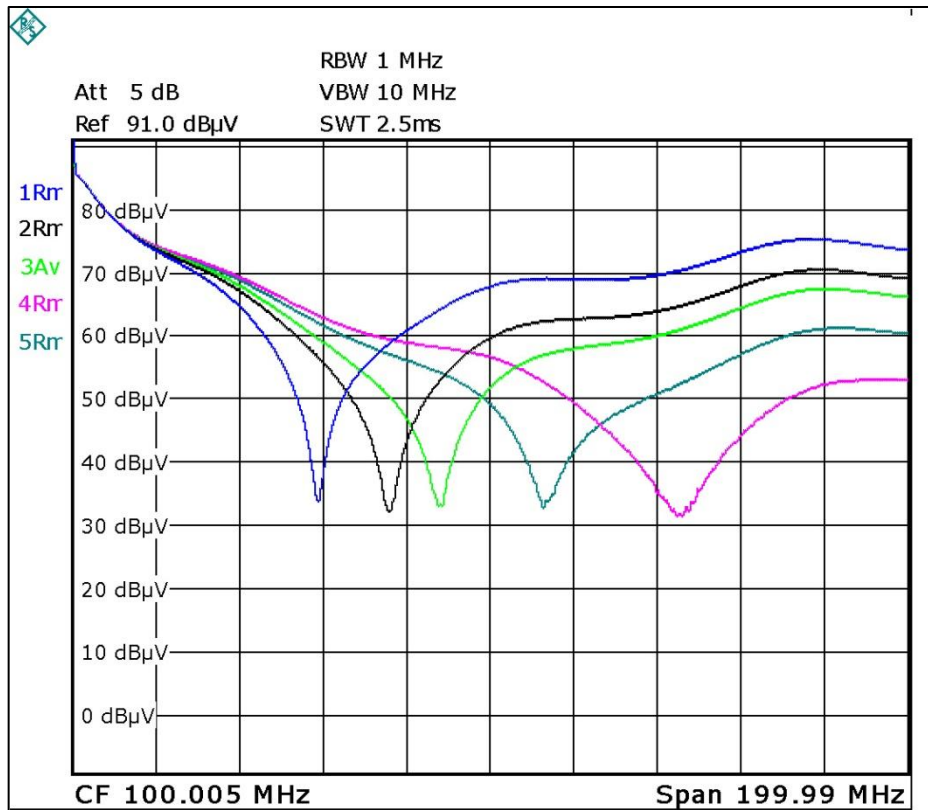


Figura 4.5 – Medidas placa 1: Todos los condensadores de 1nF con longitud de pista variable. C1 (azul), C2 (negro), C3 (verde), C4 (rosa) y C5 (turquesa).

La relación entre los diferentes condensadores o circuitos y sus correspondientes colores en la gráfica del análisis espectral se muestra recogida en la tabla a continuación.

	Longitud de la pista	Color
C1	10 mm	Azul
C2	5 mm	Negro
C3	3 mm	Verde
C4	3 x 1 mm	Rosa
C5	1 mm	Turquesa

Tabla 4.3 – Relación de colores de la Figura 4.5

En la Tabla 4.4 se muestran los valores de atenuación medidos a las distintas frecuencias de resonancia.

	Frecuencia de resonancia [MHz]	Ganancia de inserción [dB μ V]
C1	58.625	51.05
C2	75.804	54.42
C3	87.876	52.57
C4	145.05	54.7
C5	113.628	52.9

Tabla 4.4 – Valores de resonancia de la placa 1: PISTAS

Como se ha explicado anteriormente, a partir de estos valores obtenidos de las gráficas podemos hallar la inductancia y resistencia parásitas que están actuando en el circuito. Para ello se ha de tener en cuenta la calibración del circuito realizada con anterioridad y que sitúa una mínima caída de voltaje de 86.8 dB μ V.

Aplicando las ecuaciones [3.3] y [3.6], deducidas y explicadas con anterioridad, se obtienen los valores de los elementos parásitos que permiten conformar el modelo equivalente del circuito. Estos resultados se muestran a continuación en la *Tabla 4.5*.

	Inductancia [nH]	Resistencia [Ω]
C1	7.4	0.283
C2	4.4	0.192
C3	3.3	0.237
C4	1.2	0.185
C5	2.0	0.228

Tabla 4.5 – Elementos parásitos de la placa 1: PISTAS

Como comentario general este experimento demuestra la enorme importancia que tiene la longitud de las pistas de conexión al camino de retorno para mantener la inductancia parásita de los filtros capacitivos bajo control. Una longitud excesiva provoca una disminución de la frecuencia de resonancia y un importante deterioro de la atenuación que proporciona el filtro capacitivo a frecuencias altas (es decir, por encima de la frecuencia de resonancia). Destaca por encima del resto el resultado del caso del filtro 4, correspondiente al caso en el que se implementaron tres pistas de retorno a tierra de 1 mm de longitud. Como se puede observar, es el caso que muestra una menor inductancia; menor incluso que el caso en el que hay una sola vía de 1 mm. Esto es debido a la asociación de inductancias en paralelo, como explicaremos a continuación.

Como se deduce de la *Figura 4.6*, la asociación en paralelo de tres inductancias iguales siempre retornará una inductancia equivalente menor que una sola, en concreto un tercio de su valor.

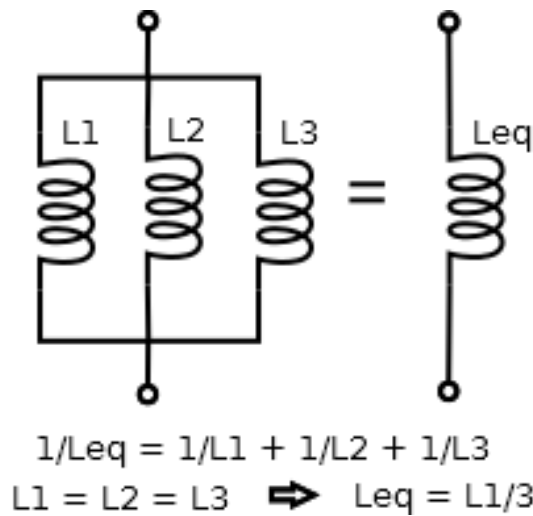


Figura 4.6 – Asociación de inductancias en paralelo

A la vista de los resultados se puede mostrar la relación existente entre la longitud de la pista de regreso al plano de masa y la inductancia parásita que actúa en el circuito. Esta dependencia se muestra en la *Figura 4.7*. Esta gráfica muestra que en el rango de longitudes en el que se centra este trabajo la dependencia de la inductancia parásita con la longitud de la pista será prácticamente lineal.

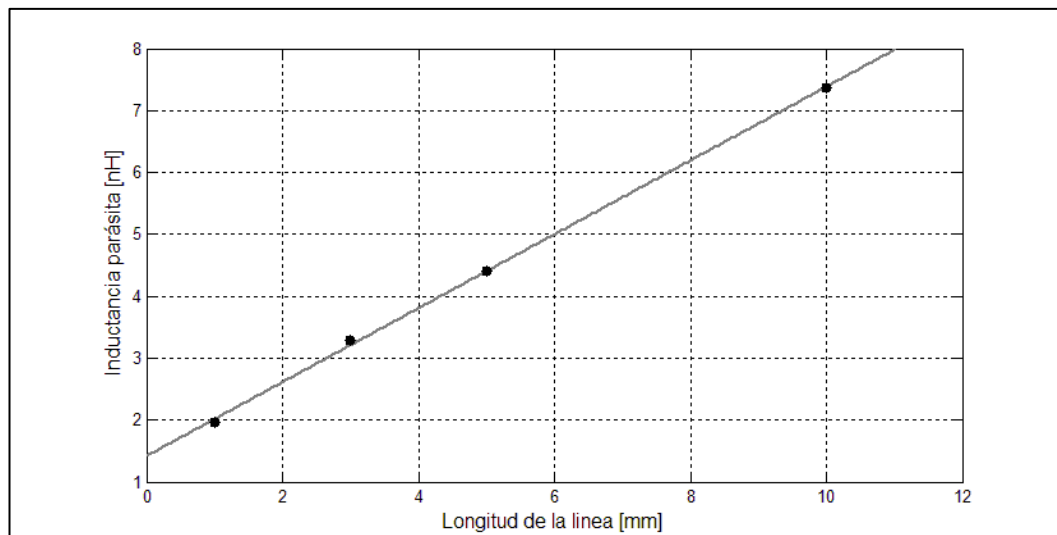


Figura 4.7 – Inductancia en función de la longitud de pista

Estos resultados están de acuerdo con lo que cabe esperar si se tiene en cuenta que la inductancia del lazo de corriente que ha de recorrer la corriente que accede al plano de retorno a través del condensador y la VIA es proporcional al área del propio lazo de corriente. Esta área es a su vez proporcional a la longitud de la pista. Como estamos trabajando con una anchura de pista y una altura de sustrato constantes esto se traduce en una dependencia lineal directa entre la inductancia parásita y la longitud de la pista.

A la vista de los resultados se predecir la inductancia asociada a cualquier longitud de pista. Así por ejemplo, para una longitud de pista de 8mm la inductancia parásita sería de aproximadamente 6.2nH.

○ VALORES DE CAPACIDAD

Una vez estudiada la aportación de las propiedades geométricas de la línea, se continúa con un enfoque en los distintos valores de capacidad en los condensadores. Se abarcará el rango desde los 10 pF hasta los 100 nF, aumentando un orden de magnitud en cada nuevo ejemplo.

En este caso, la pista que conecta el condensador al plano de masa será igual en todos los casos, de 1 mm de longitud. Esta medida es la mínima posible, atendiendo a limitaciones físicas de la propia fabricación de la tarjeta.

En la *Figura 4.8* se muestra la medida del SA en los cinco circuitos situados en la parte derecha, correspondientes a los condensadores desde C6 hasta C10. La primera conclusión clara que se puede obtener es que, como cabría esperar, la frecuencia de resonancia es más alta cuanto menor es la capacidad del condensador utilizado. Este hecho quedó demostrado en el *Capítulo 3* y se refleja claramente en las ecuaciones [3.3] y [3.6].

Una consecuencia muy interesante de estos resultados es que muestran que la elección del valor de la capacidad de un condensador para filtrado de frecuencias altas no es tan sencilla como escoger el valor de capacidad más alto posible. En efecto, la inductancia parásita provoca la aparición de una frecuencia de resonancia tanto más baja cuanto mayor sea la capacidad y un progresivo deterioro de la atenuación que proporciona el condensador por encima de la frecuencia de resonancia, donde éste se comporta realmente como un inductor.

De esta manera se concluye que el valor óptimo de la capacidad del filtro ha de escogerse atendiendo a la inductancia parásita y al rango de frecuencias que se desee atenuar, siendo perfectamente posible obtener resultados más pobres en cuanto atenuación con un condensador de mayor capacidad que con otro más pequeño.

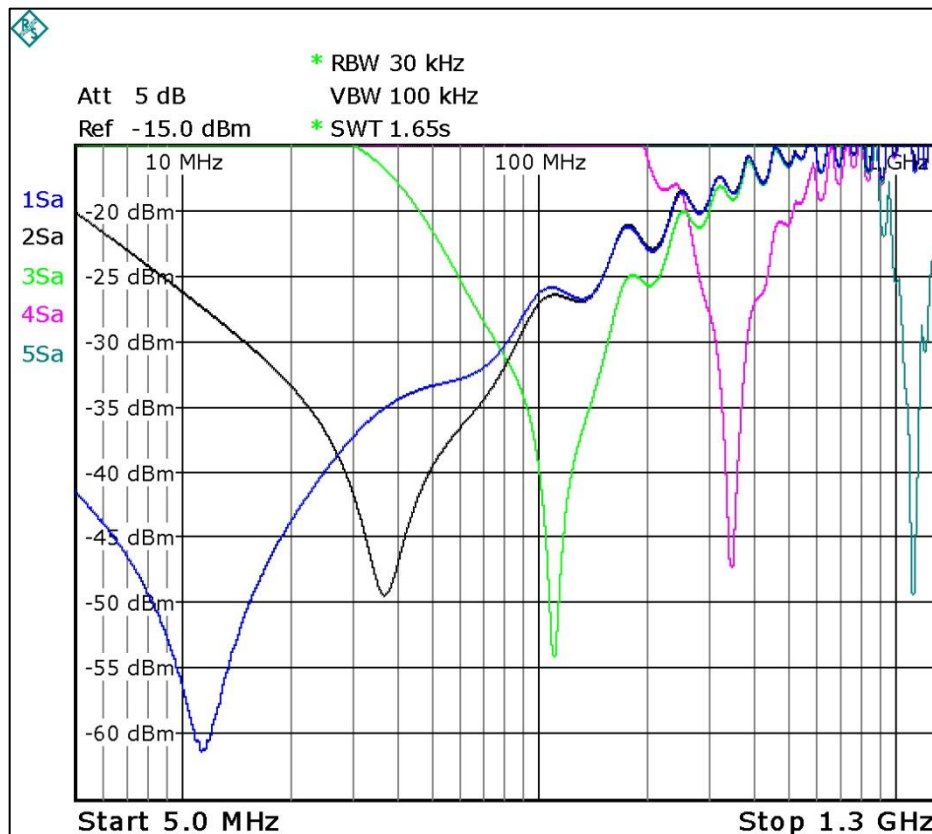


Figura 4.8 – Medidas placa 1: VALORES. C6 (azul), C7 (negro), C8 (verde), C9 (rosa) y C10 (turquesa).

Nuevamente, se establece en la *Tabla 4.6* a relación entre los diferentes condensadores o circuitos y sus correspondientes colores en la gráfica del análisis espectral.

	Capacidad [nF]	Color
C1	100 nF	Azul
C2	10 nF	Negro
C3	1 nF	Verde
C4	100 pF	Rosa
C5	10 pF	Turquesa

Tabla 4.6 – Relación de colores de la Figura 4.8

Los valores necesarios para poder deducir más adelante los elementos parásitos son los del punto mínimo de cada una de las gráficas, correspondientes con la frecuencia de resonancia de cada uno de los condensadores, que se muestran recogidos en la siguiente tabla.

	Capacidad [nF]	Frecuencia de resonancia [MHz]	Ganancia de inserción [dB μ V]
C1	100	11.310	61.15
C2	10	36.802	49.23
C3	1	110.894	54.38
C4	0.1	343.501	44.16
C5	0.01	1123.13	48.83

Tabla 4.7 – Valores de resonancia de la placa 1: VALORES

Al representar la frecuencia de resonancia resultante frente a la capacidad de los condensadores utilizados de forma logarítmica en ambos ejes podemos ver la variación de la misma.

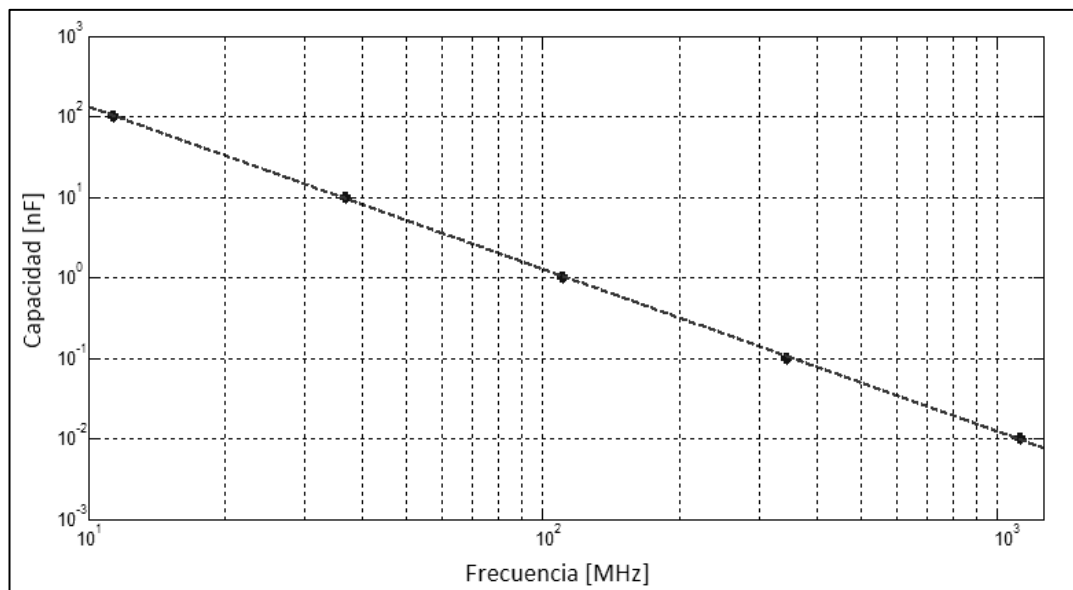


Figura 4.9 – Frecuencia de resonancia en función de la capacidad. Escala logarítmica

La Figura 4.9 muestra claramente una dependencia lineal entre la capacidad del condensador y el logaritmo de la frecuencia de resonancia. Como sabemos, la frecuencia de resonancia es proporcional a la inversa de la raíz del valor de la capacidad multiplicada por la inductancia. Dado que en este experimento la inductancia parásita la mantenemos prácticamente constante (misma longitud

de las tiras que conectan los condensadores a las VIAS para todos los casos) se observa en la *Figura 4.9* que cada vez que el valor de la capacidad del condensador aumenta dos órdenes de magnitud, la frecuencia de resonancia disminuye un orden de magnitud.

Las medidas que se muestran en la *Tabla 4.7* permiten realizar un cálculo de los elementos parásitos que proporcionan el modelo del circuito. Al igual que en el apartado anterior, a partir de las ecuaciones [3.3] y [3.6] se puede completar la *Tabla 4.8* donde se muestran estos valores.

	Capacidad [nF]	Inductancia[nH]	Resistencia[Ω]
C1	100	1.95	0.088
C2	10	1.87	0.350
C3	1	2.06	0.192
C4	0.1	2.15	0.635
C5	0.01	2.01	0.367

Tabla 4.8 – Elementos parásitos de la placa 1: VALORES

Como vemos en estos casos, la inductancia parásita siempre se mantiene alrededor de 2nH independiente de la capacidad del condensador utilizado. La inductancia parásita no depende de la capacidad del condensador sino de la geometría del filtro.

4.5. Obtención y análisis del modelo

Una vez obtenidos los datos de los elementos parásitos de cada uno de los circuitos, en este apartado se pretende corroborar la utilización del modelo equivalente aceptado a lo largo del trabajo, así como la correcta obtención de los valores de los mismos. Para ello se procederá a la simulación en PSpice del modelo equivalente de cada uno de los circuitos analizados.

En la *Figura 4.10* se muestra el modelo utilizado que ya fue descrito y analizado en el *Capítulo 3*. El modelo del circuito será el mismo, lo que variará de uno a otro serán los valores de los elementos. El que se muestra en esta figura se corresponde con el primer condensador (C1).

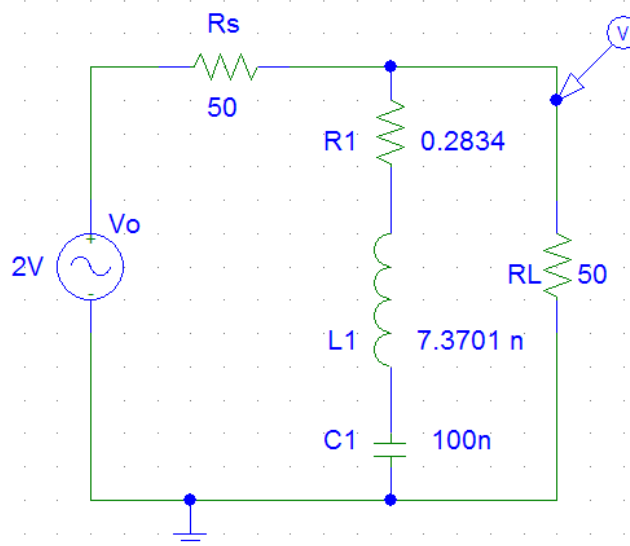


Figura 4.10 – Modelo equivalente en PSpice del circuito que contiene el condensador C1

Por último, se realiza el análisis en frecuencia de los distintos circuitos que se corresponden con la placa al completo. En la *Figura 4.11* se muestra el análisis de los modelos con distinta longitud de la pista de retorno a tierra y en la *Figura 4.12* los que cuentan con diferente valor en la capacidad de los condensadores.

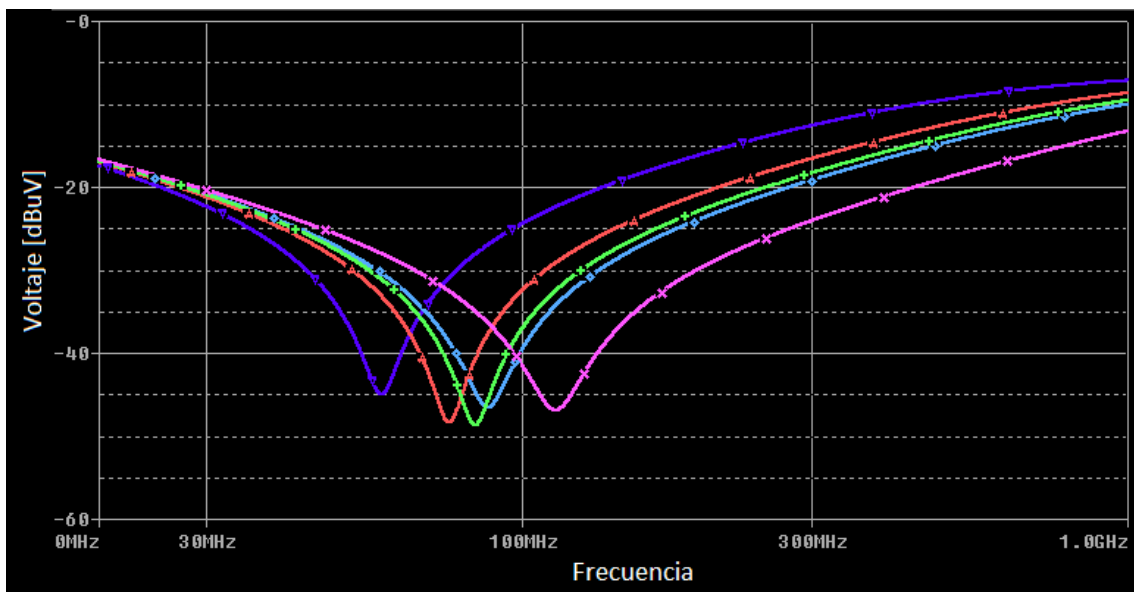


Figura 4.11 – Simulación placa 1: PISTAS. C1 (azul), C2 (rojo), C3 (verde), C4 (rosa) y C5 (turquesa).

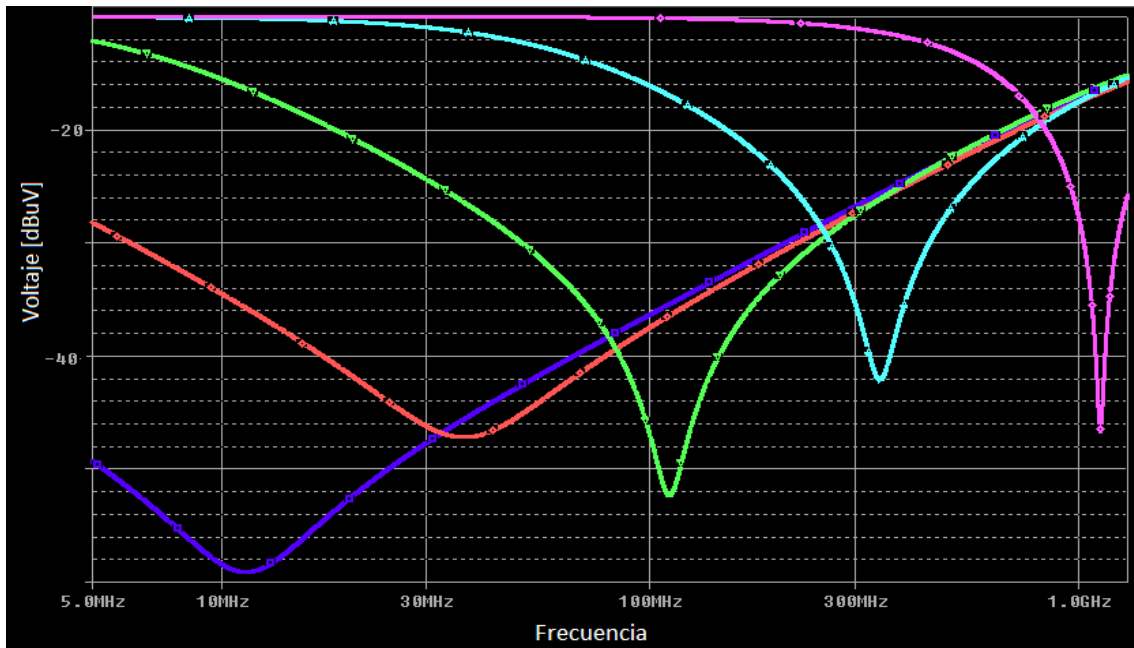


Figura 4.12 – Simulación placa 1: VALORES. C6 (azul), C7 (rojo), C8 (verde), C9 (turquesa) y C10 (rosa).

Los resultados obtenidos a través de la simulación en Pspice muestran una gran semejanza con las medidas reales de los diferentes filtros mediante el uso del analizador de espectros. Esto permite validar el modelo equivalente del filtro utilizado dando veracidad a las hipótesis hechas con anterioridad. También se aprecia como la semejanza es significativamente mayor en el rango de frecuencias bajas; esto es debido a que el modelo utilizado es válido en el caso de que las líneas sean eléctricamente cortas y esta condición se pierde conforme aumenta la frecuencia.

Es importante destacar el hecho de que la inductancia parásita es prácticamente independiente del valor de la capacidad del condensador y que, por tanto, solo depende de la geometría del filtro.

5. PLACA 2: Dieléctricos

5.1. Objetivo

En el ensayo de esta segunda placa se pretende mostrar las diferencias en el comportamiento de los condensadores debido al dieléctrico utilizado en su fabricación y a la tecnología del propio condensador.

Se evaluarán cinco condensadores con diferentes dieléctricos, incorporando dos condensadores electrolíticos a la tarjeta. Al igual que en la placa anterior, se seguirán los mismos pasos para poder finalizar con la obtención de un modelo que refleje el comportamiento real de los condensadores. De esta forma se podrán establecer así las diferencias encontradas entre los distintos tipos de dieléctricos utilizados.

5.2. Diseño

Se procede en primer lugar al diseño del circuito que se imprimirá en la tarjeta PCB. Se seguirán las mismas pautas que en la placa anterior y se realizará inicialmente el esquemático del circuito que nos permitirá realizar el diseño de la tarjeta. Este se muestra a continuación en la *Figura 5.1*.

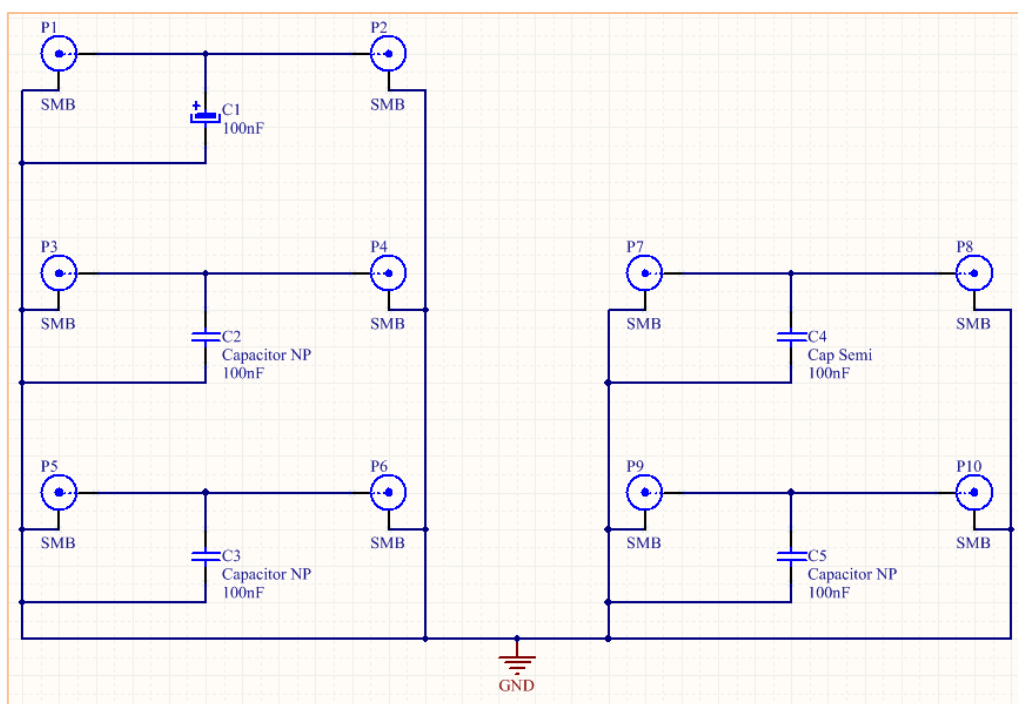


Figura 5.1 – Esquemático de la placa 2

Una vez definido el esquemático del que será nuestro circuito, se procede a la disposición de los distintos componentes en la placa. Se define la geometría de la tarjeta así como de cada una de las pistas, se incorporan las vías necesarias y el plano de masa. Las dimensiones y geometría de los condensadores y conectores se definen con anterioridad, si fuera necesario se crearía un nuevo componente en la librería del programa.

En la *Figura 5.2* puede verse el diseño final. En este caso en el diseño se ha incorporado una inscripción que ayude en la identificación de las distintas placas una vez fabricadas. Esta inscripción se realiza de igual forma y con el mismo material que las pistas.

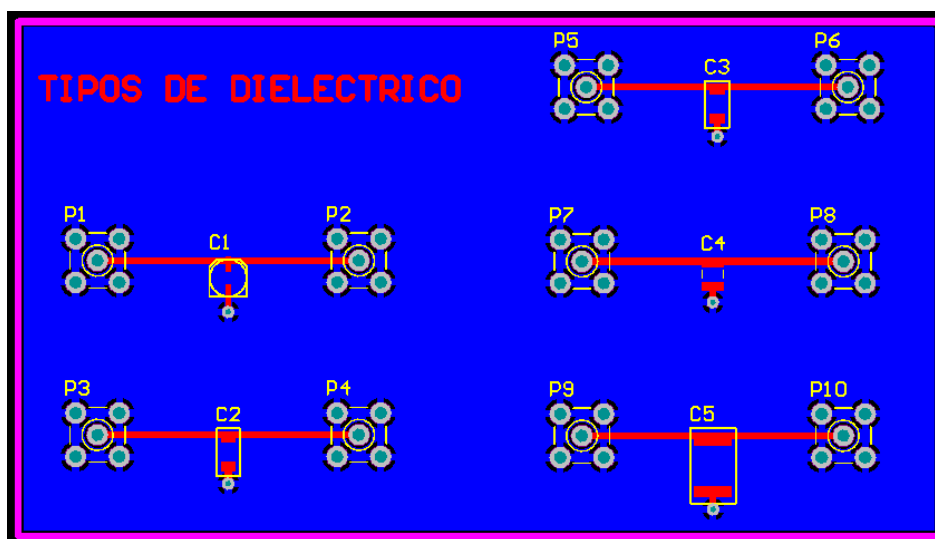


Figura 5.2 – Diseño PCB de la placa 2

Al igual que en la PLACA 1, las pistas utilizadas serán de 0.8mm de ancho. Las pistas de retorno a tierra serán de 1 mm, que es el valor más pequeño posible establecido por criterios de fabricación.

Conocer la tecnología y materiales propias de cada condensador será clave para entender los resultados de las medidas. Los tipos de condensadores utilizados en esta segunda tarjeta se describen brevemente a continuación.

- **Condensador electrolítico (C1 y C2):** Los condensadores electrolíticos deben su nombre a que el material dieléctrico que contienen es un ácido llamado electrolito y que se aplica en estado líquido. La fabricación de un condensador electrolítico comienza enrollando dos láminas de aluminio separadas por un papel absorbente humedecido con ácido electrolítico. Luego se hace circular una corriente eléctrica entre las placas para provocar una reacción química que

producirá una capa de óxido sobre el aluminio, siendo este óxido de electrolito el verdadero dieléctrico del condensador. Para que pueda ser conectado en un circuito electrónico, el condensador llevará sus terminales de conexión remachados o soldados con soldadura de punto. Por último, todo el conjunto se insertará en una carcasa metálica que le dará rigidez mecánica y se sellará herméticamente, en general, con un tapón de goma, que evitará que el ácido se evapore de forma precoz.

Se puede ver una imagen esquemática de la estructura de los condensadores electrolíticos en la *Figura 5.3*. Existen dos bases oxidables principales; el aluminio y el tantalio dando origen a los condensadores de óxido de aluminio (C1) y los condensadores de óxido de tantalio (C2). Los primeros tienen mayor densidad energética mientras que los que utilizan el tantalio son mucho más precisos que los de aluminio.

Este tipo de condensadores muestra una ESR considerablemente más alta que en el resto. Esto es debido a que el óxido de electrolito que actúa como dieléctrico tiene una conductividad que, aun siendo baja comparada con la de un buen conductor, es mayor que la de los dieléctricos que se usan en otras tecnologías, que es prácticamente nula. Esto hace que la contribución a las pérdidas de esa ESR del dieléctrico no sea despreciable, como sí ocurre en otras tecnologías.

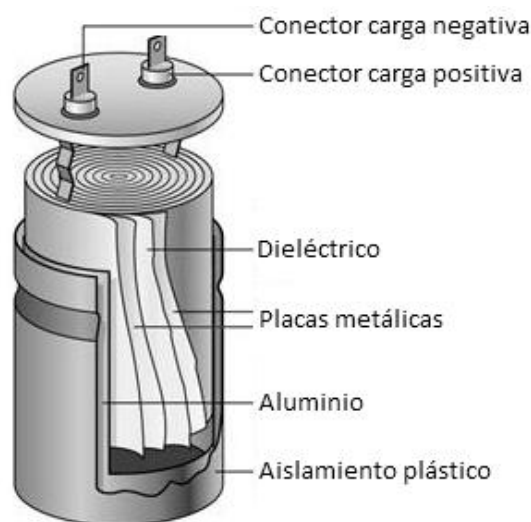


Figura 5.3 – Condensador electrolítico

- **Condensador multicapa (C3):** La utilización de estos condensadores deriva de la necesidad de utilizar condensadores cada vez más pequeños pero con una gran capacidad. Dado que en un condensador plano la capacidad es proporcional al área e inversamente proporcional al espesor, se pueden disponer de condensadores de alta capacidad en base a materiales de alta constante dieléctrica y pequeño espesor. Sin embargo, el límite está determinado por el campo de rotura dieléctrica.

Con el fin de solventar estos problemas se construyen las estructuras multicapa en las que se conectan n capas en paralelo, resultando una capacidad n veces la de una de ellas. El condensador cerámico multicapa (C3) está constituido por un dieléctrico cerámico revestido de capas metálicas, normalmente plata. Gracias a la alta constante dieléctrica de las cerámicas, se consiguen grandes capacidades con un volumen muy pequeño. Se puede ver un esquema de este tipo de condensador en la *Figura 5.4*.

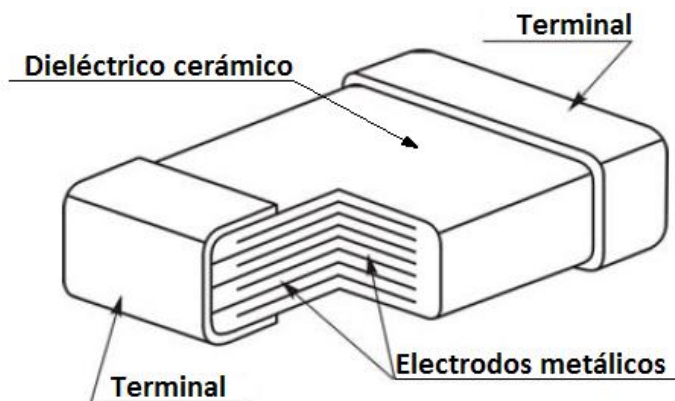


Figura 5.4 – Condensador multicapa cerámico

- **Condensadores con película plástica (C4 y C5):** Estos condensadores se realizan arrollando dos láminas de aluminio y dos delgadas capas o películas de material sintético, lo que constituirá el dieléctrico. Se muestra un esquema de la composición del condensador en la *Figura 5.5*. Este dieléctrico se caracteriza por su baja porosidad, bajo contenido de humedad, alta rigidez dieléctrica y características de temperatura predecibles. Poseen mayor resistencia de aislamiento que los de papel, factor causante de las pérdidas que se presentan cuando se aplica corriente continua, y no absorben humedad, lo que los caracteriza mejor que los de mica. Las características eléctricas dependen de la estructura de la molécula de los plásticos. Algunos de los más utilizados son los condensadores con película de polifenileno (C4), polipropileno, polietileno (C5), poliéster y poliestireno.

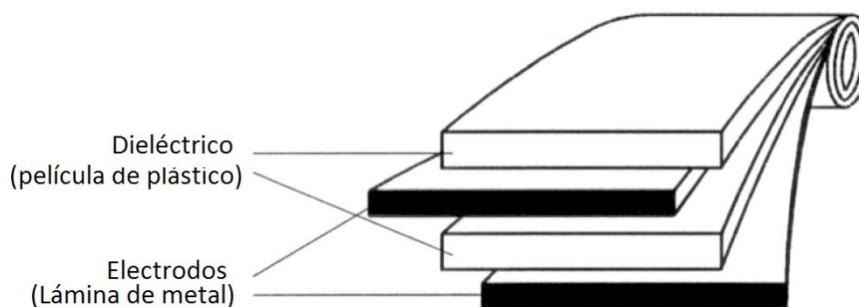


Figura 5.5 – Condensador de película plástica

5.3. Fabricación

A partir del diseño realizado en Altium Designer se crean los archivos de fabricación necesarios para imprimir la tarjeta en el laboratorio. En la *Tabla 5.1* se muestran a continuación los componentes que se han de soldar, de forma manual, a la tarjeta una vez ésta ha sido impresa. Estos componentes son los condensadores y conectores necesarios para nuestro ensayo.

Referencia	Valor	Dieléctrico	Huella
C1	100 nF	Aluminio (electrolítico)	SMD/AL_4
C2	100 nF	Tantalio (electrolítico)	SM/1206
C3	100 nF	Cerámico (multicapa)	SM/1206
C4	100 nF	Sulfuro de polifenileno(PPS)	SM/1210
C5	100 nF	Polietileno naftalato (PEN)	SM/2416
P1	SMB	-	CON/SMB
P2	SMB	-	CON/SMB
P3	SMB	-	CON/SMB
P4	SMB	-	CON/SMB
P5	SMB	-	CON/SMB
P6	SMB	-	CON/SMB
P7	SMB	-	CON/SMB
P8	SMB	-	CON/SMB
P9	SMB	-	CON/SMB
P10	SMB	-	CON/SMB

Tabla 5.1 – Componentes de la placa 2

La *Tabla 5.1* contempla de igual forma las propiedades necesarias para definir los condensadores. Como se puede apreciar, en este caso aunque todos los condensadores son de 100nF no tienen el mismo dieléctrico ni son de la misma tecnología. Igualmente tampoco tienen la misma huella, es decir, cuentan con dimensiones y geometría diferentes

En la *Figura 5.6* y la *Figura 5.7* se muestra la tarjeta PCB una vez fabricada, las pistas se encuentran impresas y los elementos soldados manualmente.

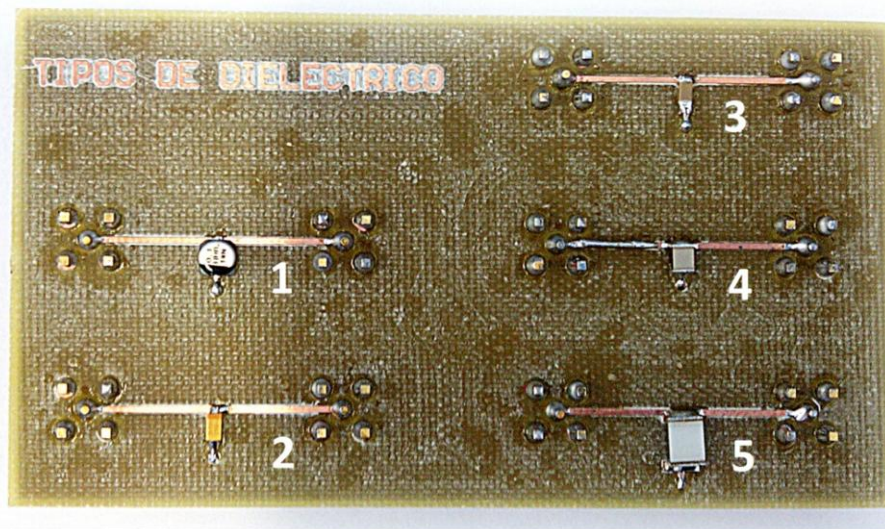


Figura 5.6 – Fabricación placa 2: TOP

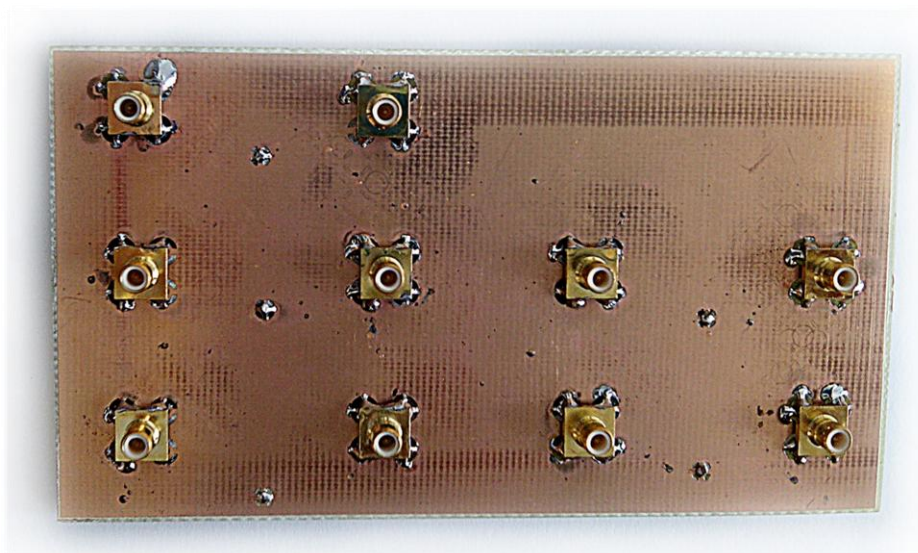


Figura 5.7 – Fabricación placa 2: BOTTOM

En este caso se ha optado de nuevo por soldar los conectores desde la parte inferior de la placa, donde se encuentra el plano de masa, debido restricciones de geometría y a facilidad de fabricación y montaje.

5.4. Medidas

Una vez concluida la realización de la tarjeta PCB, se procede al análisis de la misma haciendo uso de un analizador de espectro con generador de tracking. Se calibra inicialmente a partir de un circuito que únicamente consta de los conectores, no tienen condensador alguno. Esto permite definir un nivel de referencia de atenuación que en la gráfica se representará como 0dB, la atenuación que proporciona cada uno de los filtros de condensadores fabricados se medirá tomando este nivel como referencia.

En la *Figura 5.8* se muestran a continuación los resultados obtenidos tras la medición de cada uno de los circuitos por separado. Se muestran los resultados de los cinco condensadores en una misma gráfica para facilitar la comparación entre los mismos.

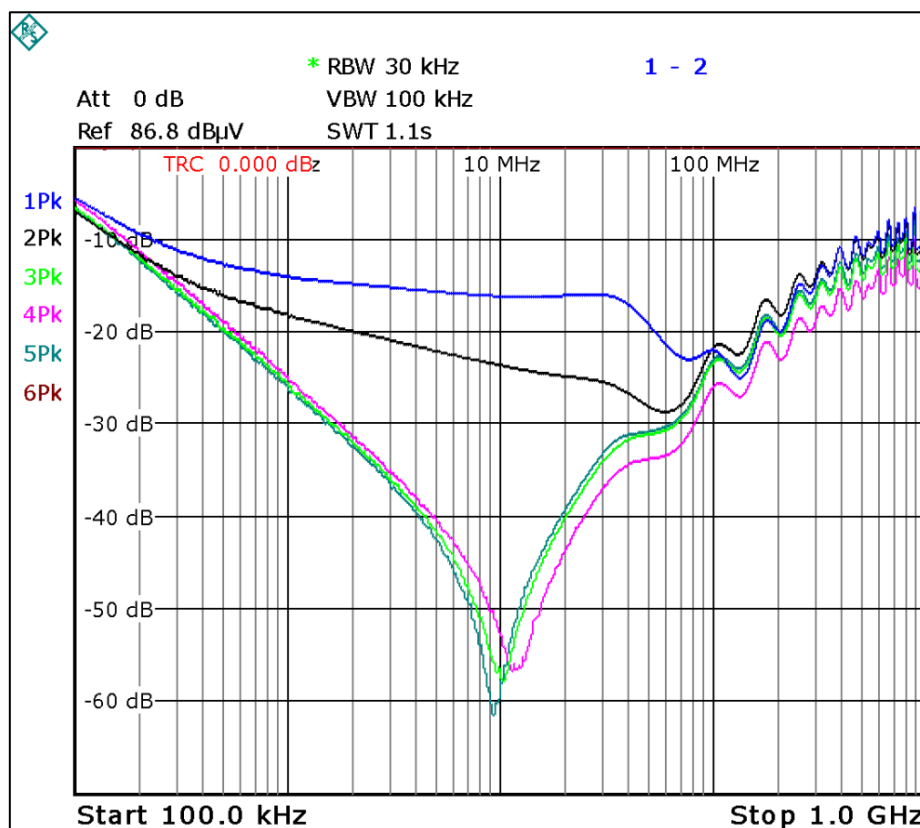


Figura 5.8 – Medidas placa 2: DIELECTRICOS. C1 (azul), C2 (negro), C3 (verde), C4 (rosa) y C5 (turquesa).

La relación entre los condensadores analizados y sus correspondientes colores en la gráfica del análisis espectral se recoge en la *Tabla 5.2*.

	Tipología y dieléctrico	Color
C1	Aluminio (electrolítico)	Azul
C2	Tantalio (electrolítico)	Negro
C3	Cerámico (multicapa)	Verde
C4	Sulfuro de polifenileno(PPS)	Rosa
C5	Polietileno naftalato (PEN)	Turquesa

Tabla 5.2 – Relación de colores de la Figura 5.8

A la vista de los resultados mostrados en la *Figura 5.8*, surge un problema a la hora de determinar la frecuencia de resonancia y, por tanto, los elementos parásitos de los condensadores C1 y C2. Estos condensadores son los denominados condensadores electrolíticos. Como se ha explicado con anterioridad, la resistencia en serie equivalente de esta clase de condensadores es muy alta y por eso no se aprecia el máximo de atenuación (o mínimo de transmisión) propio de la frecuencia de resonancia. Esto se debe al hecho de que, como se ha comentado, la frecuencia de resonancia corresponde a la frecuencia a la que la reactancia del condensador se anula, por lo que la impedancia del condensador a esa frecuencia es igual a su ESR. En general esta ESR es muy baja y, como la pista queda conectada al plano de retorno a través de esta baja impedancia, se detecta un máximo de atenuación de la señal de entrada. Sin embargo si, como ocurre en condensadores electrolíticos, la ESR es alta puede ocurrir que no se detecte con claridad el mínimo de transmisión propio de la frecuencia de resonancia.

A raíz de los resultados surge una pregunta: ¿Se puede estimar el valor de los componentes parásitos de los condensadores electrolíticos? Una forma aproximada de hacerlo sería la que se describe a continuación.

Puesto que todos los condensadores tienen la misma capacidad y se han montado con unas pistas de prácticamente la misma anchura y longitud, sus frecuencias de resonancia están muy próximas, en concreto en el entorno de los 10 MHz. Si hacemos una media de los resultados de los tres últimos condensadores obtenemos el siguiente valor:

$$\frac{1}{3}(f_{R3} + f_{R4} + f_{R5}) = 10.3463 \text{ MHz}$$

Como se va a proceder, por tanto, es hallando la caída de voltaje de los dos primeros condensadores a 10 MHz y utilizar estos valores para el cálculo de los elementos parásitos, necesarios para la realización del modelo en PSpice.

Ahora si se puede mostrar la tabla anteriormente descrita de forma completa como se ve en la *Tabla 5.3*.

	Frecuencia de resonancia [MHz]	Ganancia de inserción [dB μ V]
C1	~10	15.89
C2	~10	23.99
C3	10.374	57.91
C4	11.373	56.9
C5	9.2910	61.64

Tabla 5.3 – Valores de resonancia de la placa 2

De la misma forma que en los casos anteriores, a partir de las ecuaciones [3.3] y [3.6] se procede a completar la *Tabla 5.4* con los valores de los elementos parásitos de los modelos equivalentes de los condensadores correspondientes a la Placa 2.

	Inductancia [nH]	Resistencia [Ω]
C1	2.53	11.8
C2	2.53	3.62
C3	2.35	0.128
C4	1.96	0.144
C5	2.93	0.083

Tabla 5.4 – Elementos parásitos de la placa 2

En el capítulo anterior se encontraron relaciones que permitieran establecer una relación entre la inductancia o la frecuencia de resonancia con parámetros del condensador. En este caso no se puede plasmar tal relación en una gráfica como ya se ha hecho con anterioridad.

La principal conclusión del estudio de esta tarjeta es que permite constatar la gran variabilidad que existe en la resistencia equivalente en serie de los distintos condensadores en función de su tecnología. En particular en lo que se refiere al caso de condensadores electrolíticos, que presentan una ESR muy alta. Por esta razón este tipo de condensadores no se utilizan habitualmente en filtros de frecuencias altas, sino que son más habituales en aplicaciones de baja frecuencia y especialmente en aquellas

en las que se desean valores altos de capacidad, por ejemplo en el embarrado de continua y los rectificadores de convertidores de potencia.

5.5. Obtención y análisis del modelo

Nuevamente mediante la una simulación en PSpice se procede a validar o descartar los valores obtenidos de los elementos parásitos y las simplificaciones utilizadas para llegar al montaje del modelo equivalente.

El modelo utilizado es el mismo que en el *Capítulo 4*. En este caso el valor del condensador se mantendrá constante haciendo variar la inductancia y la resistencia según los resultados obtenidos con anterioridad.

En la *Figura 5.9* se muestra el resultado del análisis en frecuencia de los 5 circuitos que componen la tarjeta estudiada. Se aprecia una gran semejanza con el modelo real, sobre todo a bajas frecuencias. Este resultado valida las hipótesis hechas con anterioridad a lo largo del capítulo.

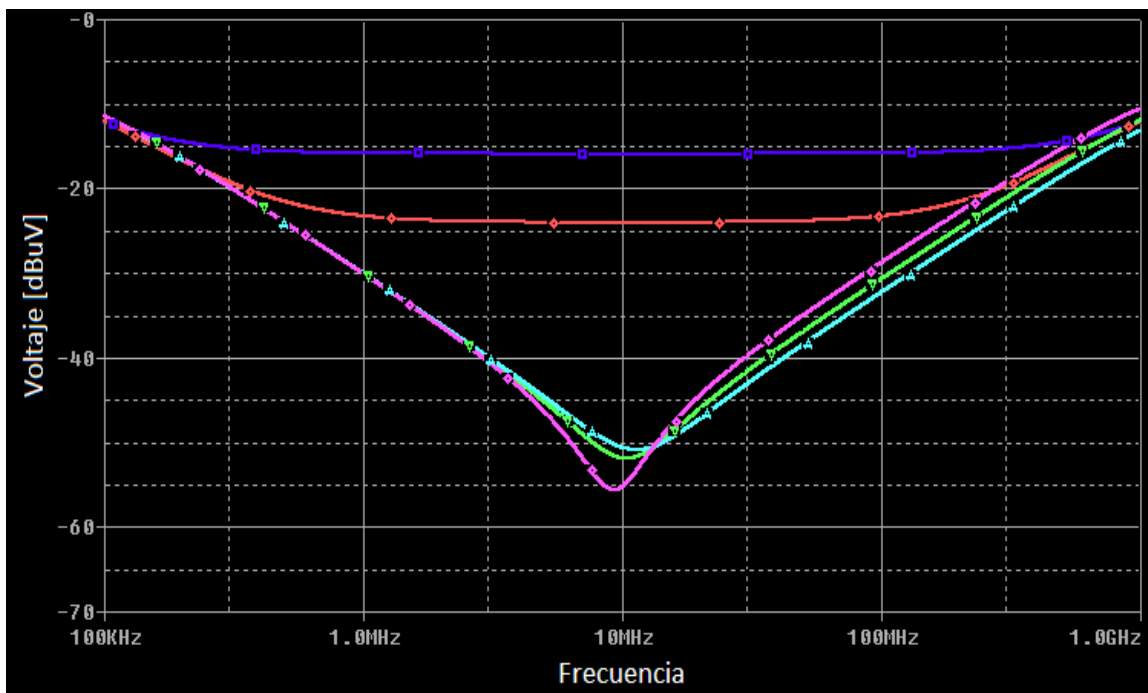


Figura 5.9 – Simulación placa 2. C1 (azul), C2 (rojo), C3 (verde), C4 (turquesa) y C5 (rosa).

Estos resultados nuevamente, permiten aceptar el modelo utilizado como válido. Se observa cómo se asemejan la gráfica simulada y la medida a través del analizador de

espectros en el filtro real. Cabe destacar que a partir de unos 50 MHz, el modelo deja de ser tan exacto y que influyen en este rango de frecuencias fenómenos que no se llegan a estudiar a lo largo de este trabajo. Sin embargo, a bajas frecuencias el modelo obtenido es claramente adecuado.

6. PLACA 3: Empaquetamiento

6.1. Objetivo

En esta tercera placa se procederá a mostrar y analizar la influencia del empaquetamiento de los condensadores en la variación de la inductancia parásita.

El procedimiento a seguir será similar el ya realizado con las anteriores tarjetas. En este caso se analizarán condensadores de diferentes capacidades y de una misma tecnología (cerámicos). Por cada una de las capacidades utilizadas se montará un circuito que contenga un condensador con montaje superficial y un circuito equivalente pero cuyo condensador será del tipo orificio pasante. Se podrán mostrar entonces las diferencias existentes entre ambas opciones.

6.2. Diseño

Se comienza, al igual que en los capítulos anteriores, por el diseño de la placa en Altium Designer. Se realiza inicialmente el esquemático de la tarjeta, en el que se muestran diez circuitos sin diferencia alguna en el mismo.

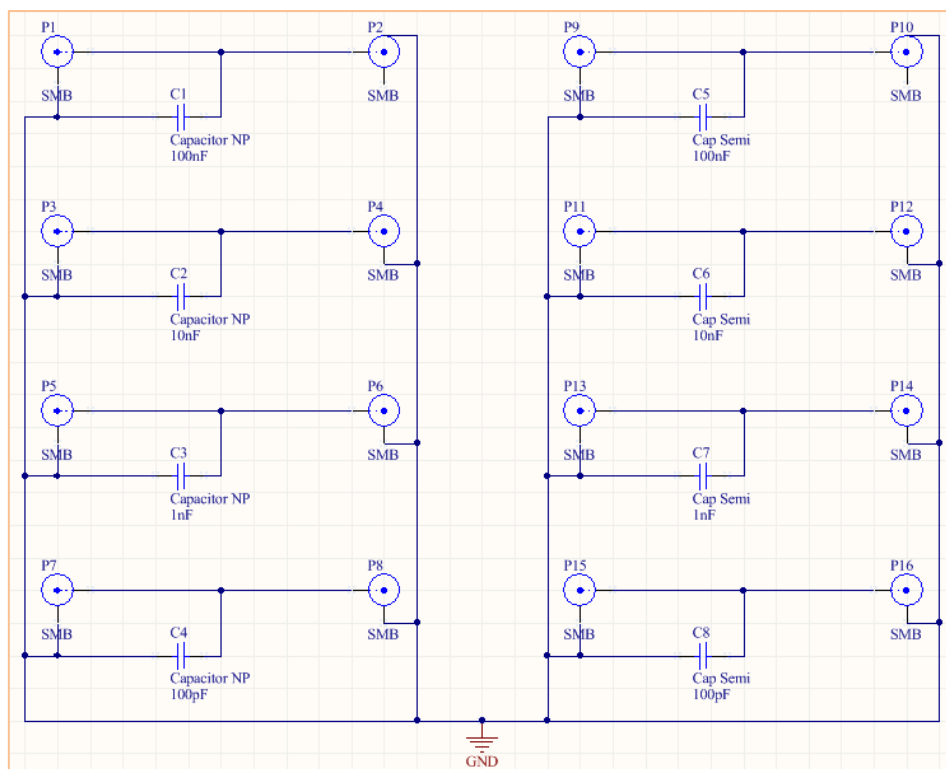


Figura 6.1 – Esquemático de la placa 3

En la *Figura 6.1* se muestra el esquemático utilizado en el diseño de la tarjeta PCB.

El siguiente paso consiste en el diseño de la placa física, es decir, la distribución de los componentes, las dimensiones de todos los elementos, las pistas que serán impresas, etc. Cabe destacar que la longitud de la pista de retorno a tierra será siempre la mínima, definida por los criterios de fabricación ya especificados con anterioridad, que se reduce a 1mm de longitud.

Los cuatro primeros condensadores, situados en la parte izquierda, se concentran los condensadores con orificio pasante y en la parte derecha los condensadores con montaje superficial. En horizontal, los condensadores que se encuentran en la misma línea, tienen la misma capacidad.

El diseño final se observa en la *Figura 6.2*.

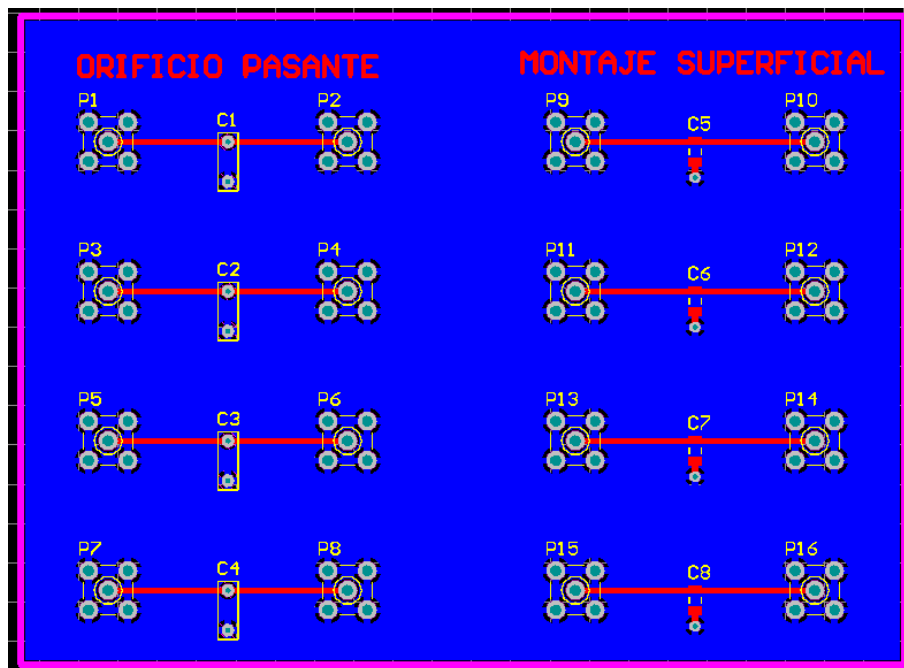


Figura 6.2 – Diseño PCB de la placa 3

6.3. Fabricación

Para continuar con el procedimiento se inicia la fase de fabricación. Inicialmente se definen los elementos que será necesario soldar a la placa una vez ésta sea impresa. Los condensadores con igual montaje tendrán una huella similar también. Los conectores serán los mismos utilizados en las placas anteriores. En la *Tabla 6.1* se

muestran enumerados los distintos elementos utilizados en la fabricación así como las características de los mismos.

Referencia	Valor	Dieléctrico	Montaje	Huella
C1	100 nF	Cerámico	Orificio pasante	LEADED/1206
C2	10 nF	Cerámico	Orificio pasante	LEADED/1206
C3	1 nF	Cerámico	Orificio pasante	LEADED/1206
C4	100 pF	Cerámico	Orificio pasante	LEADED/1206
C5	100 nF	Cerámico	Montaje superficial	SM/1206
C6	10 nF	Cerámico	Montaje superficial	SM/1206
C7	1 nF	Cerámico	Montaje superficial	SM/1206
C8	100 pF	Cerámico	Montaje superficial	SM/1206
P1	SMB	-	-	CON/SMB
P2	SMB	-	-	CON/SMB
P3	SMB	-	-	CON/SMB
P4	SMB	-	-	CON/SMB
P5	SMB	-	-	CON/SMB
P6	SMB	-	-	CON/SMB
P7	SMB	-	-	CON/SMB
P8	SMB	-	-	CON/SMB
P9	SMB	-	-	CON/SMB
P10	SMB	-	-	CON/SMB
P11	SMB	-	-	CON/SMB
P12	SMB	-	-	CON/SMB
P13	SMB	-	-	CON/SMB
P14	SMB	-	-	CON/SMB
P15	SMB	-	-	CON/SMB
P16	SMB	-	-	CON/SMB

Tabla 6.1 – Componentes de la placa 3

Una vez han sido definidos los componentes a utilizar, se procede a la impresión de la tarjeta en el laboratorio a partir del diseño en Altium. A continuación se sueldan los conectores y condensadores de forma manual para finalizar la fabricación.

El resultado final se muestra en la *Figura 6.3* y la *Figura 6.4* en las que se puede ver la tarjeta PCB tanto la parte frontal como la trasera.

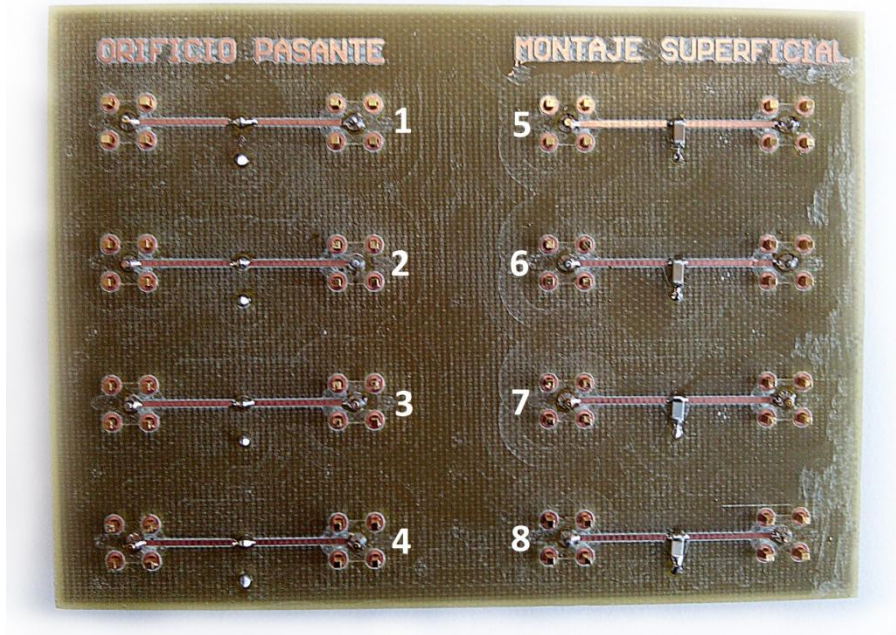


Figura 6.3 – Fabricación laca 3: TOP

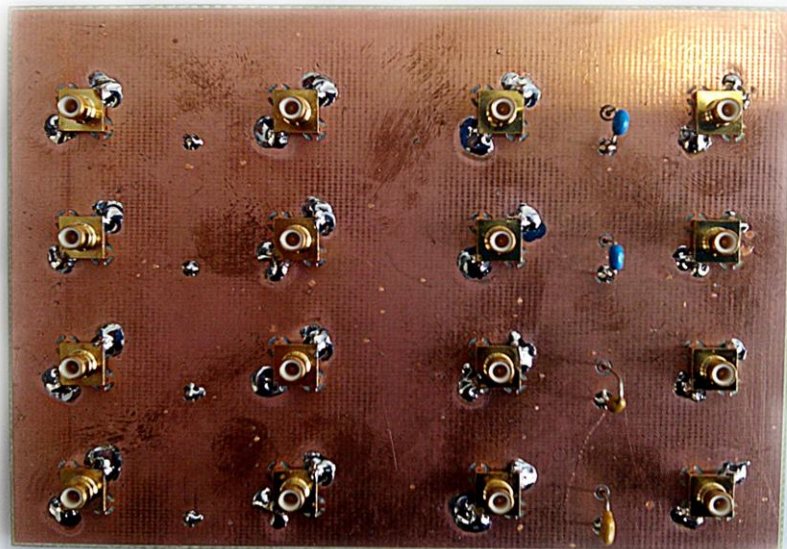


Figura 6.4 – Fabricación placa 3: BOTTOM

6.4. Medidas

En este caso no se mostrarán todas las gráficas juntas sino que, se generará una imagen para cada valor de capacidad de los condensadores, es decir, dos gráficas por imagen. De esta forma se intenta mostrar de una manera más fácil e intuitiva las diferencias añadidas únicamente por el empaquetamiento del condensador.

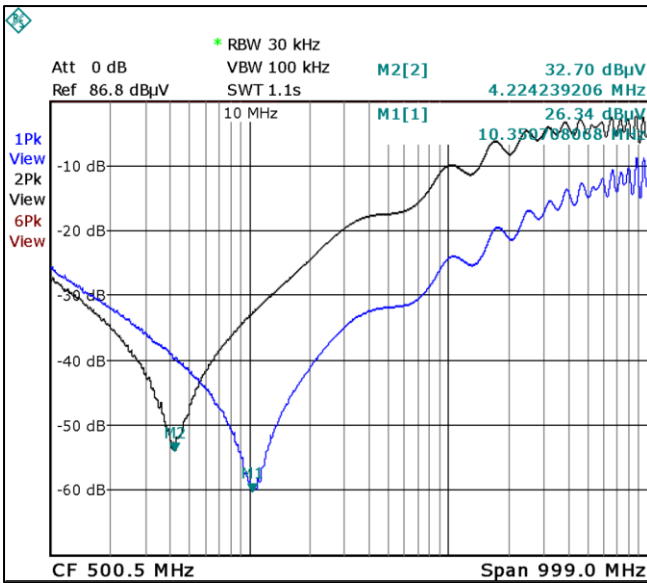


Figura 6.5 – Medidas placa 3: 100nF
EMPAQUETAMIENTO. C1(azul), C5(negro).

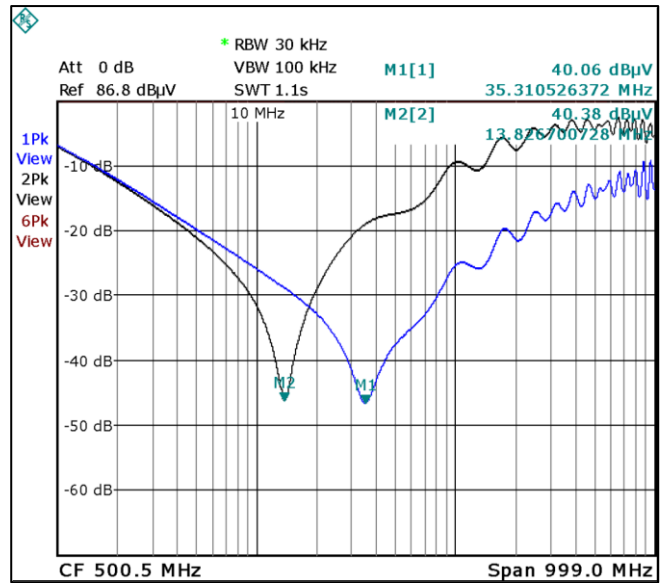


Figura 6.6 – Medidas placa 3: 10nF
EMPAQUETAMIENTO. C2(azul),C6(negro).

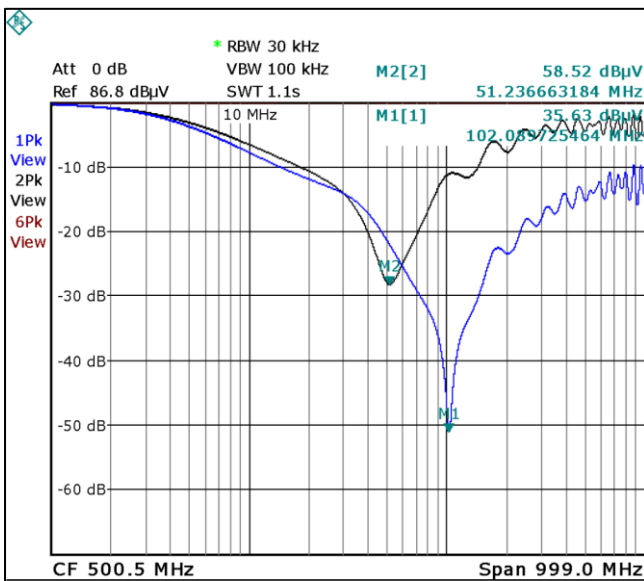


Figura 6.7 – Medidas placa 3.: 1nF
EMPAQUETAMIENTO. C3(azul), C7(negro).

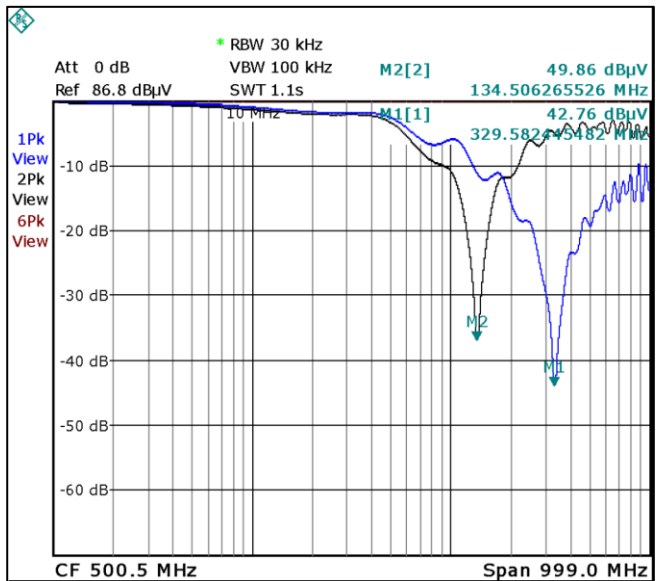


Figura 6.8 – Medidas placa 3: 100pF
EMPAQUETAMIENTO. C4(azul),C8(negro).

La asociación de los diferentes condensadores a su gráfica y color dentro de la misma correspondiente se muestra adicionalmente de forma aclaratoria en la *Tabla 6.2*.

	Figura	Color	Empaquetamiento	Capacidad
C1	7.5	Azul	Orificio pasante	100 nF
C2	7.6	Azul	Orificio pasante	10 nF
C3	7.7	Azul	Orificio pasante	1 nF
C4	7.8	Azul	Orificio pasante	100 pF
C5	7.5	Negro	Montaje superficial	100 nF
C6	7.6	Negro	Montaje superficial	10 nF
C7	7.7	Negro	Montaje superficial	1 nF
C8	7.8	Negro	Montaje superficial	100 pF

Tabla 6.2 – Relación de colores de las Figura 6.5, 6.6, 6.7 y 6.8

A la vista de los resultados se extrae una clara conclusión en todos los casos. Los condensadores con montaje superficial muestran una frecuencia de resonancia más alta que los de orificio pasante, es decir, mantienen su comportamiento capacitivo en un rango de frecuencias más amplio. Esto, como se verá más adelante, es debido al aumento de la inductancia parásita provocada por los conectores de los condensadores.

Llegados a este punto, es necesario recoger los datos de las frecuencias de resonancia de los condensadores para poder calcular a continuación los elementos parásitos que nos proporcionarán el modelo correspondiente que se realizará en PSpice. En la Tabla 6.3 se muestran, por parejas de condensadores, estos valores ya citados.

	Capacidad [nF]	Frecuencia de resonancia [MHz]	Ganancia de inserción [dB μ V]
C1	100	10.351	60.46
C5	100	4.224	54.10
C2	10	35.311	46.74
C6	10	13.827	46.42
C3	1	102.040	51.17
C7	1	51.237	28.28
C4	0.1	329.582	44.04
C8	0.1	134.506	36.94

Tabla 6.3 – Valores de resonancia de la placa 3

Estos valores son los utilizados a continuación para el cálculo de los elementos parásitos que proporcionan el modelo del circuito. Al igual que en capítulos anteriores, a partir de las ecuaciones [3.3] y [3.6] se completa la siguiente tabla donde se muestran estos valores.

	Capacidad [nF]	Inductancia[nH]	Resistencia[Ω]
C1	100	2.36	0.095
C5	100	14.22	0.199
C2	10	2.03	0.469
C6	10	13.24	0.487
C3	1	2.43	0.279
C7	1	9.65	4.56
C4	0.1	2.33	0.644
C8	0.1	14.01	1.51

Tabla 6.4 – Elementos parásitos de la placa 3

Como ya se podía prever con anterioridad, los condensadores de orificio pasante muestran una mayor inductancia parásita en todos los casos estudiados. Esto es debido, en gran parte, a los terminales metálicos de los que disponen y mediante los cuales se sueldan a las pistas correspondientes. Esta característica hace a los condensadores de montaje superficial la opción más recomendable cuando el parámetro dominante de diseño sea asegurar una alta atenuación y comportamiento capacitivo en un rango lo más amplio posible de frecuencias.

6.5. Obtención y análisis del modelo

Al igual que se realizó con anterioridad en los capítulos anteriores, con esta tercera tarjeta PCB también se realizará el modelo equivalente y se simulará en PSpice. Con esto, se pretende validar los datos obtenidos con anterioridad acerca de los elementos parásitos de cada uno de los circuitos. El modelo equivalente será el mismo que el utilizado en las placas anteriores, cambiando los parámetros correspondientes para ajustarse a la placa en estudio en este capítulo.

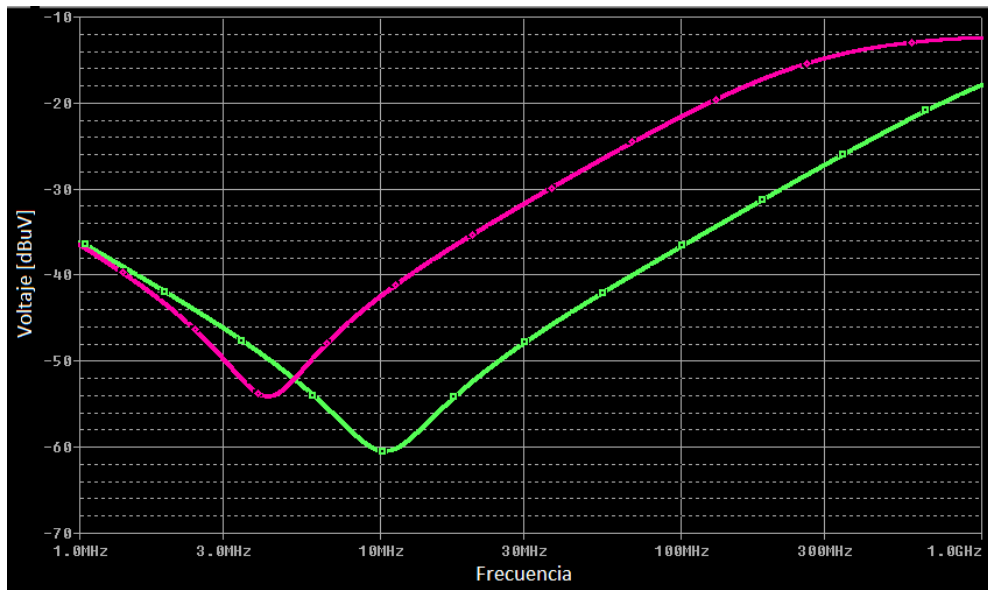


Figura 6.9 – Simulación placa 3, 100nF. C1 (verde), C5(rosa).

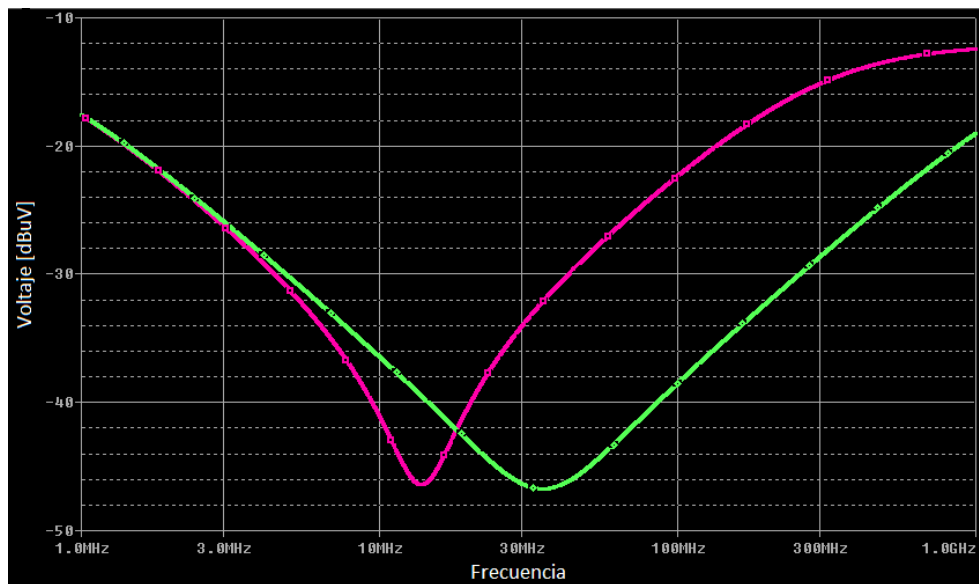


Figura 6.10 – Simulación placa 3, 10nF. C2(verde), C6(rosa).

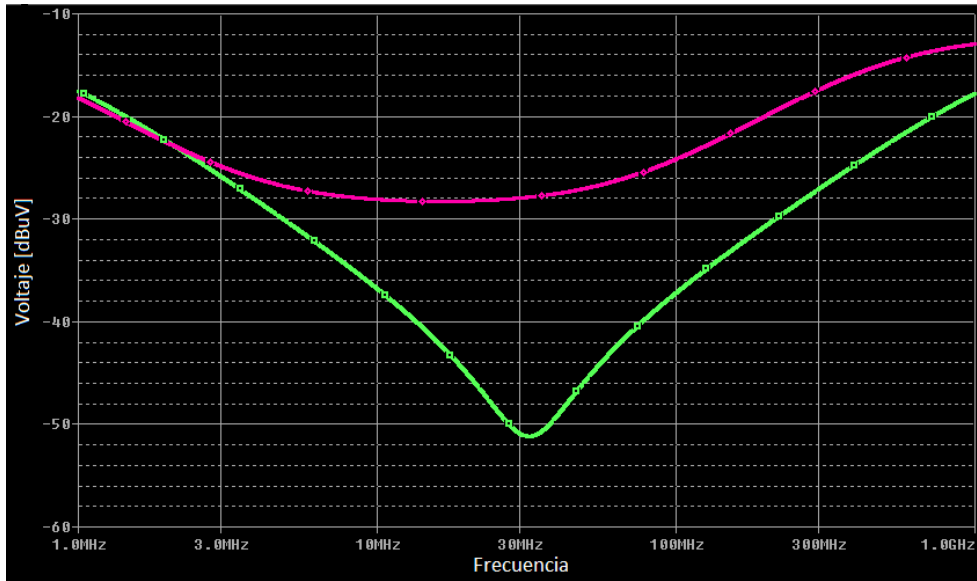


Figura 6.11 – Simulación placa 3, 1nF. C3(verde), C7(rosa).

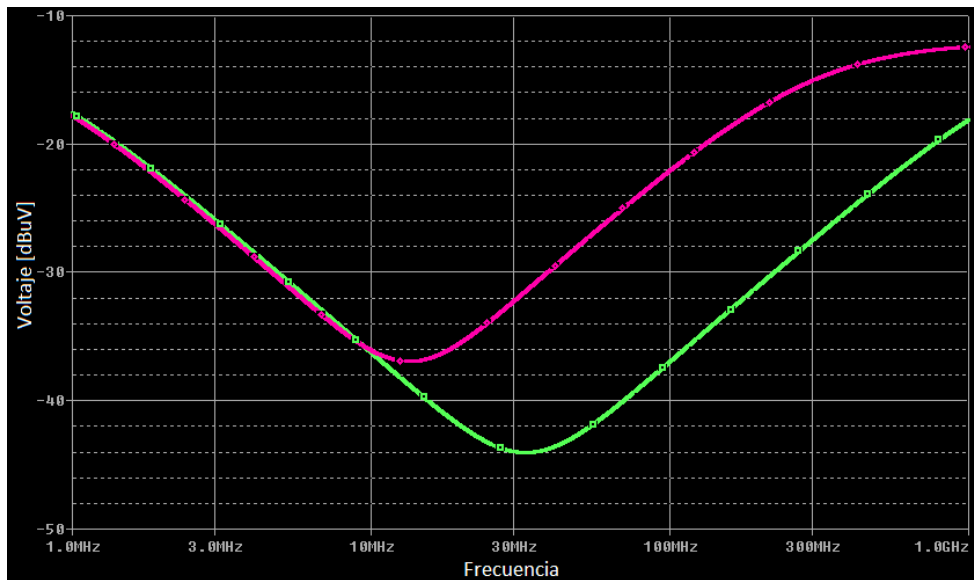


Figura 6.12 – Simulación placa 3, 100pF. C4(verde), C8(rosa).

Al igual que en capítulos anteriores, se puede apreciar la concordancia entre las gráficas generadas mediante simulación y las obtenidas a través de la medición con el analizador de espectros. Esta semejanza es alta en el rango de las bajas frecuencias mientras que conforme aumenta la frecuencia disminuye la concordancia debido, como ya se ha explicado con anterioridad, a los fenómenos de línea eléctricamente largo y otros adicionales que no se encuentran dentro del entorno de este estudio.

7. PLACA 4: Cancelación de la inductancia parásita

7.1. Objetivo

En los capítulos anteriores el trabajo se centró en el análisis de los diferentes aspectos del diseño que intervienen en la variación de la inductancia parásita como son el tamaño de la pista utilizada, el encapsulado del condensador o el dieléctrico utilizado en su fabricación. Una vez establecidas estas variaciones, se pretende encontrar un método sencillo para disminuir, de forma significativa, esta inductancia parásita.

Se intentará utilizar a favor del objetivo descrito el acoplamiento entre líneas que se produce al girar el condensador y colocarlo en paralelo con la pista que lo conecta a los terminales.

7.1. Desarrollo teórico

A continuación se intentará desarrollar alguna regla de diseño efectiva y sencilla para poder minimizar la inductancia parásita del filtro y aumentar así su rango de funcionamiento hasta frecuencias más altas.

Para poder explicar los conceptos que se utilizan en el desarrollo de este capítulo, se parte de un modelo equivalente del condensador real que no se ha descrito hasta ahora. La *Figura 7.1* muestra la disposición típica de un filtro, la que se ha venido utilizando hasta ahora a lo largo de los capítulos anteriores. La *Figura 7.2* muestra a su vez el esquemático asociado a dicha disposición. La inductancia parásita que se muestra en el esquemático es en realidad el resultado de diferentes fenómenos electromagnéticos presentes en el filtro y por tanto, puede subdividirse iniciando su estudio en mayor profundidad.

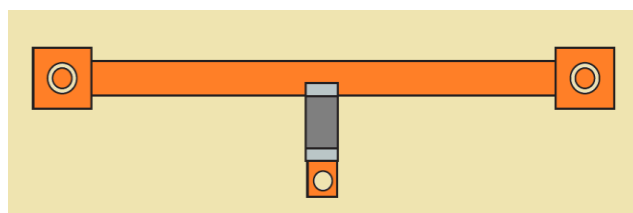


Figura 7.1 – Layout típico de un filtro

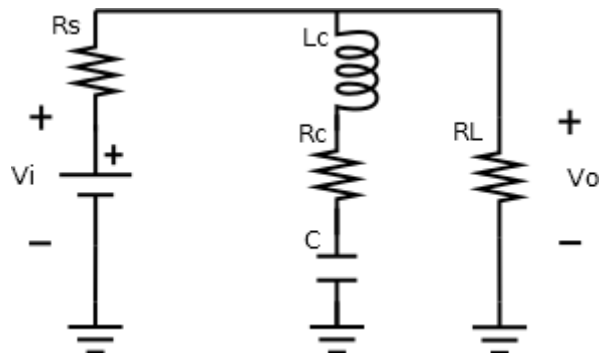


Figura 7.2 – Esquemático típico de un filtro

El condensador conecta la pista de la señal con el plano de retorno que se encuentra debajo del plano en el que están impresas las diferentes pistas. En este circuito, las corrientes de altas frecuencias están destinadas a volver al plano de tierra a través del condensador, donde se encuentran con una menor impedancia.

Sin embargo, una parte del campo magnético asociado a estas corrientes de alta frecuencia envuelve el cuerpo del condensador causando así un acoplamiento magnético entre los bucles de entrada y salida del condensador. Este efecto se muestra de forma esquemática en la Figura 7.3 a través del coeficiente de inducción mutua M . En ese esquema las inductancias L representan los coeficientes de autoinducción de los bucles primario y secundario, que se suponen iguales por simplicidad.

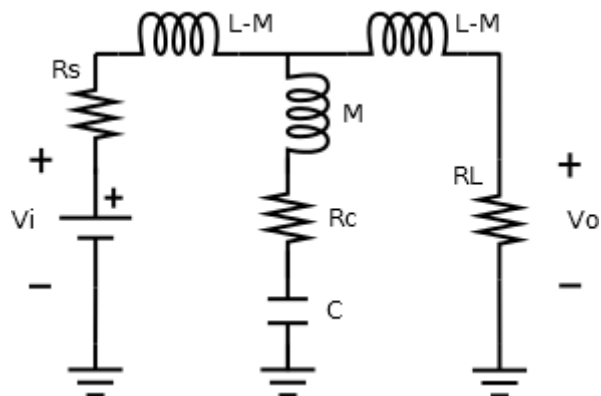


Figura 7.3 – Esquemático de un filtro a partir del modelo equivalente en T

El trabajo a partir de este momento será el de proponer y verificar el funcionamiento de una disposición alternativa del circuito de forma que se aumente el rango de frecuencias en el que es útil el filtro. En la Figura 7.4 se muestra a continuación un layout alternativo que, teóricamente y como se explicará a continuación, debería proporcionar un mejor resultado. El esquemático asociado al funcionamiento del mismo se recoge de la misma manera en la Figura 7.5.

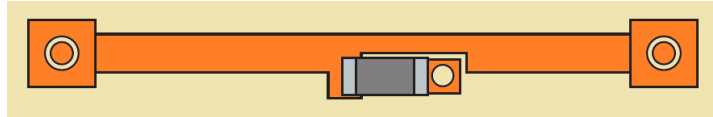


Figura 7.4 – Layout alternativo de un filtro

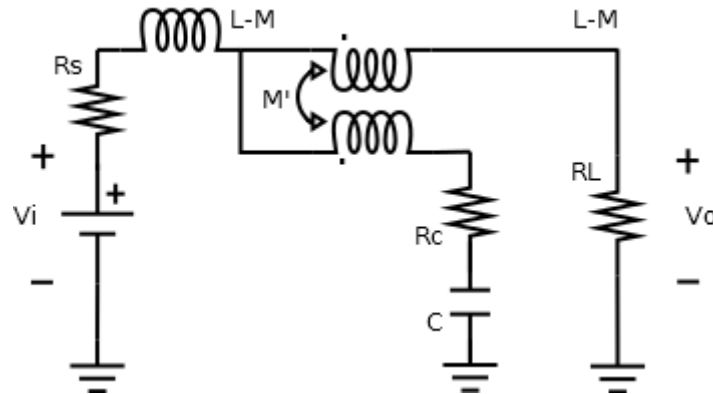


Figura 7.5 – Esquemático de un filtro con acoplamiento de inductancias

La idea es colocar el condensador de montaje superficial en paralelo con la pista de forma que se produzca un acoplamiento entre la rama del condensador y la del bucle de salida de la señal. Este acoplamiento se modelará como se muestra en el esquemático de la *Figura 7.5*, con una inductancia mutua M' . Las corrientes de altas frecuencias que circulan por la rama del condensador inducen a su vez una tensión en el bucle de salida que contrarresta, parcialmente, la caída de tensión en la carga.

En el primer caso, con el condensador en paralelo, la frecuencia de resonancia viene dada por:

$$f_R = \frac{1}{2\pi\sqrt{CM}} \quad [7.1]$$

Mientras que al incorporar el acoplamiento entre las inductancias, la frecuencia de resonancia aumentará de forma notable. El cálculo de la misma es el siguiente:

$$f_R = \frac{1}{2\pi\sqrt{C(M-M')}} = \frac{1}{2\pi\sqrt{CN}} \quad [7.2]$$

Estos resultados se muestran a continuación en las gráficas de la *Figura 7.6*, destacando las frecuencias de resonancia así como otros parámetros de resonancia útiles a la hora de identificar los circuitos.

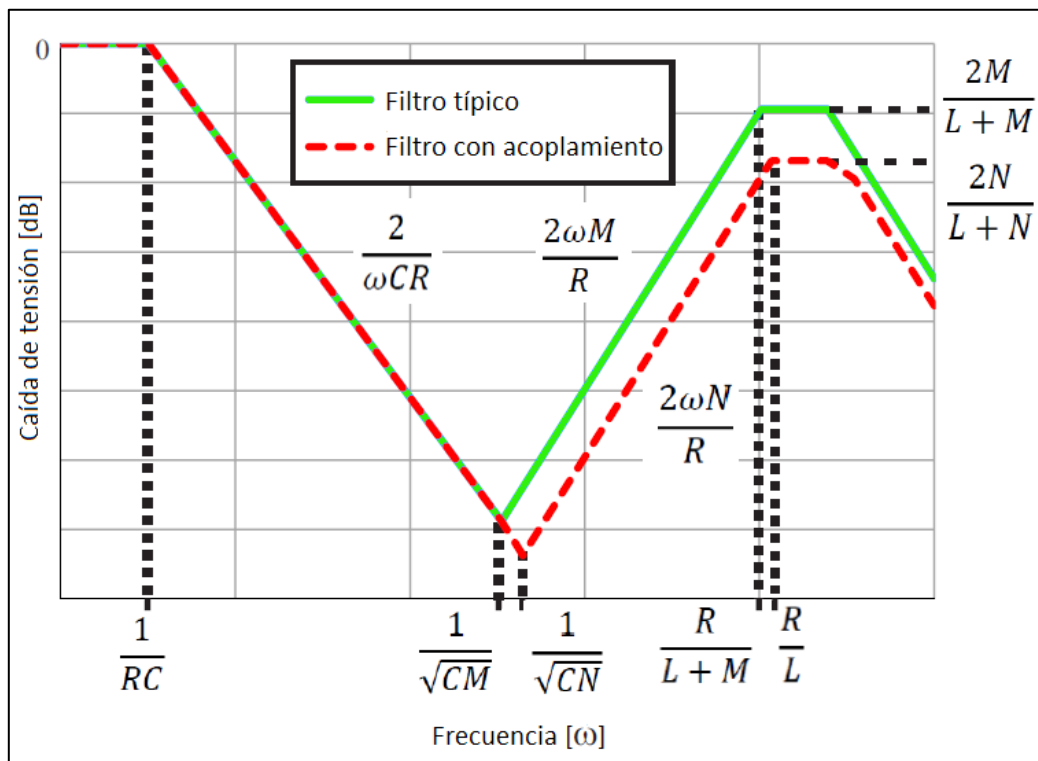


Figura 7.6 – Gráfica teórica de la comparativa de filtros

Además de esto, como último paso antes de la fabricación de las placas, se realiza una simulación de ambos modelos en PSpice, en la que se puede comprobar que los resultados son los explicados con anterioridad.

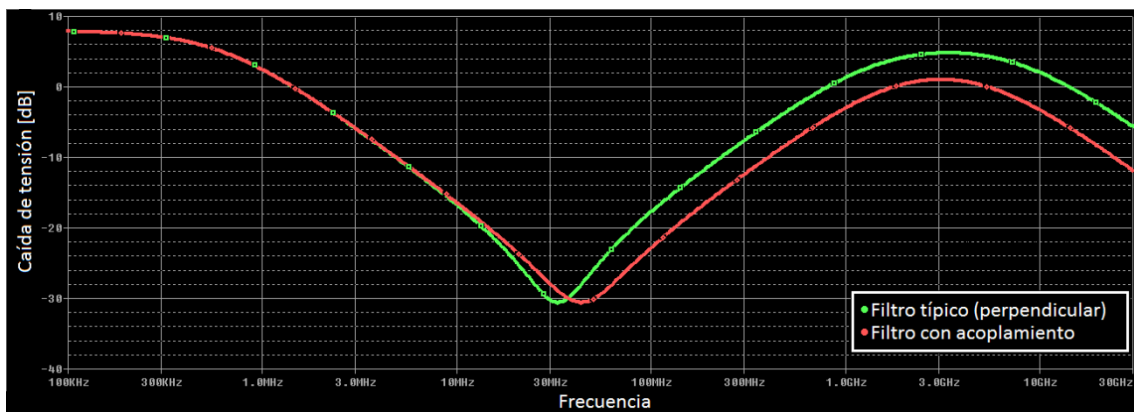


Figura 7.7 – Gráfica comparativa de filtros en simulación

En este modelo se incorporan condensadores con capacidad de 10nF y una inductancia mutua para el caso con inductancias acopladas de 0.4. En la *Figura 7.8* se muestra el modelo en PSpice.

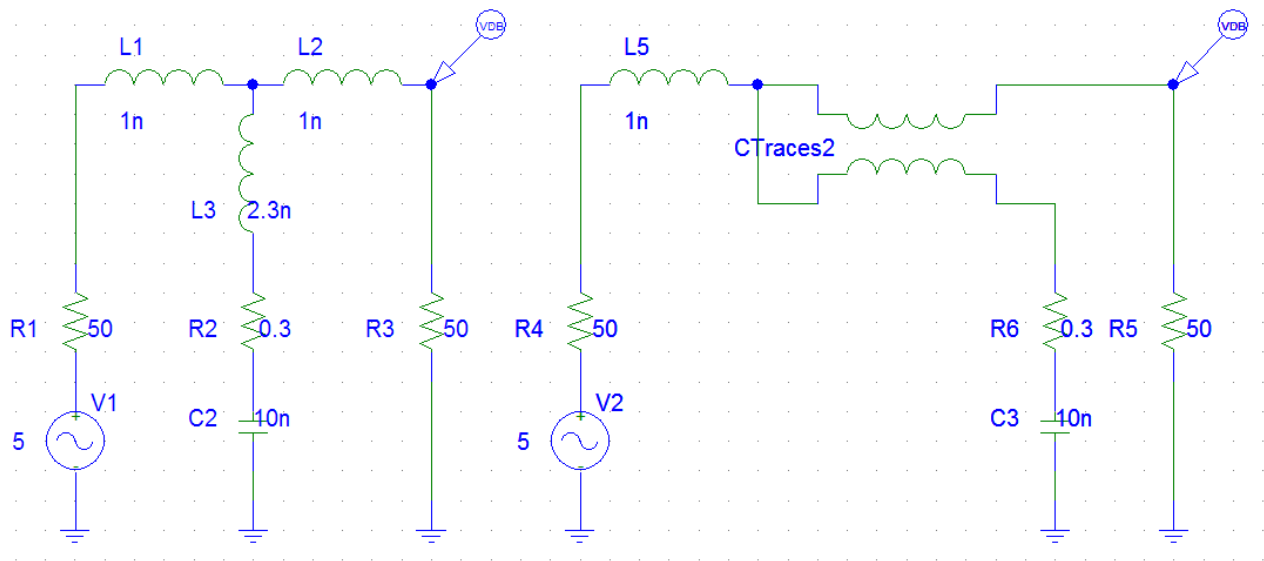


Figura 7.8 – Modelo del filtro con y sin inductancias acopladas en PSpice

7.2. Diseño

Una vez decidido el diseño que se va a llevar a cabo en la tarjeta, se procede a la implementación del mismo en Altium. Al igual que en ocasiones anteriores, se inicia el diseño con la realización del esquemático del circuito completo. Este esquema no difiere de los anteriormente utilizados. Las variaciones que proporcionarán el acoplamiento de las inductancias se incluirán en la posterior distribución geométrica de las pistas en la tarjeta.

En la *Figura 7.9* se muestra una imagen del esquemático utilizado en el diseño de esta cuarta tarjeta PCB.

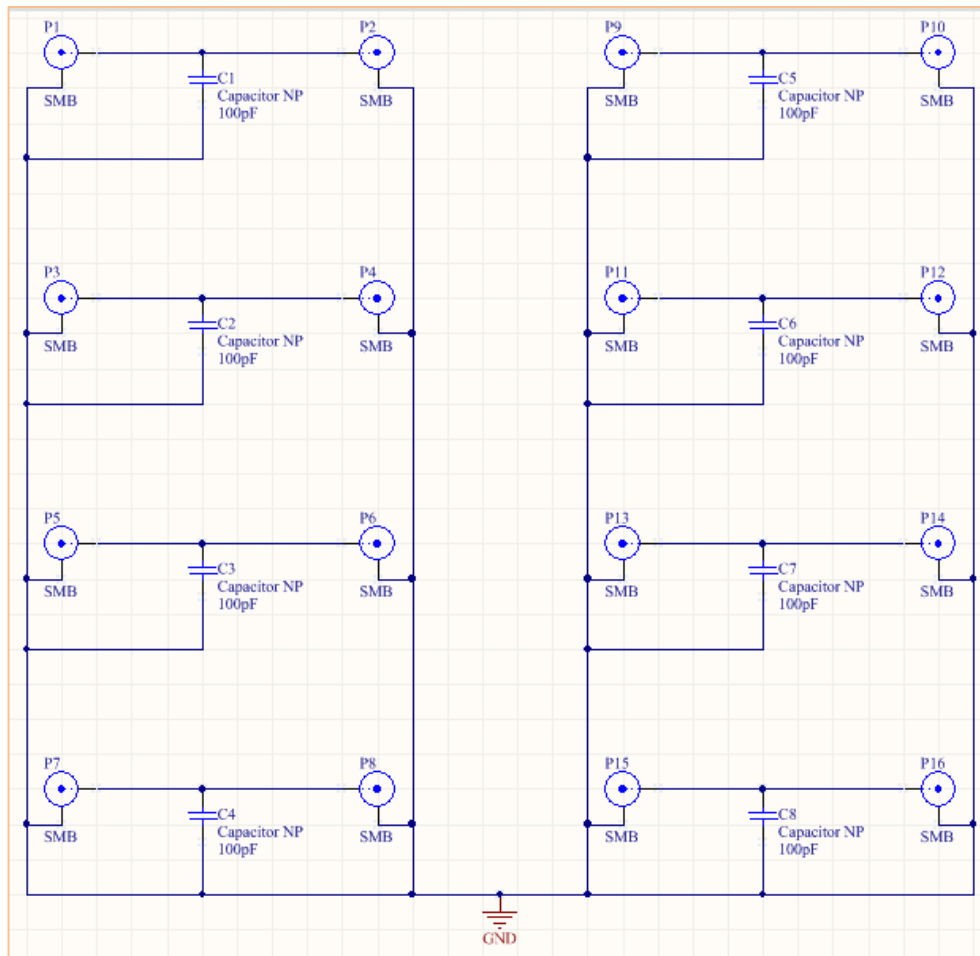


Figura 7.9 – Esquemático de la placa 3

La parte con más carga del diseño de esta placa será la distribución y geometría de las pistas utilizadas en los diferentes modelos. Se mostrarán dos secciones diferenciadas, a parte de un primer modelo que servirá para comparar los resultados y un segundo modelo, sin condensador, que servirá para calibrar las medidas. El diseño que se utilizará como modelo es el que, hasta ahora, ha dado un mejor resultado; es decir, un condensador cerámico multicapa, con montaje superficial y una pista de retorno a tierra lo más pequeña posible. A parte de estos dos pequeños circuitos, en la parte izquierda los condensadores mantienen una pista de forma lateral, variando la anchura de la misma y en la parte derecha se hará con dos pistas laterales, lo que en principio, como se vio en las simulaciones, debería proporcionar un mejor resultado.

El resultado de este diseño se muestra en la *Figura 7.10*.

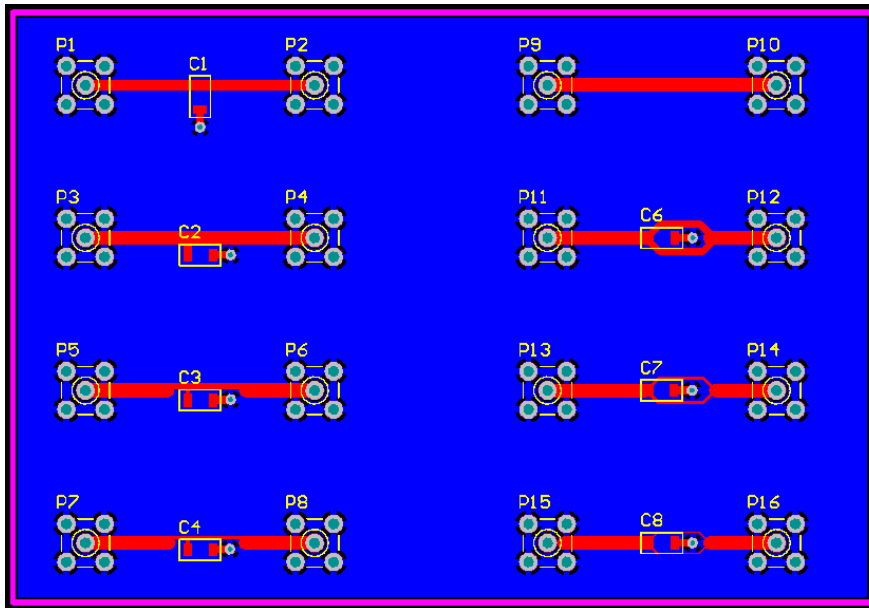


Figura 7.10 – Diseño PCB de la placa 4

Más adelante se vio que los diseños de la derecha no proporcionaban el resultado esperado, por lo que se realizó un rediseño de esta última parte. Las mejoras incluidas consistirán en continuar la pista de la izquierda a lo largo del condensador, por debajo del mismo y con una anchura reducida siempre que sea posible, de esta forma el acoplamiento debería ser mayor y proporcionar mejores resultados. Se realizará por tanto un nuevo diseño, que mantiene el esquemático anteriormente descrito y cuyo resultado se puede ver en la *Figura 7.11*.

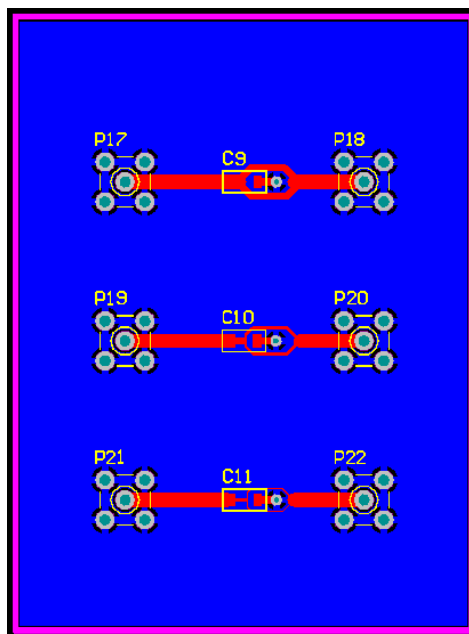


Figura 7.11 – Rediseño de la parte derecha de la placa 4

7.3. Fabricación

Una vez finalizado el diseño en Altium Designer, se generan los archivos a partir de los cuales se imprime la placa en el laboratorio. Al igual que en capítulos anteriores, en las siguientes tablas se recogen los elementos necesarios para la fabricación de las placas.

Referencia	Valor	Dieléctrico	Huella
C1	10 nF	Cerámico	SM/1206
C2	10 nF	Cerámico	SM/1206
C3	10 nF	Cerámico	SM/1206
C4	10 nF	Cerámico	SM/1206
C6	10 nF	Cerámico	SM/1206
C7	10 nF	Cerámico	SM/1206
C8	10 nF	Cerámico	SM/1206
P1	SMB	-	CON/SMB
P2	SMB	-	CON/SMB
P3	SMB	-	CON/SMB
P4	SMB	-	CON/SMB
P5	SMB	-	CON/SMB
P6	SMB	-	CON/SMB
P7	SMB	-	CON/SMB
P8	SMB	-	CON/SMB
P9	SMB	-	CON/SMB
P10	SMB	-	CON/SMB
P11	SMB	-	CON/SMB
P12	SMB	-	CON/SMB
P13	SMB	-	CON/SMB
P14	SMB	-	CON/SMB
P15	SMB	-	CON/SMB
P16	SMB	-	CON/SMB

Tabla 7.1 – Componentes de la placa 4

Referencia	Valor	Dieléctrico	Huella
C9	10 nF	Cerámico	SM/1206
C10	10 nF	Cerámico	SM/1206
C11	10 nF	Cerámico	SM/1206
P17	SMB	-	CON/SMB
P18	SMB	-	CON/SMB
P19	SMB	-	CON/SMB
P20	SMB	-	CON/SMB
P21	SMB	-	CON/SMB
P22	SMB	-	CON/SMB

Tabla 7.2 – Componentes de la placa 4 bis

Una vez más, a continuación se sueldan los componentes que se especifican en la *Tabla 7.1* y la *Tabla 7.2*, que se corresponden a su vez con la placa 4 y el rediseño que se explicó con anterioridad. Esta placa correspondiente al segundo diseño de los circuitos con condensadores que disponen de dos pistas laterales se nombrará a partir de ahora como placa 4 bis.

Las tarjetas PCB, ya terminadas son las mostradas a continuación en la *Figura 7.12* y *7.13* para la placa 4, así como la *Figura 7.14* y *7.15* para la placa 4 bis.

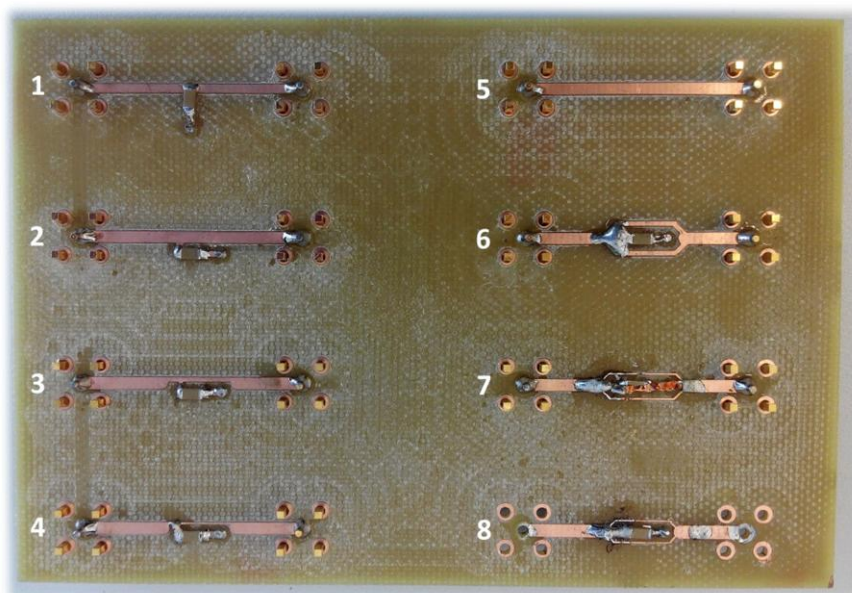


Figura 7.12 – Fabricación placa 4: TOP

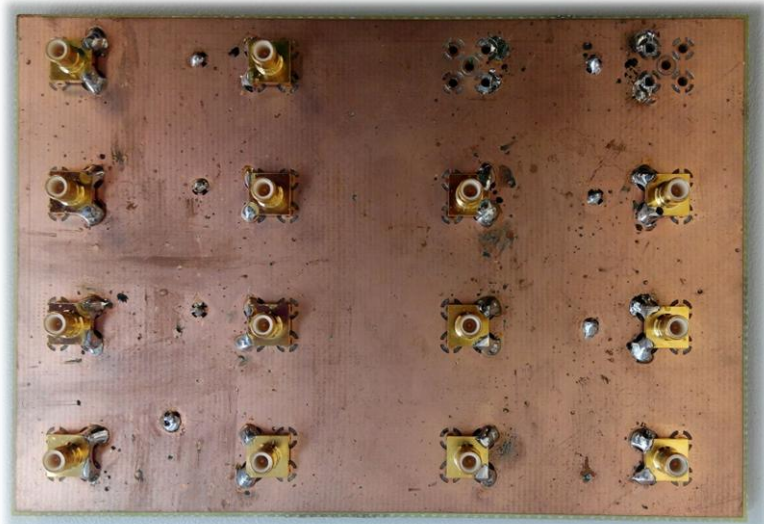


Figura 7.13 – Fabricación placa 4: BOTTOM

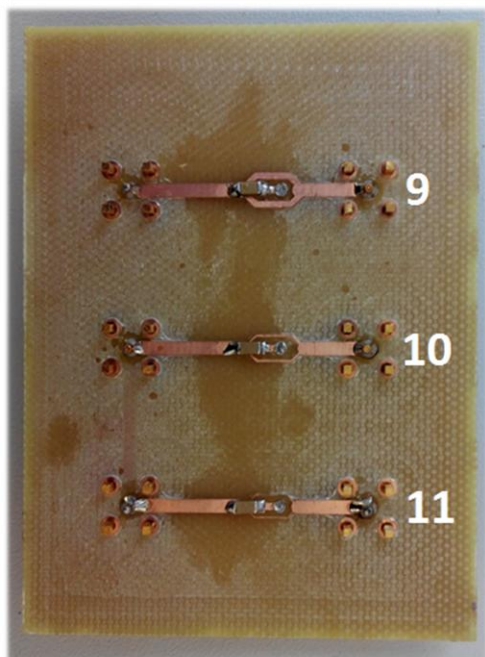


Figura 7.14 – Fabricación placa 4 bis: TOP

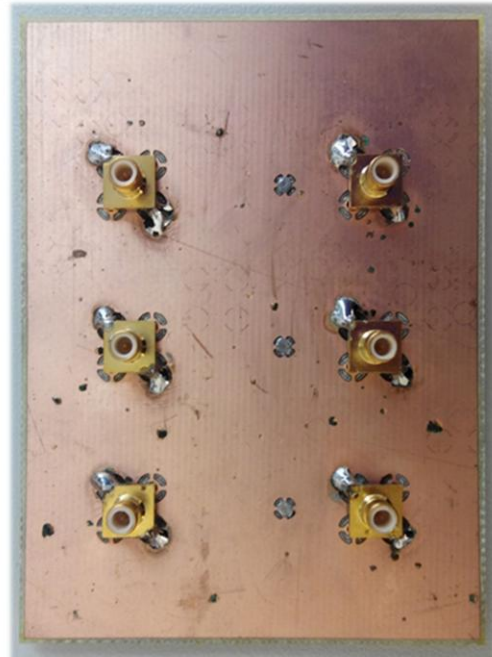
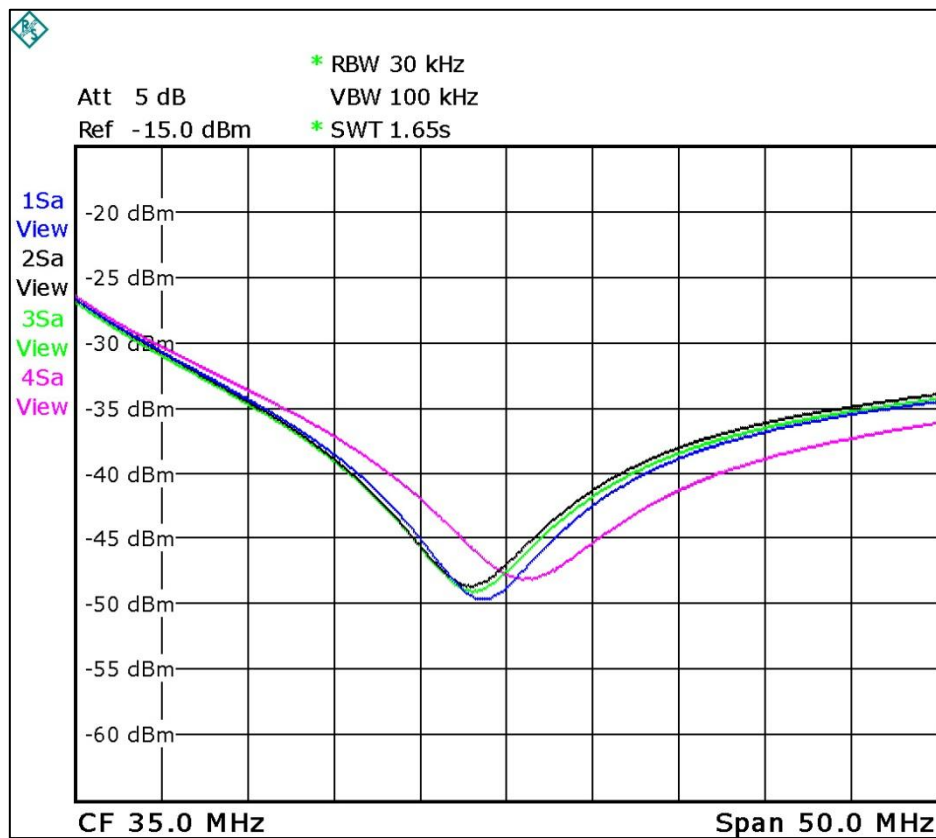


Figura 7.15 – Fabricación placa 4 bis: BOTTOM

7.4. Medidas

Una vez concluida la fabricación de ambas tarjetas, se procede a mostrar los resultados obtenidos a partir del analizador de espectros. Como ya se dijo anteriormente, los tres últimos circuitos de la placa 4, no proporcionan los resultados esperados en un principio, por lo que la gráfica de los mismos no se incluirá en esta memoria y se pasará directamente a analizar los de la placa 4 bis.

En la *Figura 7.16* se muestran las gráficas obtenidas mediante el analizador de espectros. Se trata de los circuitos situados en la parte izquierda de la placa 4 comparándolos con el filtro típico, con el condensador perpendicular a la pista.



*Figura 7.16 – Medidas placa 4: 10nF. Condensadores con una pista lateral.
C1 (negro), C2 (verde), C3 (azul) y C4 (rosa).*

La relación existente entre los filtros analizados y sus correspondientes colores en la gráfica del análisis espectral se recoge a continuación en la *Tabla 7.3*.

	Color	Nº de pistas laterales	Ancho de las pistas laterales
C1	Negro	Ninguna	-
C2	Verde	1	1.8 mm
C3	Azul	1	0.6 mm
C4	Rosa	1	0.2 mm

Tabla 7.3 – Relación de colores de la Figura 7.16

De la misma forma se muestra en la *Tabla 7.4* los valores de las diferentes frecuencias de resonancia que se deducen de la gráfica anterior.

	Capacidad [nF]	Frecuencia de resonancia [MHz]	Ganancia de inserción [dB μ V]
C1	10 nF	32.9	-48.74
C2	10 nF	33.1	-49.11
C3	10 nF	33.6	-49.76
C4	10 nF	36.5	-48.19

Tabla 7.4 – Valores de resonancia de la placa 4 (C=10nF)

Por último, haciendo uso de las ecuaciones [7.1] y [7.2], se obtienen los siguientes resultados:

	C [nF]	M-M' [nH]	M' [nH]	R [Ω]
C1	10 nF	2.34	0	0.371
C2	10 nF	2.31	0.03	0.355
C3	10 nF	2.24	0.10	0.330
C4	10 nF	1.90	0.44	0.396

Tabla 7.5 – Elementos parásitos de la placa 4 (C=10nF)

Los resultados recogidos en la *Tabla 7.5* demuestran las teorías desarrolladas con anterioridad. Se produce un acoplamiento entre las pistas y esto conlleva una reducción de la inductancia parásita y un aumento del rango de funcionamiento del filtro. De estos resultados se puede extraer la conclusión de que cuanto menor sea la anchura de la pista que se ve acoplada con la rama del condensador, mayor será la intensidad de campo y, por tanto, mayor el acoplamiento, lo que produce una menor inductancia parásita en el modelo. Aunque en esta primera tarjeta las diferencias no son tan notables, en los siguientes experimentos se afina el diseño y mejoran notablemente los resultados obtenidos.

A continuación, en la *Figura 7.17* se recogen las gráficas obtenidas a partir del analizador de espectros. Estas gráficas se corresponden con los filtros de la placa 4 bis, los que disponen dos pistas laterales de acoplamiento.

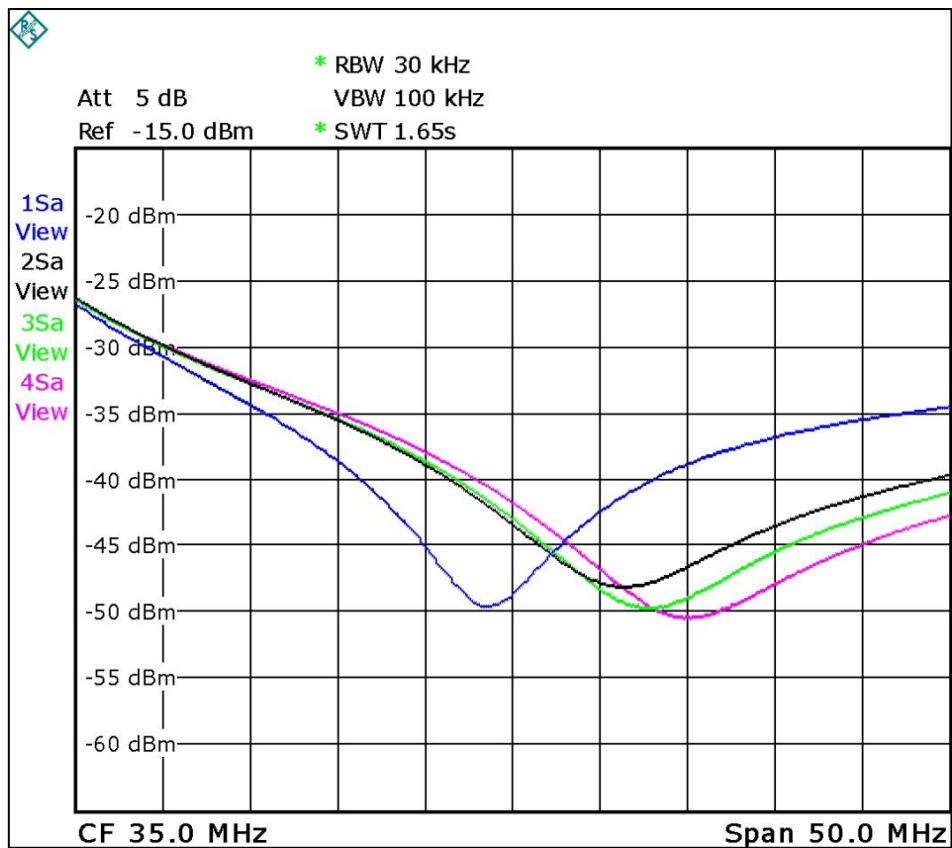


Figura 7.17 – Medidas placa 4 bis: 10nF. Condensadores con dos pistas laterales. C1 (azul), C9 (negro), C10 (verde) y C11 (rosa).

De nuevo, la relación de colores utilizados en la Figura 7.17 se muestran en la Tabla 7.6 a continuación.

	Color	Nº de pistas laterales	Ancho de las pistas laterales
C1	Azul	Ninguna	-
C2	Negro	2	1.8 mm
C3	Verde	2	0.6 mm
C4	Rosa	2	0.2 mm

Tabla 7.6 – Relación de colores de la Figura 7.17

Así mismo, se recogen en la Tabla 7.7 las frecuencias de resonancia de los cuatro circuitos analizados, los tres de la placa 4 bis en comparación con el filtro básico con condensador perpendicular.

	Capacidad [nF]	Frecuencia de resonancia[MHz]	Ganancia de inserción[dB μ V]
C1	10 nF	32.9	-48.74
C2	10 nF	41.59	-48.26
C3	10 nF	42.78	-49.88
C4	10 nF	45.18	-50.57

Tabla 7.7 – Valores de resonancia de la placa 4 bis (C=10nF)

A partir de las ecuaciones [7.1] y [7.2] se completa la *Tabla 7.8* con los valores de la inductancia M y el coeficiente de inductancia mutua M'.

	C [nF]	M-M'[nH]	M' [nH]	R[Ω]
C1	10 nF	2.34	0	0.371
C2	10 nF	1.46	0.88	0.392
C3	10 nF	1.38	0.96	0.325
C4	10 nF	1.24	1.01	0.300

Tabla 7.8 – Elementos parásitos de la placa 4 bis (C=10nF)

Como se observa en los resultados mostrados en las *Tablas 7.5 y 7.8*, conviene reducir la anchura de la pista que se encuentra en paralelo con el condensador y a lo largo del mismo lo máximo posible, delimitado siempre por el proceso de fabricación. Además se observa como la duplicidad de pistas paralelas al condensador mejora notablemente los resultados obtenidos pudiendo aumentar la frecuencia de resonancia desde los 32.9 MHz hasta los 45.18 MHz en el mejor de los casos analizados.

Se recoge por tanto, a lo largo de este capítulo, un método eficaz y económico de aumentar notablemente el rango de funcionamiento de un filtro compuesto por un condensador de montaje superficial. Es importante destacar que la disminución de la inductancia parásita que se obtiene con este método tiene como consecuencia una mayor atenuación del filtro en todo el rango de frecuencias por encima de la frecuencia de resonancia. Las mejoras típicas que se obtienen con el diseño optimizado que se propone se mueven en el rango de entre 5 y 8 dB de aumento de la atenuación.

8. PLACA 5: Cancelación de la inductancia parásita con dos condensadores

8.1. Objetivo

Este nuevo experimento contará con la misma distribución que el anterior, añadiendo tan solo una diferencia. En lugar de contar con un condensador de 10 nF, se trabajará con dos condensadores de 4.7 nF colocados de forma paralela. La situación ideal sería disponer de condensadores de 5 nF, pero al no ser una medida estándar, será suficiente para la demostración utilizar el valor de 4.7 nF, suficientemente cercano para las comparaciones pertinentes.

8.2. Desarrollo teórico

En este capítulo se parte de un filtro que sustituye el condensador inicialmente utilizado por dos condensadores en paralelo. Como es conocido, este hecho ya aporta una reducción de la inductancia parásita considerable. La deducción de estos conceptos se desarrolla a continuación.

Se asume a lo largo de la explicación teórica desarrollada a continuación que el condensador utilizado será de un medio de la capacidad de los filtros iniciales, es decir, 5 nF. Como ya se muestra en el *Capítulo 4*, se espera que la inductancia parásita de ambos condensadores sea similar a la presentada en los condensadores de 10 nF pues esta inductancia solo depende de la geometría del filtro. Se deduce a partir de la gráfica mostrada en la *Figura 4.9* que la frecuencia de resonancia de forma individual sería de unos 50.12 MHz. A partir de estos datos y haciendo uso de la ecuación [3.3] se deduce una inductancia parásita con un valor aproximado de 2.02 nH muy similar a los 1.87 nH que presenta el condensador de 10 nF. De esta forma:

$$C_2 = 0.5 * C_1$$

$$L_2 \approx L_1$$

Un filtro compuesto por dos condensadores iguales, con una inductancia y resistencia parásita que se considerarán inicialmente iguales, es el que se muestra a continuación en la *Figura 8.1*.

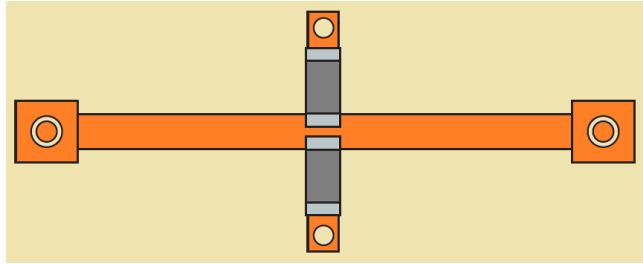


Figura 8.1 – Modelo del filtro con dos condensadores

Igualmente, el modelo equivalente a este circuito es el siguiente:

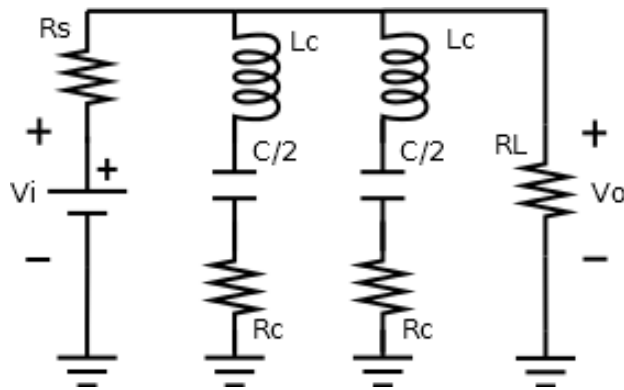


Figura 8.2 – Esquemático básico del filtro con dos condensadores

A partir de aquí, se halla el modelo mediante asociación en paralelo de elementos básicos de la siguiente forma:

$$C_{eq} = C_2 + C_2 = 2 * C_2 = C_1$$

$$\frac{1}{L_{eq}} = \frac{1}{L_2} + \frac{1}{L_2} = \frac{2}{L_1} \rightarrow L_{eq} = 0.5 * L_1$$

Como se muestra, la capacidad total del filtro sigue siendo la misma, sin embargo la inductancia parásita equivalente disminuye hasta la mitad.

Además de esta reducción de la inductancia parásita, existe otra reducción debida al acoplamiento de las señales si además se disponen los condensadores de forma paralela o antiparalela como se muestra en las siguientes figuras. En contraposición al caso tratado en el capítulo anterior y como una mejora a tener en cuenta existe en este modelo un acoplamiento entre la línea y uno de los condensadores, entre la línea y el otro condensador y entre los dos condensadores.

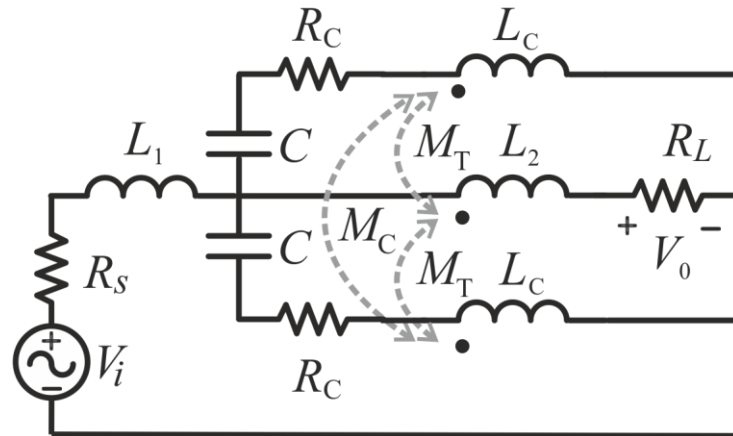
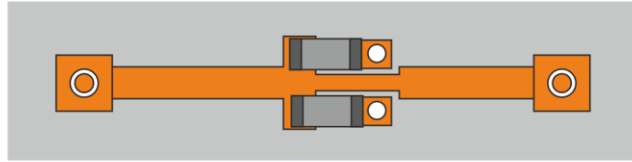


Figura 8.3 – Modelo del filtro de dos condensadores en paralelo y esquema eléctrico del mismo

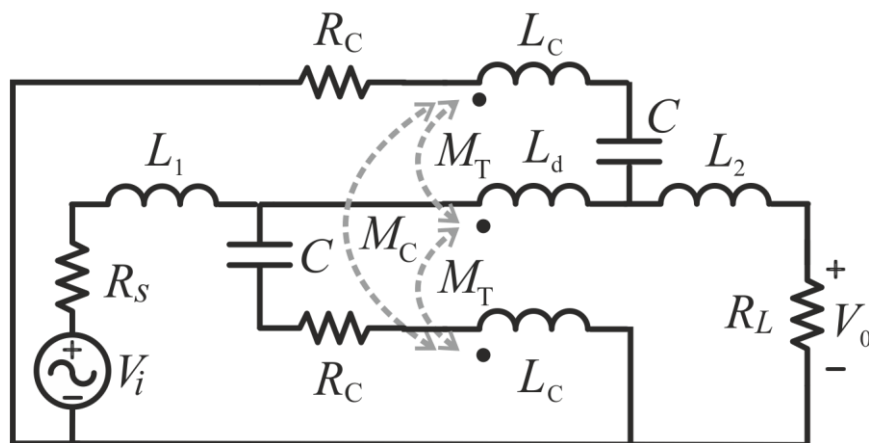
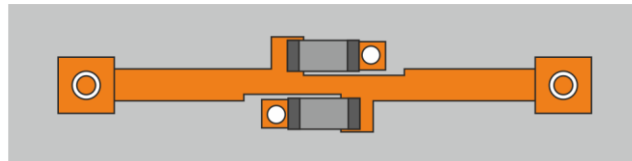


Figura 8.4 – Modelo del filtro de dos condensadores en antiparalelo y esquema eléctrico del mismo

En el modelo con los condensadores en paralelo el acoplo con la tira es favorable, mientras que el acoplo entre condensadores (M_C) no. Es por esto que se espera un mejor resultado en el modelo con disposición antiparalela de los condensadores.

8.3. Diseño

Con la idea que se va a llevar a cabo ya cerrada, se procede al diseño en Altium de la consiguiente tarjeta PCB. Inicialmente se realiza el esquemático del circuito que se pretende implementar en la tarjeta. Este circuito será similar a los anteriormente utilizados con la salvedad de mantener dos condensadores en paralelo para cada filtro implementado. La imagen del esquemático descrito se muestra en la *Figura 8.5* a continuación:

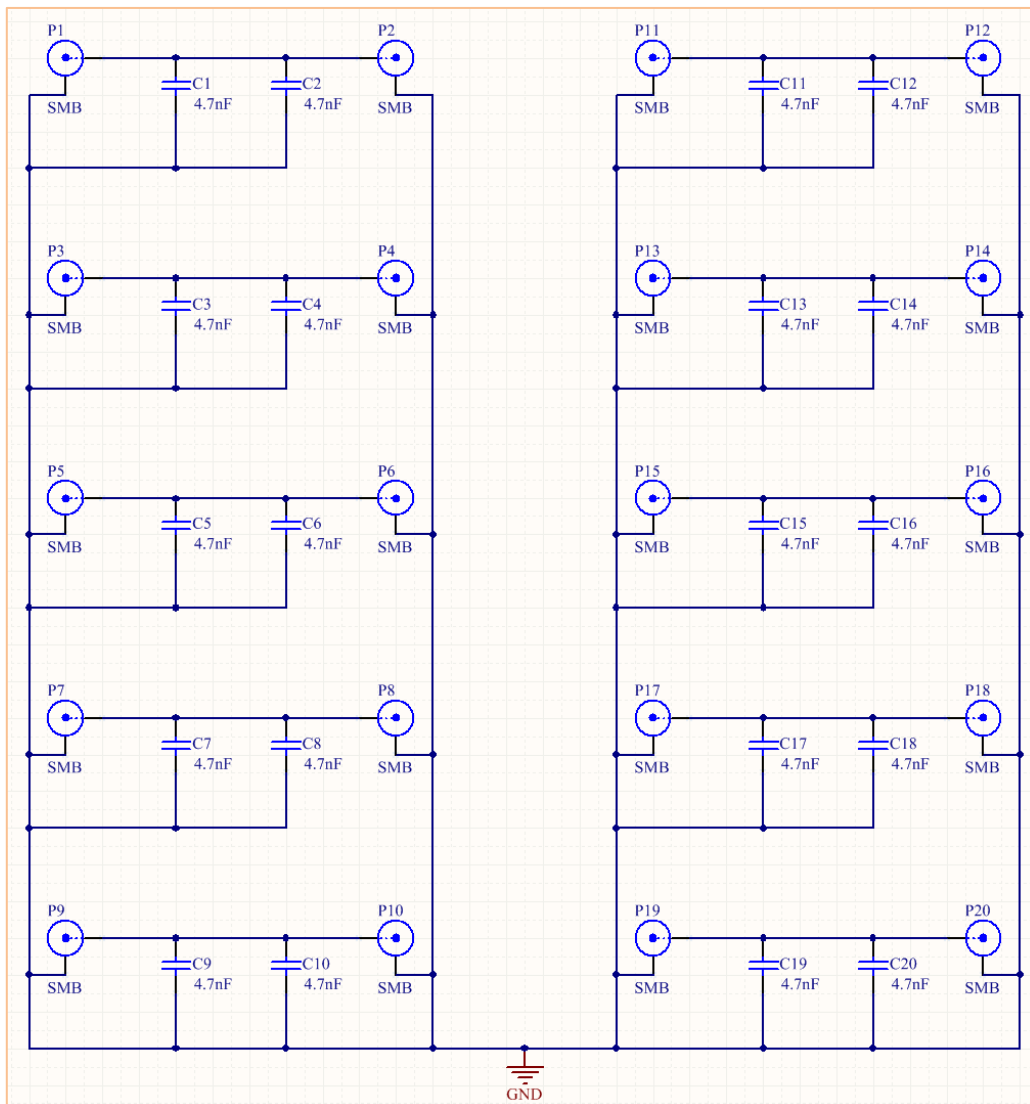


Figura 8.5 – Esquemático de la placa 5

En relación al diseño de las dimensiones y geometría de la tarjeta cabe destacar que será muy parecida a la utilizada en el capítulo anterior, con dos condensadores donde antes se utilizaba uno.

Se diferenciarán dos secciones en la placa: en la primera, a la izquierda, se colocarán los condensadores de forma paralela y en la segunda, a la derecha, de forma antiparalela. Dentro de cada sección se implementarán a su vez varios modelos, variando la anchura y disposición de las posibles pistas laterales en busca de la distribución más favorable. El diseño que se ha descrito se recoge en la *Figura 8.6*:

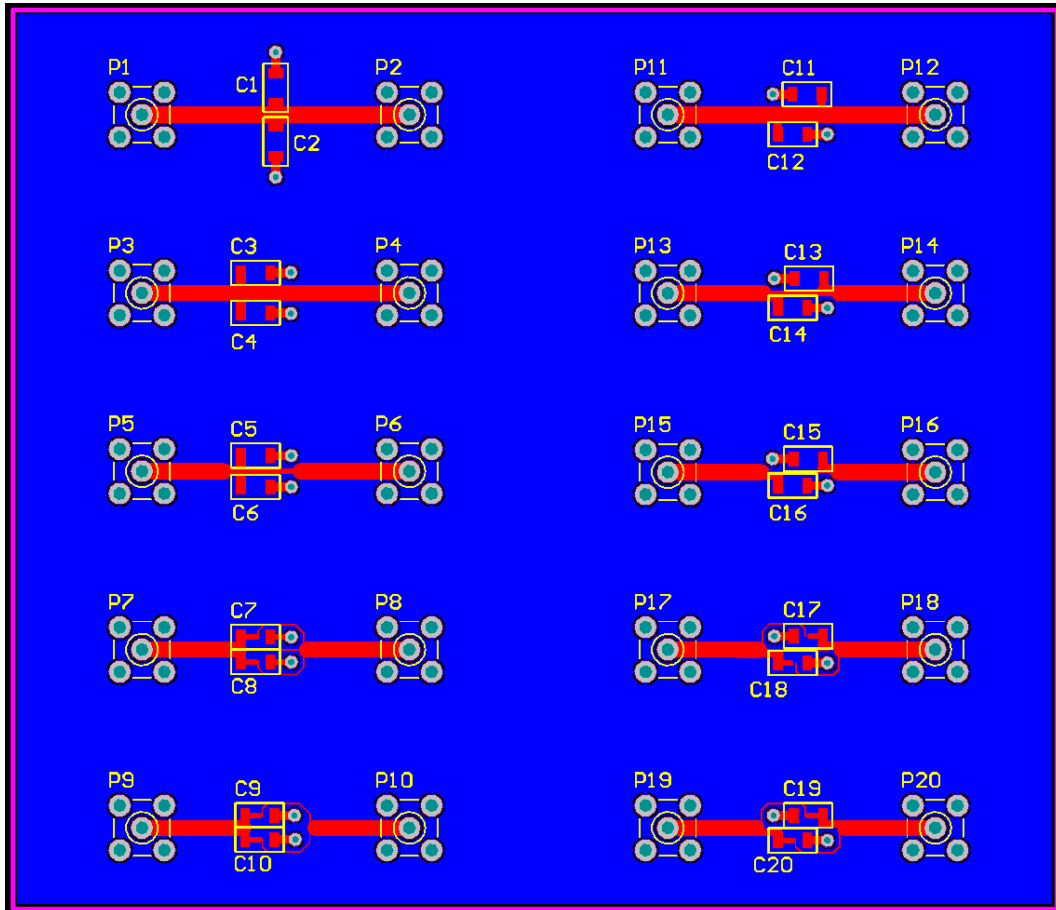


Figura 8.6 – Diseño PCB de la placa 5

8.4. Fabricación

A continuación se procede a iniciar la fase de fabricación. Como ya se ha hecho en los capítulos anteriores, en la *Tabla 8.1* se recogen los elementos necesarios para la fabricación de la tarjeta así como las características propias de los mismos.

Referencia	Valor	Dieléctrico	Huella
C1	10 nF	Cerámico	SM/1206
C2	10 nF	Cerámico	SM/1206
C3	10 nF	Cerámico	SM/1206
C4	10 nF	Cerámico	SM/1206
C6	10 nF	Cerámico	SM/1206
C7	10 nF	Cerámico	SM/1206
C8	10 nF	Cerámico	SM/1206
C9	10 nF	Cerámico	SM/1206
C10	10 nF	Cerámico	SM/1206
C11	10 nF	Cerámico	SM/1206
C12	10 nF	Cerámico	SM/1206
C13	10 nF	Cerámico	SM/1206
C14	10 nF	Cerámico	SM/1206
C15	10 nF	Cerámico	SM/1206
C16	10 nF	Cerámico	SM/1206
C17	10 nF	Cerámico	SM/1206
C18	10 nF	Cerámico	SM/1206
C19	10 nF	Cerámico	SM/1206
C20	10 nF	Cerámico	SM/1206
P1	SMB	-	CON/SMB
P2	SMB	-	CON/SMB
P3	SMB	-	CON/SMB
P4	SMB	-	CON/SMB
P5	SMB	-	CON/SMB
P6	SMB	-	CON/SMB
P7	SMB	-	CON/SMB
P8	SMB	-	CON/SMB
P9	SMB	-	CON/SMB
P10	SMB	-	CON/SMB

Tabla 8.1 – Componentes de la placa 5

Una vez la tarjeta ha sido impresa y se han soldado todos los conectores necesarios de forma manual finaliza este paso. El resultado final se puede ver en la *Figura 8.7* y la *Figura 8.8*.

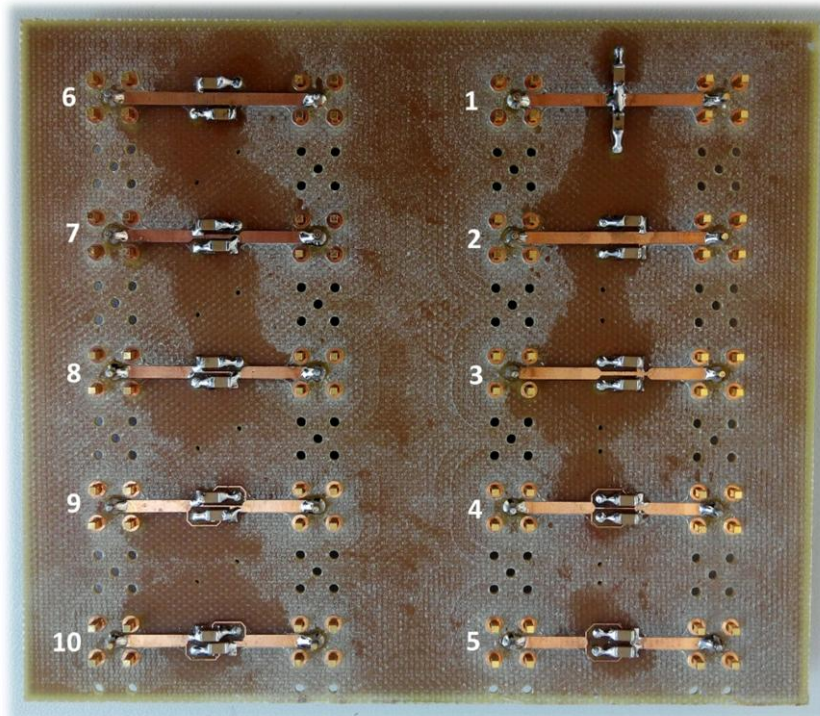


Figura 8.7 – Fabricación placa 5: TOP

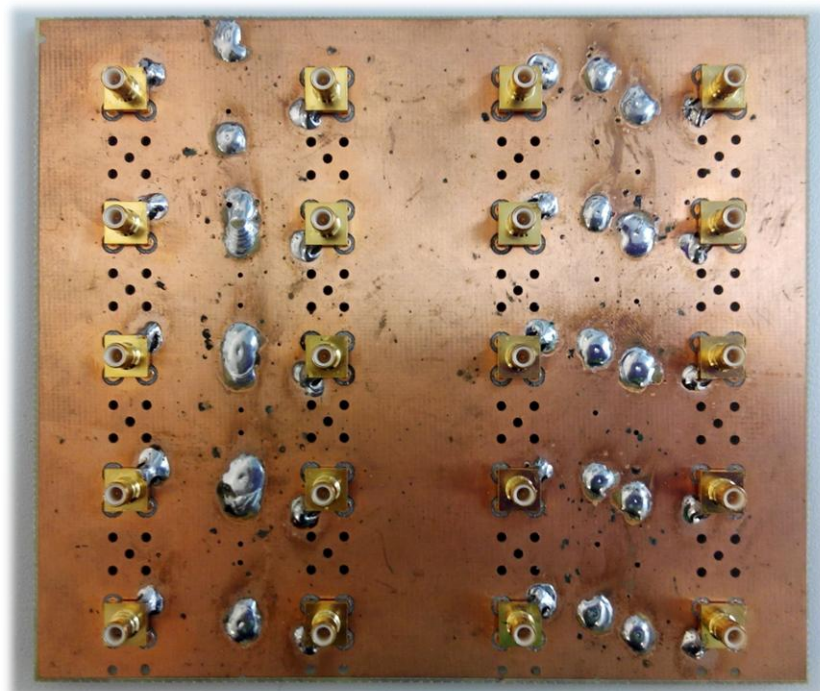


Figura 8.8 – Fabricación placa 5: BOTTOM

8.5. Medidas

Una vez finalizada la fabricación, se comienza a tomar las medidas necesarias haciendo uso del analizador de espectros como las veces anteriores. Se estudiarán dos partes diferenciadas, inicialmente los condensadores puestos de forma paralelo y después los dispuestos de forma antiparalela en el circuito.

A continuación se muestra en la *Figura 8.9* los resultados obtenidos de los circuitos del 1 al 5 mediante el consecuente análisis espectral.

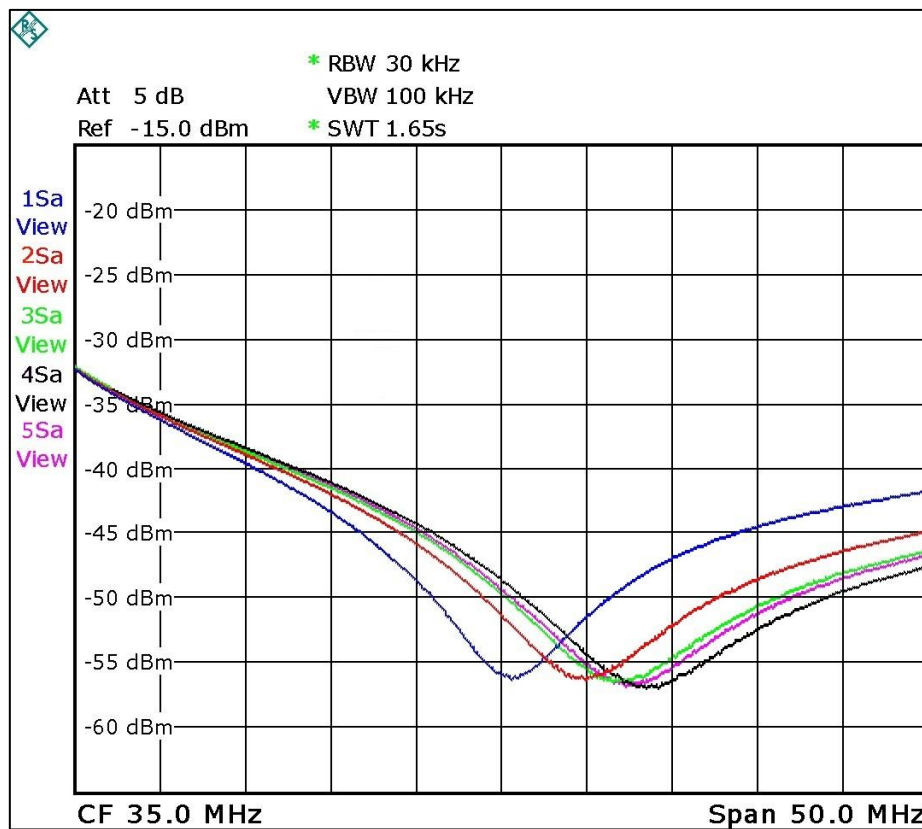


Figura 8.9 – Medidas placa 5: 2 x 4.7nF paralelos. 1 (azul), 2 (rojo), 3 (verde), 4 (negro) y 5 (rosa)

En la siguiente tabla se concentran las relaciones existentes entre los circuitos analizados y sus colores en la gráfica de la *Figura 8.9*.

	Color	Pistas	Ancho de las pistas
1 - C1+C2	Azul	Ninguna	-
2 - C3+C4	Rojo	1 intermedia	1.8 mm
3 - C5+C6	Verde	1 intermedia	0.6 mm
4 - C7+C8	Negro	1 intermedia + 2 laterales	0.2 mm
5 - C9+C10	Rosa	2 laterales	0.2 mm

Tabla 8.2 – Relación de colores de la Figura 8.9 y descripción de los circuitos

En la *Tabla 8.3*, como se ha hecho con resultados anteriores, se recogen los datos que se pueden obtener tras el análisis de la resonancia del circuito. El circuito 1 se tomará como base para la comparación con el resto.

	Capacidad [nF]	Frecuencia de resonancia [MHz]	Ganancia de inserción [dB μ V]
1 - C1+C2	2x4.7 nF	35.6	-56.36
2 - C3+C4	2x4.7 nF	39.99	-56.39
3 - C5+C6	2x4.7 nF	41.49	-56.58
4 - C7+C8	2x4.7 nF	44.18	-57.07
5 - C9+C10	2x4.7 nF	42.29	-56.89

Tabla 8.3 – Valores de resonancia de la placa 5 ($C=2 \times 4.7 \text{ nF}$ paralelos)

Nuevamente y haciendo uso de las ecuaciones [8.1] y [8.2] se completa la *Tabla 8.4* con los valores de la inductancia M y el coeficiente de inductancia mutua M' que modelan el circuito analizado.

	$M-M'$ [nH]	M' [nH]	R [Ω]	ΔIG_1 [dB]	ΔIG_2 [dB]
1 - C1+C2	2.13	0	0.153	-7	-
2 - C3+C4	1.68	0.45	0.152	-10	-3
3 - C5+C6	1.56	0.57	0.149	-12	-5
4 - C7+C8	1.38	0.75	0.141	-13	-6
5 - C9+C10	1.51	0.62	0.144	-12.2	-5.2

Tabla 8.4 – Elementos parásitos de la placa 5 ($C=2 \times 4.7 \text{ nF}$ paralelos)

Donde ΔIG_1 es el incremento de ganancia de inserción con respecto al filtro con un solo condensador en perpendicular y ΔIG_2 con respecto al filtro con dos condensadores perpendiculares, medidos los valores de atenuación en 60 MHz.

Como se puede contrastar a la vista de los resultados recogidos en las tablas anteriores, este diseño proporciona frecuencias de resonancia más elevadas que disponiendo de un único condensador. Nuevamente, mediante el acoplamiento de inductancias podemos ver aumentada la frecuencia de resonancia del filtro en más de 10 MHz. Además, se ha medido la ganancia de inserción de los distintos modelos en torno a los 60 MHz y con las técnicas de diseño descritas se consigue aumentar la atenuación en 13 dB con respecto al modelo de filtro con un solo condensador en perpendicular.

Se procede ahora a comprobar los resultados obtenidos a partir de la disposición antiparalela de los condensadores en la tarjeta. En la *Figura 8.10* se muestra la respuesta en frecuencia de los modelos del 6 al 10, igualmente su relación de colores se define a continuación en la *Tabla 8.5*.

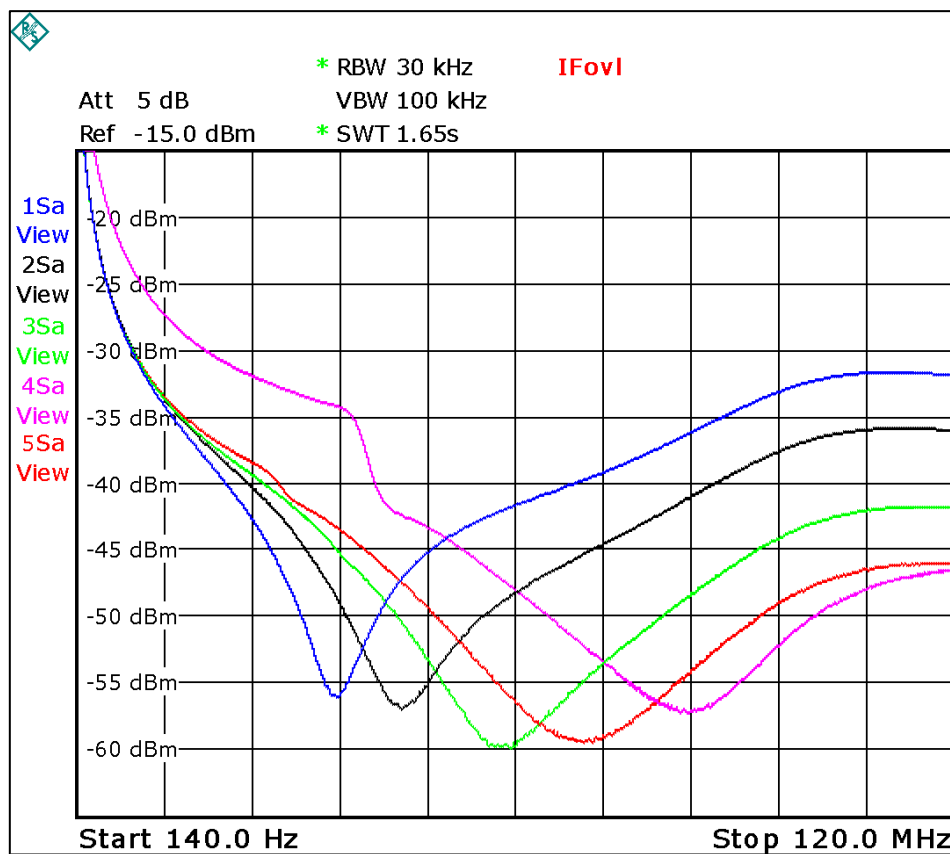


Figura 8.10 – Medidas placa 5: 2 x 4.7nF. C11+C12 (azul), C13+C14 (negro), C15+C16 (verde), C17+C18 (rosa) y C19+C20 (rojo)

	Color	Nº de pistas laterales	Ancho de las pistas laterales
6 - C11+C12	Azul	1 intermedia	1.8 mm
7 - C13+C14	Negro	1 intermedia	0.6 mm
8 - C15+C16	Rosa	1 intermedia	0.2 mm
9 - C17+C18	Verde	1 intermedia + 2 laterales	0.2 mm
10 - C19+C20	Rojo	2 laterales	0.2 mm

Tabla 8.5 – Relación de colores de la Figura 8.10

Ya en la gráfica se puede apreciar la gran mejora de los filtros utilizados, el aumento de la franja de frecuencias útil en cada caso. Se completa por tanto, la consiguiente tabla con los datos numéricos que respaldan este hecho.

	Capacidad [nF]	Frecuencia de resonancia [MHz]	Ganancia de inserción [dB μ V]
6 - C11+C12	2x4.7 nF	35.56	-56.21
7 - C13+C14	2x4.7 nF	44.43	-57.08
8 - C15+C16	2x4.7 nF	55.45	-59.42
9 - C17+C18	2x4.7 nF	83.71	-57.32
10 - C19+C20	2x4.7 nF	68.62	-59.67

Tabla 8.6 – Valores de resonancia de la placa 5 ($C=2 \times 4.7 \text{ nF}$ antiparalelos)

Por último, y a partir de las ecuaciones [8.1] y [8.8] se deducen fácilmente los valores que se muestran en la *Tabla 8.7*.

	M-M' [nH]	M' [nH]	R [Ω]	ΔIG_1 [dB]	ΔIG_2 [dB]
6 - C11+C12	2.13	0	0.156	-7	-
7 - C13+C14	1.36	0.77	0.14	-11	-4
8 - C15+C16	0.873	1.257	0.107	-17	-10
9 - C17+C18	0.384	1.746	0.137	-22	-15
10 - C19+C20	0.572	1.558	0.104	-21	-14

Tabla 8.7 – Elementos parásitos de la placa 5 ($C=2 \times 4.7 \text{ nF}$ antiparalelos)

Lo que se pudo apreciar a simple vista en la gráfica anteriormente mostrada se corrobora a la vista de los datos. La disposición antiparalela de los condensadores proporciona un mayor acoplamiento entre las corrientes, lo que se plasma como un aumento de unos 48 MHz la frecuencia de resonancia del filtro con respecto al modelo con dos condensadores perpendiculares a la pista, el filtro 1 de la *Figura 8.7*, además de un aumento de 15 dB en la atenuación.

En comparación con el modelo que dispone de un solo condensador, la diferencia es aún mayor, llegando a los 51 MHz de diferencia. De igual forma, la atenuación en el rango de comportamiento inductivo del filtro se puede llegar a reducir en hasta 22 dB.

9. Conclusiones

En este apartado comentaremos en primer lugar las conclusiones referentes al estudio de los parámetros que influyen en la inductancia parásita de un filtro de tipo shunt-capacitor. Seguidamente se comentaran las conclusiones referentes al estudio que se ha realizado sobre técnicas para reducir la inductancia parásita en filtros de uno o dos condensadores.

❖ **Variación de la inductancia parásita de un filtro en función de características propias del filtro**

En primer lugar, hemos comprobado experimentalmente la variación de la inductancia parásita en el filtro en función de la longitud de la pista que conecta el condensador al plano de retorno. Se ha comprobado que existe una relación lineal entre la inductancia parásita y la longitud de esta pista. Cuanto mayor es la longitud de la pista, mayor es la inductancia parásita por lo que es conveniente en el diseño mantener la longitud de esta pista lo menor posible.

A continuación hemos estudiado el comportamiento de diversos condensadores de la misma geometría y el mismo tamaño pero distinta capacidad. Se comprueba que la inductancia parásita del condensador es prácticamente independiente de la capacidad del mismo y solo depende de la geometría del filtro. Una conclusión muy importante es que la atenuación real que proporciona un filtro de este tipo no siempre será mayor cuanto mayor sea la capacidad del condensador ya que un condensador de mayor capacidad tendrá en general una frecuencia de resonancia menor.

También se ha realizado un estudio de la variación de la inductancia parásita en función del tipo de condensador utilizado. De acuerdo a esto, existe una amplia oferta de tecnologías y dieléctricos disponibles en el mercado siendo cada tipo de condensador adecuado para distintas aplicaciones. Cabe destacar que la inductancia parásita no presenta una variación destacable en relación con la tecnología del condensador. Además, la ESR mostrada por los condensadores electrolíticos es muy alta, lo que no los hace indicados para filtros de frecuencias altas.

De la misma forma que existen condensadores con diferentes dieléctricos, también están disponibles en distintos encapsulados. En este caso, se ha comprobado que los condensadores de orificio pasante muestran una mayor inductancia parásita frente a los de montaje superficial. Esto se explica porque

en el caso de los condensadores de orificio pasante, el camino que han de recorrer las corrientes es mayor debido a los terminales de los condensadores, lo que se traduce en una mayor inductancia parásita en el filtro. Por lo tanto, los condensadores de montaje superficial son los más indicados para utilizar en filtros donde se prime una alta atenuación y un comportamiento capacitivo en un rango de frecuencias lo más amplio posible.

❖ **Cancelación de la inductancia parásita en filtros**

Se han estudiado a lo largo de este trabajo unas técnicas de diseño que permiten reducir los efectos parásitos generados en los filtros *shunt-capacitor*.

Para filtros que disponen de un condensador, se ha obtenido un muy buen resultado con la disposición del condensador en paralelo a la línea de señal y agregando al diseño dos pistas laterales, lo más estrechas posibles, que conecten el condensador con la línea de señal. En este caso se obtiene un aumento de la frecuencia de resonancia de 9.6 MHz y la atenuación en el rango de comportamiento inductivo del filtro se puede llegar a reducir en hasta 8 dB con respecto al caso convencional en que el condensador se conecta en perpendicular la tira.

También se han estudiados filtros en los que la capacidad deseada se consigue mediante la disposición de dos condensadores en paralelo. En este caso, el diseño más conveniente es en el que se distribuyen los condensadores de forma antiparalela. Además se añade una pista intermedia a ambos condensadores y dos pistas paralelas a los mismos, siendo estas pistas nuevamente lo más estrechas posibles. En este caso el aumento de la frecuencia de resonancia llega hasta los 83.7 MHz frente a los 35.6 MHz de los que se partía. La ganancia de inserción en el rango inductivo disminuye en 22 dB con respecto al filtro con un solo condensador en perpendicular a la pista.

Estas técnicas de diseño ofrecen importantes ventajas, como son:

- Bajo coste. No es necesario incorporar ningún elemento adicional ni ningún proceso que aumente el coste del filtro.
- Poco espacio. El nuevo diseño del filtro no requiere aumentar la superficie del mismo, lo que hace que estas técnicas se puedan utilizar en placas saturadas.

- Poco tiempo de diseño. Tan solo es necesario incorporar unas pistas adicionales, sin mucha complejidad y con geometrías básicas.

Por último cabe destacar que los resultados y las conclusiones que se han presentado en este trabajo son válidos en un rango de frecuencias en el que el filtro se mantiene dentro de la aproximación de línea eléctricamente corta.

10. Bibliografía

- Frits J.K. Buesink, “*Understanding Electromagnetic Effects*”, Universidad de Twente, 2009.
- Joaquín Bernal Méndez, Apuntes de la asignatura “*Propagación de Ondas y Compatibilidad Electromagnética*”, 3º GIA,
- Clayton R. Paul, “*Introduction to Electromagnetic Compatibility*”, Wiley-Interscience, 2ª Ed., 2006.
- Henry W. Ott, “*Electromagnetic Compatibility Engineering*”, Wiley & Sons, 2009.
- Eric Bogatin, “*Signal and Power Integrity Simplified*”, Prentice Hall, 2ª Ed., 2004.
- Andrew J. McDowell, “*Parasitic Inductance Cancellation for Surface Mount Shunt Capacitor Filters*”, IEEE, 2014
- J.R. Medina Cantú & G. Barrón González, “*Curso de Altium en español*”, Universidad Autónoma de Nuevo León.
- http://www.technick.net/public/code/cp_dpage.php?aiocp_dp=util_inductance_calculator
- www.altium.com
- <http://www.electronics-lab.com/downloads/schematic/013/>