



Escuela Politécnica Superior



TRABAJO FIN DE GRADO

Doble Grado en Ingeniería Mecánica y Eléctrica

DISEÑO Y CONTROL DE UN
CONVERTIDOR DC/DC
TIPO BOOST ENTRELAZADO
CON APLICACIÓN A LA CORRECCIÓN
DEL FACTOR DE POTENCIA (PFC)

Autor: Dante Jesús Ramírez Saavedra.

Tutor: Vicente Simón Sempere.

MARZO 2023

AGRADECIMIENTOS:

En primer lugar, quiero agradecer a toda mi familia y mis amigos su apoyo continuo cuando las cosas no me salían como esperaba, en especial a mis padres por todo su trabajo, esfuerzo y sacrificio durante tantos años, lo cual me ha permitido llegar donde estoy ahora, nada más y nada menos que tener la oportunidad de conseguir un doble grado en ingeniería.

También me gustaría agradecer a todas aquellas personas que de una forma u otra me permitieron adentrarme en este mundo de los convertidores de potencia facilitándome algunas herramientas para ello.

Darle las gracias también a Vicente, por su acogida desde el primer momento en el que le propuse ser mi tutor, le agradezco mucho el hecho de haberme ofrecido la idea de la realización de este trabajo en uno de los momentos más críticos, cuando estaba a punto de tirar la toalla. Además de que la realización de este trabajo me ha gustado mucho a pesar de ciertos momentos de mucha incertidumbre, y creo que en general todo esto ha merecido la pena y es algo muy satisfactorio para mí.

RESUMEN:

Este trabajo ha consistido en el diseño de un sistema para la corrección del factor de potencia (PFC), compuesto por un convertidor DC/DC tipo Boost entrelazado cuyos controles de intensidad y de tensión han sido diseñados junto con la aplicación de un bloque PLL, cuyos parámetros también han sido calculados. En primer lugar, se han dimensionado los componentes del convertidor para poder proceder a diseñar los controladores PI de intensidad y de tensión aplicando el método de Root Locus. Después se procedió al entrelazado del convertidor con la correspondiente modificación de las señales de control. Finalmente se procedió a la simulación del sistema completo empleando MATLAB/Simulink.

ABSTRACT:

This Final Degree Project has consisted on the design of a Power Factor Correction system (PFC), composed by an interleaved DC/DC Boost converter, which is controlled by current and voltage loops with the incorporation of a PLL block, which has been also designed after calculating its parameters. First of all, converter components have been dimensioned to proceed to design the current and voltage PI controllers using the Root Locus method. After that, it was designed the interleaved Boost converter with the correspondant modification of the control signals. Finally, the completed PFC system designed was simulated on MATLAB/Simulink.

ÍNDICE GENERAL:

1. Introducción y objetivos.....	1
2. Estudio teórico del PFC.....	2
2.1. Conceptos básicos del factor de potencia (PF)	2
2.2. Tipos de PFC.....	4
3. Diseño del convertidor Boost para PFC.....	8
3.1. Definición y tipología.....	8
3.2. Estados y modos de funcionamiento.....	8
3.2.1. Estados de funcionamiento.....	8
3.2.2. Modos de funcionamiento.....	10
3.3. Análisis en régimen permanente (modo CCM).....	12
3.4. Datos de partida.....	13
3.5. Bobina.....	13
3.5.1. Cálculo de la inductancia.....	13
3.5.2. Selección del núcleo de un fabricante.....	15
3.5.3. Estimación de las pérdidas del núcleo.....	16
3.6. Diodo.....	17
3.6.1. Intensidad máxima soportada	17
3.6.2. Selección del diodo de un fabricante.....	17
3.6.3. Estimación de las pérdidas del diodo.....	18
3.7. Transistor MOSFET	18
3.7.1. Intensidad máxima soportada.....	18
3.7.2. Selección del transistor de un fabricante.....	18
3.7.3. Estimación de las pérdidas del transistor.....	19
3.8. Condensador	20
3.9. Rendimiento del convertidor Boost.....	20
4. Control del convertidor Boost.....	21
4.1. Método de Root Locus.....	21
4.2. Control de intensidad.....	21
4.2.1. Modelo conmutado (switched model).....	22

4.2.2. Modelo promediado (averaged model).....	22
4.2.3. Modelo linealizado.....	22
4.3. Control de tensión.....	29
5. Lazo de seguimiento de fase (PLL).....	35
5.1. Definición.....	35
5.2. Modelo lineal del PLL.....	36
5.3. Filtro.....	38
5.4. Resultados de la simulación del bloque PLL.....	41
6. Análisis global del modelo del diseño propuesto en Matlab/Simulink.....	42
7. Convertidor Boost entrelazado. Resultados de las simulaciones.....	43
7.1. Definición y análisis de control.....	43
7.2. Ventajas e inconvenientes del convertidor entrelazado.....	48
7.3. Comparación del convertidor Boost con y sin entrelazado.....	54
7.4. Comparación del convertidor Boost entrelazado con el de una sola fase.....	61
8. Posibles aplicaciones del sistema PFC diseñado.....	66
9. Presupuesto.....	67
10. Conclusiones.....	68
11. Líneas de trabajo futuras.....	70
12. Bibliografía.....	71

ÍNDICE DE FIGURAS:

1.1. Ejemplo de ondas de tensión (superior) y de intensidad (inferior) a la entrada de un equipo sin PFC.....	1
2.1. Triángulo de potencias: relación entre las potencias activa, reactiva y aparente.....	2
2.2. Triángulo de potencias para corriente no sinusoidal.....	3
2.3. Triángulo de potencia para tensión sinusoidal y corriente no sinusoidal.....	3
2.4. Circuito PFC activo de una sola etapa.....	6
2.5. Circuito PFC activo de doble etapa.....	7
3.1. Topología del convertidor elevador (Boost).....	8
3.2. Convertidor elevador con transistor en conducción.....	8
3.3. Convertidor elevador con transistor en estado de corte.....	9
3.4. Convertidor elevador con transistor y diodo en estado de corte.....	10
3.5. Forma de onda de la corriente del inductor en un circuito PFC activo en modo CCM [1].....	11
3.6. Forma de onda de la corriente del inductor en un circuito PFC activo en modo DCM [1].....	12
3.7. Gráfica de la forma de onda de la corriente que circula por la bobina en modo CCM.....	12
3.8. Morfología del núcleo EC70-3C90 [12].....	16
3.9. Parámetros del diodo en el bloque de Simulink.....	17
3.10. Parámetros del transistor Mosfet en el bloque de Simulink.....	19
4.1. Topología del convertidor elevador (modelo conmutado).....	22
4.2. Diagrama de bode de la función de transferencia $G_{iD}(s)$	25
4.3. Límites del método de Root Locus a partir de la función de transferencia $G_{iD}(s)$	25
4.4. Respuesta estimada de la intensidad de salida obtenida a partir del método de Root Locus.....	26
4.5. Parámetros del controlador PI obtenidos a partir del método de Root Locus.....	27
4.6. Parámetros del controlador PI del bloque de Simulink.....	28
4.7. Diagrama de bloques del lazo de control de intensidad.....	28
4.8. Diagrama de bode de $T_{iR}(s)$ y $T_{iVg}(s)$	29

4.9.	Circuito equivalente con fuentes de corriente ideales.....	30
4.10.	Ondas de intensidad de la bobina, transistor MOSFET y diodo.....	30
4.11.	Representación de un periodo de la onda de intensidad del transistor... 	31
4.11.	Representación de un periodo de la onda de intensidad del diodo.....	31
4.12.	Circuito equivalente con fuentes de corriente para el hallar el lazo de control de tensión.....	32
4.13.	Circuito equivalente para hallar la función de transferencia del lazo de control de tensión.....	32
4.14.	Respuesta estimada de la tensión de salida obtenida a partir del método de Root Locus.....	33
4.15.	Parámetros del controlador PI de tensión del bloque de Simulink.....	34
5.1.	Diagrama de bloques genérico del PLL.....	35
5.2.	Diagrama de bloques de un PLL en tiempo continuo.....	35
5.3.	Modelo linealizado del diagrama de bloques del PLL	37
5.4.	Señal tipo rampa del detector de fase de un PLL.....	37
5.5.	Parámetros del bloque PLL de Simulink.....	38
5.6.	Tipos de filtros para PLL.....	39
5.7.	Diagrama de bode del filtro pasabajos.....	39
5.8.	Resultados de la aplicación del método de Root Locus para el filtro del PLL.....	40
5.9.	Parámetros del filtro del bloque de Simulink del PLL.....	41
5.10.	Señal de salida del bloque PLL diseñado.....	41
5.11.	Onda de tensión alterna de entrada a 230 VAC.....	41
6.1.	Modelo del sistema diseñado en Matlab/Simulink.....	42
7.1.	Convertidor elevador entrelazado.....	43
7.2.	Ondas portadoras del convertidor entrelazado en un periodo de tiempo determinado obtenidas en la simulación.....	44
7.3.	Bloque de parámetros de Simulink de la señal portadora 1.....	44
7.4.	Bloque de parámetros de Simulink de la señal portadora 2.....	44
7.5.	Señales PWM de los transistores MOSFET del convertidor entrelazado.....	45
7.6.	Ondas de intensidad de los transistores del convertidor entrelazado.....	46
7.7.	Ondas de intensidad de los diodos del convertidor entrelazado.....	46

7.8. Modo 1 de funcionamiento del convertidor entrelazado.....	47
7.9. Modo 2 de funcionamiento del convertidor entrelazado.....	48
7.10. Modo 3 de funcionamiento del convertidor entrelazado.....	48
7.11. Ondas de corriente de las bobinas del convertidor entrelazado.....	49
7.12. Ondas de intensidad y de tensión de entrada a 230 VAC del convertidor entrelazado.....	51
7.13. Rizado de la onda de intensidad (IAC) de entrada del convertidor entrelazado.....	51
7.14. Onda de tensión de salida del convertidor entrelazado.....	52
7.15. Amplitud de la onda de tensión de salida del convertidor entrelazado....	52
7.16. Onda de intensidad de salida del convertidor entrelazado.....	53
7.17. Amplitud de la onda de intensidad de salida del convertidor entrelazado.....	53
7.18. Onda de tensión de salida a 400 VDC del convertidor sin entrelazado.....	54
7.19. Amplitud de la onda de tensión de salida del convertidor sin entrelazado.....	55
7.20. Onda de intensidad de salida del convertidor sin entrelazado.....	55
7.21. Amplitud de la onda de intensidad de salida del convertidor sin entrelazado.....	56
7.22. Ondas de intensidad y de tensión de entrada a 230 VAC del convertidor sin entrelazado.....	56
7.23. Rizado de la onda de intensidad alterna (IAC) de entrada del convertidor sin entrelazado.....	57
7.24. Onda de intensidad por la inductancia (L_1) del convertidor sin entrelazado.....	57
7.25. Onda de intensidad por la inductancia (L_2) del convertidor sin entrelazado.....	58
7.26. Señal PWM del transistor MOSFET (M_1) del convertidor sin entrelazado.....	58
7.27. Señal PWM del transistor MOSFET (M_2) del convertidor sin entrelazado.....	59
7.28. Onda de intensidad del transistor MOSFET (M_1) del convertidor sin entrelazado.....	59

7.29. Onda de intensidad del transistor MOSFET (M_2) del convertidor sin entrelazado.....	60
7.30. Onda de intensidad del diodo (D_1) del convertidor sin entrelazado.....	60
7.31. Onda de intensidad del diodo (D_2) del convertidor sin entrelazado.....	61
7.32. Onda de tensión de salida a 400 VDC del convertidor de una sola fase.....	61
7.33. Amplitud de la onda de tensión de salida del convertidor de una sola fase.....	62
7.34. Onda de intensidad de salida del convertidor de una sola fase.....	62
7.35. Amplitud de la onda de intensidad de salida del convertidor de una sola fase.....	63
7.36. Ondas de intensidad y tensión alterna de entrada a 230 VAC del convertidor de una sola fase.....	63
7.37. Rizado de la onda de intensidad alterna de entrada (IAC) del convertidor de una sola fase.....	64
7.38. Onda de intensidad que circula por la inductancia del convertidor de una sola fase.....	64
7.39. Señal PWM del transistor del convertidor de una sola fase.....	65
7.40. Onda de intensidad del transistor del convertidor de una sola fase.....	65
7.41. Onda de intensidad del diodo del convertidor de una sola fase.....	65
8.1. Esquema de un PFC activo conectado al BUS DC de un inversor.....	66
8.2. Esquema de aplicación de un PFC activo para suministro de potencia a una carga resistiva.....	66
10.1. Onda de intensidad y de tensión a la entrada de un circuito sin PFC.....	68
10.2. Onda de intensidad y de tensión a la entrada de un circuito con el sistema PFC diseñado.....	69
10.3. Respuesta transitoria de las ondas de intensidad y de tensión a la entrada del sistema PFC diseñado.....	69

1. Introducción y objetivos:

Este trabajo ha consistido en el desarrollo del diseño de un sistema aplicado a la Corrección del Factor de Potencia (PFC), el cual lleva incorporado un convertidor DC/DC Boost entrelazado, cuyos lazos de control de intensidad y de tensión han sido diseñados, así como el del bloque PLL (lazo de seguimiento de fase). Este último es el que permitirá la corrección del factor de potencia con una respuesta rápida y eficaz, lo cual es uno de los objetivos de este trabajo.

Para la realización de este trabajo se ha desarrollado el diseño de un sistema en MATLAB/Simulink. Todos los parámetros que se han introducido se han ido calculando, de manera que quede su justificación.

El objetivo fundamental de este trabajo es la mejora considerable del factor de potencia de cualquier equipo conectado a la red eléctrica, lo cual conllevará también una mejora de la forma de onda de intensidad de entrada, la cual será lo más proporcional posible a la de la tensión alterna, de manera que se reduzca la tasa de distorsión armónica (THD) de la corriente de entrada, y por consiguiente, se cumplirá con la **norma UNE-EN 61000-3-2**, la cual establece los límites para las emisiones de corriente armónica de los equipos con corriente de entrada ≤ 16 A por fase.

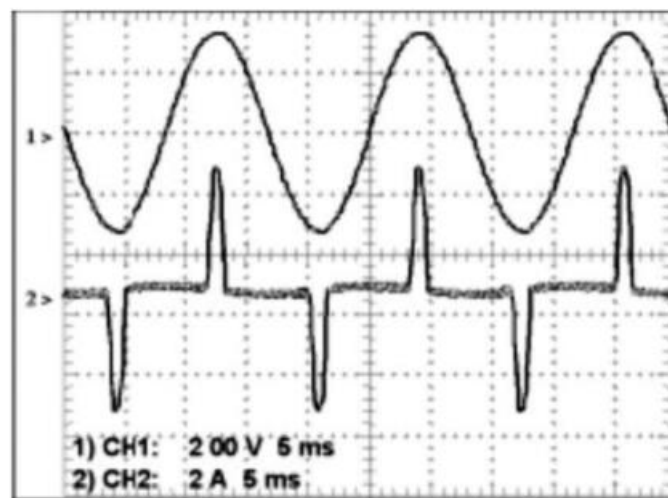


Figura 1.1. Ejemplo de ondas de tensión (superior) y de intensidad (inferior) a la entrada de un equipo sin PFC [1].

2. ESTUDIO TEÓRICO DEL PFC:

2.1. Conceptos básicos del factor de potencia (PF):

Para analizar el comportamiento de un circuito desde el punto de vista de la potencia, se deben tener en cuenta 3 tipos:

- Potencia activa (P): es la que produce trabajo al transferir energía. Es la única potencia presente cuando la carga es resistiva pura.
- Potencia reactiva (Q): es la que permite generar campos magnéticos, no genera trabajo. Es provocada por la presencia de componentes capacitivos y/o inductivos en la carga.
- Potencia aparente (S): representa la potencia total que debe suministrar la red de alimentación de CA para hacer funcionar al equipo.

Si la tensión y la corriente tienen formas de onda sinusoidales, la relación entre estos 3 parámetros se puede observar en la siguiente figura:

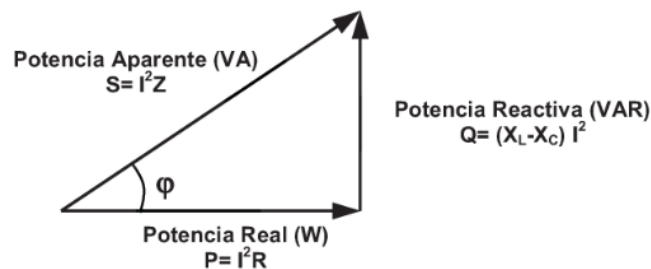


Figura 2.1. Triángulo de potencias: relación entre las potencias activa, reactiva y aparente.

El factor de potencia (PF) se define como la relación entre la potencia activa (P) y la potencia aparente (S) y su valor ideal es 1. De esta definición se puede inferir que el PF indica qué parte de la potencia total que consume un dispositivo se utiliza para producir trabajo:

$$PF = \frac{P}{S} = \frac{S \cdot \cos(\varphi)}{S} = \cos(\varphi) \quad (2.1)$$

Sin embargo, en la mayoría de los casos la forma de onda de corriente no es sinusoidal, al deformarse debido a la carga, por lo tanto, el triángulo de potencias se modifica. Si se asume una forma de onda de tensión completamente sinusoidal, entonces se puede calcular el valor V_{RMS} como:

$$V_{RMS} = \frac{V_{pico}}{\sqrt{2}} \quad (2.2)$$

La corriente I_{RMS} no sinusoidal se puede obtener mediante la transformada de Fourier:

$$I_{RMS_Total} = \sqrt{I_0^2 + I_{RMS_1}^2 + I_{RMS_2}^2 + \dots + I_{RMS_n}^2} \quad (2.3)$$

En la expresión anterior se asume que I_0 es 0, por lo que, se puede representar un triángulo de potencias para relacionar la potencia aparente total y la potencia que se pierde por distorsión como consecuencia de las componentes armónicas de la corriente fundamental I_{RMS_1} .

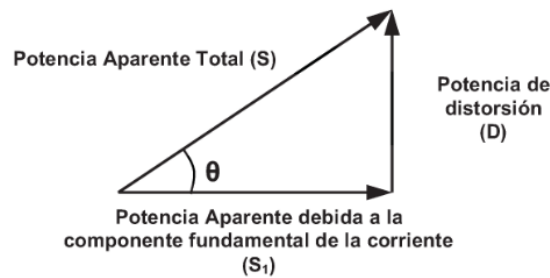


Figura 2.2. Triángulo de potencias para corriente no sinusoidal.

De la figura anterior se deduce lo siguiente:

- Potencia aparente debida a la corriente fundamental: $S_1 = V_{RMS} \cdot I_{RMS_1}$ (2.4)
- Potencia aparente total: $S = V_{RMS} \cdot I_{RMS_TOTAL}$ (2.5)
- Potencia de distorsión: $D = V_{RMS} \cdot \sqrt{\sum_{n=2}^{\infty} I_{RMS_n}^2}$ (2.6)

Los triángulos anteriores se pueden superponer para así poder obtener la expresión del factor de potencia para tensiones sinusoidales y corrientes no sinusoidales:

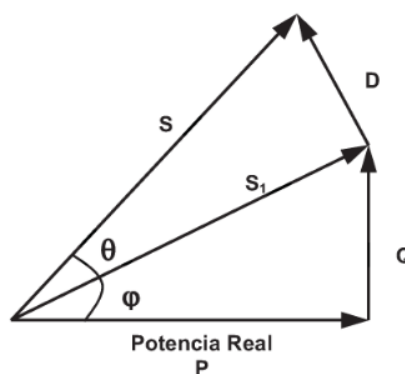


Figura 2.3. Triángulo de potencia para tensión sinusoidal y corriente no sinusoidal.

De la figura anterior se puede redefinir el PF como:

$$PF = \frac{P}{S} = \frac{S_1 \cdot \cos(\varphi)}{V_{RMS} \cdot I_{RMS_TOTAL}} = \frac{V_{RMS} \cdot I_{RMS_1} \cdot \cos(\varphi)}{V_{RMS} \cdot I_{RMS_TOTAL}} = \frac{I_{RMS_1} \cdot \cos(\varphi)}{I_{RMS_TOTAL}} \quad (2.7)$$

Además se observa que:

$$\cos(\theta) = \frac{S_1}{S} = \frac{V_{RMS} \cdot I_{RMS_1}}{V_{RMS} \cdot I_{RMS_TOTAL}} = \frac{I_{RMS_1}}{I_{RMS_TOTAL}} \quad (2.8)$$

Si sustituimos la ecuación (2.8) en (2.7) obtenemos la expresión final del PF:

$$PF = \cos(\varphi) \cdot \cos(\theta) \quad (2.9)$$

Siendo $\begin{cases} \cos(\varphi) = \text{factor de desplazamiento} \\ \cos(\theta) = \text{factor de distorsión} \end{cases}$

Por otra parte, el factor de potencia se puede expresar en función de la distorsión armónica total (THD) de corriente, cuya expresión es la siguiente:

$$THD_{(I)} = \sqrt{(I_2/I_1)^2 + (I_3/I_1)^2 + \dots + (I_n/I_1)^2} \quad (2.10)$$

La relación entre la THD y el PF sería:

$$PF = \cos(\varphi) \cdot \frac{1}{\sqrt{1 + \left[\left(\frac{I_2}{I_1}\right)^2 + \left(\frac{I_3}{I_1}\right)^2 + \dots + \left(\frac{I_n}{I_1}\right)^2\right]}} = \frac{\cos(\varphi)}{\sqrt{1 + THD_{(I)}^2}} \quad (2.11)$$

En conclusión, de las expresiones anteriores se puede deducir que para mejorar el factor de potencia se debe reducir tanto el desfase de las ondas de intensidad y tensión como la tasa de distorsión armónica (THD) de esta onda de intensidad. Son estas las funciones que debe realizar un circuito PFC y, por ello, forman parte de los objetivos principales de este trabajo.

2.2. TIPOS DE PFC:

Antes de exponer los tipos de PFC, cabe destacar que el hecho de corregir el factor de potencia conlleva que la onda de intensidad sea lo más sinusoidal posible y, por tanto, esto provocará también que se reduzcan de manera considerable las componentes armónicas de la onda de corriente y, por consiguiente, disminuya la EMI de la red de alimentación, que provoca que los equipos conectados a la misma se vean afectados.

Los tipos de circuitos PFC pueden ser: **activos o pasivos**.

Como los circuitos PFC pasivos son la mejor opción para sistemas de muy baja potencia y bajo coste (<10 W), los activos son usados en sistemas más complejos en los que se requiere una potencia mucho mayor. Por tanto, nos centraremos más en los circuitos activos, siendo además nuestro objetivo principal.

2.2.1. Circuitos PFC pasivos:

Los circuitos PFC pasivos constituyen la manera más sencilla de lograr una corrección del PF. Se basan en contrarrestar la carga reactiva con otra de naturaleza inversa, por ejemplo, si la carga es inductiva se compensa con una capacitiva y viceversa.

Tienen como ventaja principal su sencillez pero presentan los siguientes inconvenientes:

- Se necesita un interruptor si el equipo opera entre 110-230 VAC, lo que puede ocasionar errores por parte del operador.
- El tamaño del núcleo del inductor se puede hacer demasiado grande conforme se aumenten los requerimientos de potencia de la fuente.
- Solo pueden alcanzar un PF de entre 0,6 y 0,7.

Cabe resaltar los siguientes circuitos pasivos:

- Circuito con condensador a la entrada.
- Circuito con rectificador "Valley-Fill".
- Circuito LCD (bobina-condensador-diodo).
- Circuito con bobina AC y DC.

2.2.2. Circuitos PFC activos:

En estos circuitos se emplea un convertidor DC/DC para subsanar las limitaciones de los circuitos pasivos, con el objetivo de conseguir un factor de potencia muy próximo a la unidad. Hay 2 tipos principales: **los de una etapa y los de doble etapa**.

En los **circuitos de una sola etapa** la potencia de salida no es del todo constante, por ello, es necesario a la salida un condensador de almacenamiento de gran tamaño, que permita suministrar a la carga una potencia lo más constante posible, al disminuir el rizado de la tensión de salida. Sin embargo, este condensador no permite eliminar todo el rizado de la tensión de salida y produce una respuesta dinámica lenta debido a su gran tamaño. Por ello, para ciertas aplicaciones más restrictivas en las que sea necesario obtener a la salida una tensión que sea completamente constante, será necesario **una segunda etapa**, lo cual conllevará más ventajas que comentaremos a continuación:

Por tanto, vamos a analizar ambos casos:

- **Circuito PFC activo de una sola etapa**: consiste en el empleo de un solo convertidor DC/DC entre el rectificador y la carga, es decir, entre la entrada y la salida. Gracias al control de intensidad y de tensión que se le aplica al convertidor, se ajusta la forma de onda de la corriente de entrada a una sinusoidal en fase con la tensión de entrada, además de conseguir una tensión a la salida lo más constante posible. En comparación con las soluciones pasivas, este control activo mejora notablemente el factor de

potencia, y por tanto, habrá una disminución considerable de la THD, permitiendo el cumplimiento de la normativa UNE-EN 61000-3-2.

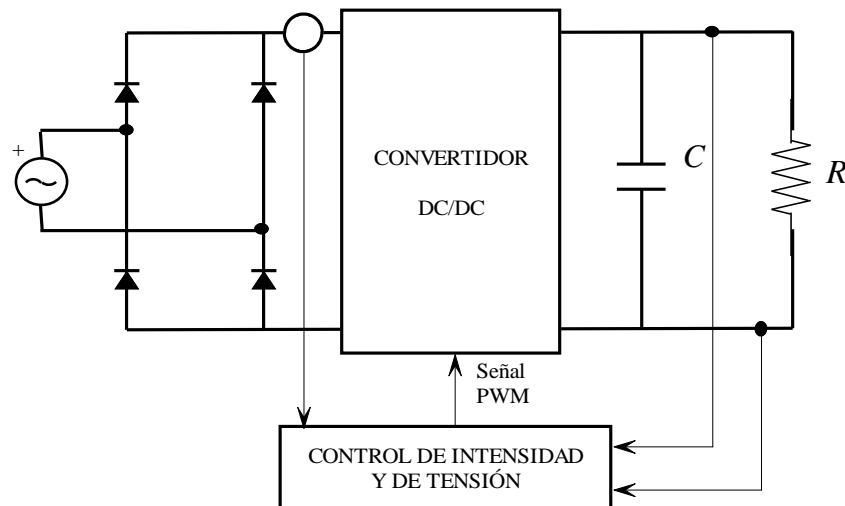


Figura 2.4. Circuito PFC activo de una sola etapa.

Los tipos de convertidores DC/DC más utilizados para este tipo de soluciones son [3]:

- Convertidor elevador (Boost).
- Convertidor reductor (Buck).
- Convertidor Buck-Boost.
- Convertidor flyback.

En nuestro caso hemos empleado un convertidor elevador (Boost) debido al requisito fundamental que hemos impuesto de elevar la tensión alterna de entrada, además del requerimiento de potencia impuesto y que el control se hace menos complejo, tal como veremos más adelante.

- **Circuito PFC activo de doble etapa:**

Este circuito estaría compuesto por dos convertidores DC/DC separados por un condensador de almacenamiento, tal como puede verse en la siguiente figura:

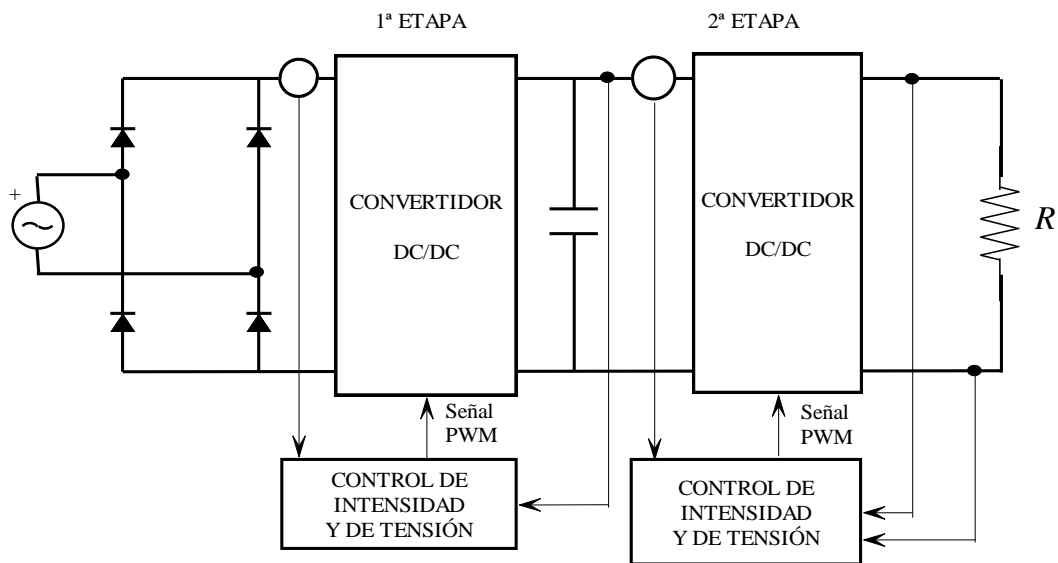


Figura 2.5. Circuito PFC activo de doble etapa.

En la primera etapa (conocida como etapa prerreguladora de factor de potencia) estaría el convertidor correspondiente al circuito activo de una sola etapa que hemos visto anteriormente, además del condensador.

En la segunda etapa, se mejoran las prestaciones de la primera etapa gracias a la implementación de otro convertidor, que permite que la tensión de salida sea completamente continua, es decir, no existe rizado de la tensión de salida dando lugar a una regulación total de la misma. Además, permite reducir considerablemente el tamaño del condensador situado a la salida del convertidor de la primera etapa, ya que la segunda etapa contribuye a la regulación de la tensión suministrada a la carga.

Además de esto último, el resto de ventajas son similares a las de un circuito PFC de una sola etapa: cumplimiento de la normativa UNE-EN 61000-3-2, factor de potencia muy próximo a la unidad, corriente de entrada sinusoidal, mayor rango de tensiones de entrada, etc.

Uno de sus grandes inconvenientes, en comparación con el de una sola etapa, es la mayor complejidad del circuito, y por tanto, su mayor coste.

En nuestro caso, debido a esto último y a que la mayor parte de sus ventajas coinciden con las de un circuito PFC activo de una sola etapa, se ha elegido este último para la realización de este trabajo, teniendo en cuenta además que un buen diseño del mismo puede minimizar sus carencias, tal como veremos en los resultados finales.

3. DISEÑO DEL CONVERTIDOR BOOST PARA PFC:

3.1. Definición y topología.

El convertidor Boost es un tipo de convertidor que se caracteriza por elevar su tensión de entrada, obteniendo una tensión de salida mayor que la de la entrada en todos los casos, por ello, recibe el nombre de “elevador” (o “Boost”). Está compuesto básicamente por los siguientes componentes: una inductancia o bobina (L), un transistor MOSFET, un diodo y un condensador. Su topología más común puede verse en la siguiente figura:

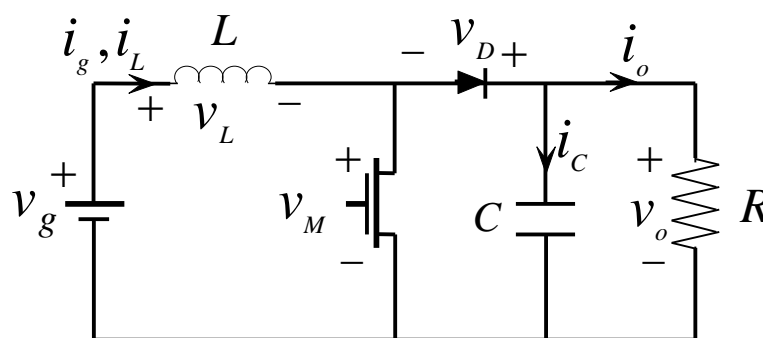


Figura 3.1. Topología del convertidor elevador (Boost).

Su tensión e intensidad de salida puede ser regulada actuando sobre la señal de control (PWM) del transistor MOSFET, lo cual explicaremos posteriormente. Además, el rizado de la tensión de salida se puede reducir calculando el valor adecuado del condensador de salida.

3.2. Estados y modos de funcionamiento.

3.2.1. Estados de funcionamiento.

Antes de definir los modos de funcionamiento del convertidor, vamos a analizar sus estados de funcionamiento, dependiendo de los estados de conducción o de corte del transistor y del diodo del convertidor:

- **Estado 1:** el transistor está conduciendo mientras que el diodo está en estado de corte, dando lugar al circuito resultante en la siguiente figura:

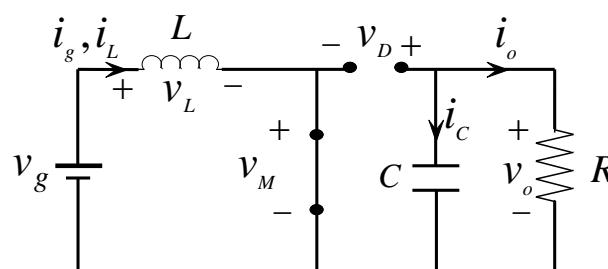


Figura 3.2. Convertidor elevador con transistor en conducción.

Pueden observarse las siguientes igualdades:

$$V_L = V_g$$

$$i_c = -i_o$$

A partir de las siguientes ecuaciones:

$$V_L = L \cdot \frac{di}{dt} \quad (3.1)$$

$$i_c = C \cdot \frac{dv}{dt} \quad (3.2)$$

Despejando “di” y “dv” de las anteriores ecuaciones y teniendo en cuenta que $V_L = V_g$ y que $i_c = -i_o$ nos queda:

$$di = \frac{V_L}{L} \cdot dt = \frac{V_g}{L} \cdot dt \quad (3.3)$$

$$dv = \frac{i_c}{C} \cdot dt = \frac{-i_o}{C} \cdot dt \quad (3.4)$$

Lo que se puede observar de este estado es que la corriente crece en función de la tensión de entrada del convertidor (ver ec. 3.3). Por otro lado, la tensión de salida del convertidor disminuye en función de la corriente requerida por la carga (ver ec. 3.4).

- **Estado 2:** el transistor está abierto (en estado de corte) y el diodo está conduciendo, dando lugar al circuito resultante en la siguiente figura:

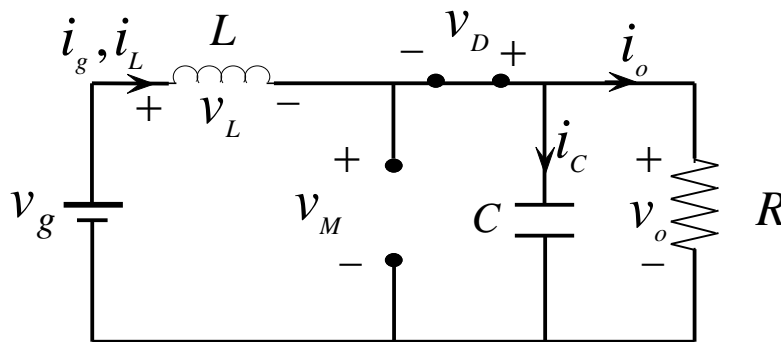


Figura 3.3. Convertidor elevador con transistor en estado de corte.

En este caso, se cumplen las siguientes igualdades:

$$V_L = V_g - V_o$$

$$i_c = i_L - i_o$$

Por tanto, teniendo en cuenta las ecuaciones 3.1 y 3.2 nos queda:

$$di = \frac{V_L}{L} \cdot dt = \frac{(V_g - V_o)}{L} \cdot dt \quad (3.5)$$

$$dv = \frac{i_c}{C} \cdot dt = \frac{i_L - i_o}{C} \cdot dt \quad (3.6)$$

En este estado se puede observar que la corriente decrece en función de la diferencia de tensión presente entre la entrada y la salida del convertidor, mientras que la tensión de salida aumenta en función de la diferencia entre la corriente que circula por la bobina (i_L) y la corriente a la salida del convertidor (i_o).

- **Estado 3:** el transistor está abierto y el diodo no conduce, obteniendo como resultado el siguiente circuito:

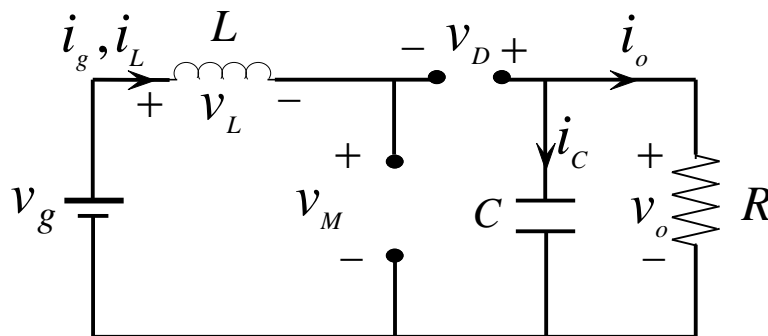


Figura 3.4. Convertidor elevador con transistor y diodo en estado de corte.

En este estado se observa lo siguiente:

$$V_L = 0$$

$$i_c = -i_o$$

Por tanto, despejando en las ecuaciones 3.1 y 3.2 nos queda:

$$di = \frac{V_L}{L} \cdot dt = 0 \quad (3.7)$$

$$dv = \frac{i_c}{C} \cdot dt = \frac{-i_o}{C} \cdot dt \quad (3.8)$$

La corriente que circula por la bobina es nula, mientras que la tensión a la salida del convertidor disminuye en función de la corriente requerida por la carga.

3.2.2. Modos de funcionamiento:

A partir del análisis de los estados de funcionamiento, se puede llegar a la conclusión de que tenemos los siguientes modos de funcionamiento:

- **Modo de conducción continua (CCM):**

Solo contempla los estados de funcionamiento 1 y 2 anteriores, ya que la corriente que circula por la bobina no se anula en ningún instante. Por tanto, el transistor entra en conducción antes de que la corriente en el inductor llegue a ser nula. Como se aplica a PFC, la forma de onda de la corriente será la que se muestra en la figura:

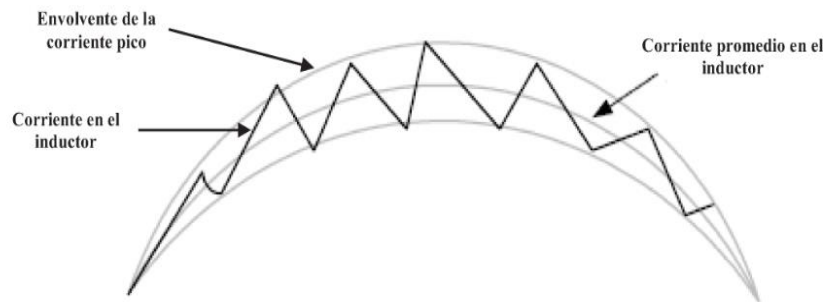


Figura 3.5. Forma de onda de la corriente del inductor en un circuito PFC activo en modo CCM [1].

Los circuitos PFC que trabajan en CCM se aplican a equipos con potencias superiores a los 200 W.

En este modo de funcionamiento, las variaciones de corriente en el inductor son mucho menores, por lo que las pérdidas en el núcleo del inductor se reducen. Como la frecuencia de conmutación es cte, las EMI son más sencillas de filtrar. Respecto a sus inconvenientes, destaca el hecho de que se necesita un diodo con recuperación inversa rápida para minimizar las pérdidas. [1]

- Modo de conducción discontinua (DCM):

En este modo la corriente que circula por la bobina sí que llega a ser nula en ciertos instantes de tiempo, por ello, comprende los tres estados de funcionamiento anteriores, tal como puede verse en la siguiente figura:

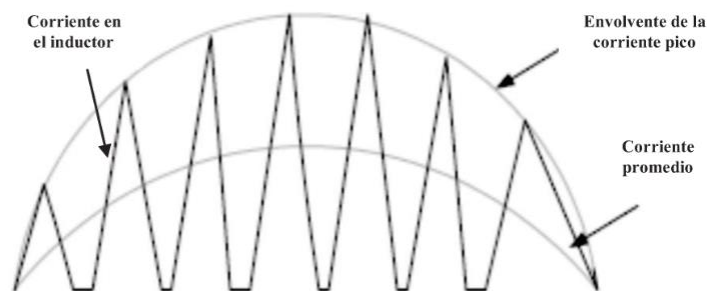


Figura 3.6. Forma de onda de la corriente del inductor en un circuito PFC activo en modo DCM [1].

En este modo, la frecuencia de conmutación es constante y cuando el transistor pasa de corte a saturación el inductor ya terminó de entregar toda su energía.

Se aplica en equipos cuya potencia no sea superior a 200 W. Se utilizan núcleos de inductores de mayor tamaño en comparación con el modo CCM pero tiene la ventaja de que se pueden utilizar diodos más económicos, ya que no se necesita diodos con una corriente de recuperación en inversa alta. Otro inconveniente son

los elevados picos de corriente, por lo que se necesita un capacitor de salida con un valor de corriente de ripple elevado.

Tras haber analizado estos modos de funcionamiento, llegamos a la conclusión de que en nuestro caso lo mejor será optar por un modo de funcionamiento CCM, debido a los requisitos de potencia (más de 200 W) y a que facilita el diseño del control de intensidad y de tensión del convertidor.

3.3. ANÁLISIS EN RÉGIMEN PERMANENTE (MODO CCM).

Analizaremos cuál será el valor de la tensión de salida en función de la tensión de entrada del convertidor y del ciclo de trabajo:

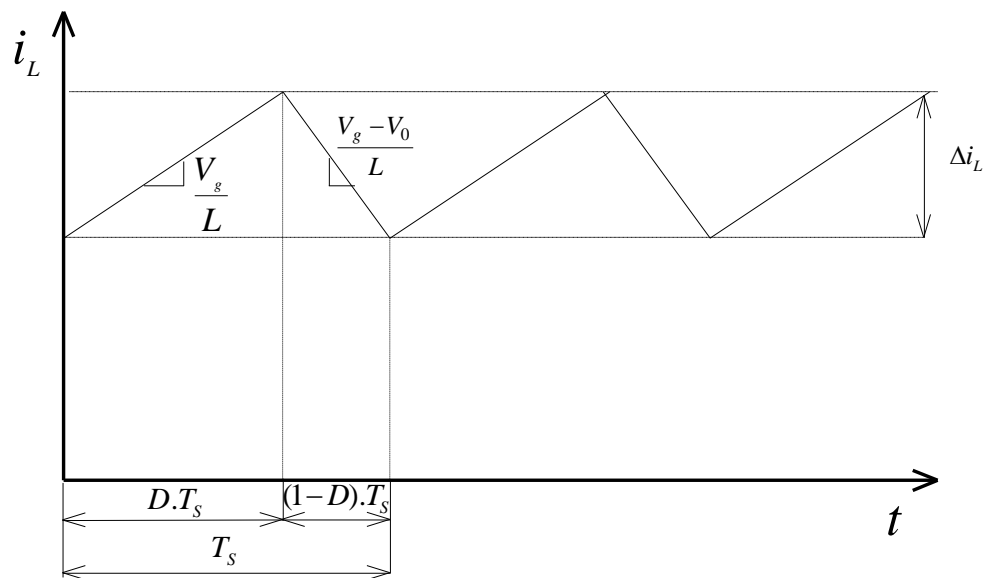


Figura 3.7. Gráfica de la forma de onda de la corriente que circula por la bobina en modo CCM.

En la gráfica de la figura anterior se puede ver como varía la i_L con respecto al tiempo. Para hallar el valor de la tensión de salida (V_o), hay que analizar la evolución de la i_L durante un ciclo de trabajo.

Las ecuaciones que vamos a emplear serán las del modo CCM:

- Durante el intervalo de tiempo “ $D \cdot T_s$ ” en el que el interruptor está cerrado tenemos:

$$\frac{di_L(t)}{dt} = \frac{V_L(t)}{L} = \frac{V_g}{L} \cdot D \cdot T_s$$

$$\Delta i_L = \frac{V_g}{L} \cdot D \cdot T_s \quad (3.9)$$

$$L = \frac{V_g}{\Delta i_L} \cdot D \cdot T_s \quad (3.10)$$

-Durante el intervalo de tiempo “ $(1 - D) \cdot T_s$ ” en el que el interruptor está abierto:

$$\frac{di_L(t)}{dt} = \frac{V_L(t)}{L} = \frac{V_g - V_o}{L} \cdot (1 - D) \cdot T_s$$

$$\Delta i_L = \frac{V_g - V_o}{L} \cdot (1 - D) \cdot T_s \quad (3.11)$$

En la gráfica anterior se puede ver que la variación de la corriente es la misma en cada periodo, por tanto, la suma de ambas debe ser igual a cero:

$$\frac{V_g}{L} \cdot D \cdot T_s + \frac{V_g - V_o}{L} \cdot (1 - D) \cdot T_s = 0$$

$$\frac{V_g}{L} \cdot D + \frac{V_g - V_o}{L} \cdot (1 - D) = 0$$

$$V_g \cdot D + (V_g - V_o) \cdot (1 - D) = 0$$

$$V_g = V_o - V_o \cdot D$$

$$V_o = \frac{V_g}{1 - D} \quad (3.12)$$

$$D = 1 - \frac{V_g}{V_o} \quad (3.13)$$

Como la tensión de entrada es de 230 V_{AC} y la tensión de salida requerida es de 400 V_{DC}, obtenemos el siguiente valor del ciclo de trabajo:

$$D = 1 - \frac{230}{400} = 0,425$$

3.4. DATOS DE PARTIDA:

Para dimensionar los componentes del convertidor se deben tener en cuenta las especificaciones del diseño que se requieran. Concretamente se han propuesto las siguientes especificaciones:

- Tensión de entrada de 230 V_{AC} (V_g).
- Tensión de salida de 400 V_{DC} (V_o).
- Potencia nominal de 1600 W.
- Frecuencia de conmutación de 50 kHz.
- Rizado máximo de la corriente de entrada de 5% sobre la corriente nominal.
- Rizado máximo de la tensión de salida de 2,5% sobre la tensión de salida nominal.

Por tanto, se procederá al dimensionamiento y selección de unos componentes, que sean compatibles con las especificaciones requeridas.

3.5. BOBINA:

3.5.1. Cálculo de la inductancia:

Para el cálculo de la bobina, debemos tener en cuenta la corriente nominal que la atravesará para así poder hallar el valor de la inductancia necesaria.

La corriente media en la bobina se calculará teniendo en cuenta que la potencia entregada por la fuente debe ser igual a la potencia absorbida por la resistencia de la carga:

$$P_O = \frac{V_O^2}{R} = \frac{\left(\frac{V_g}{1-D}\right)^2}{R} = \frac{V_g^2}{(1-D)^2 \cdot R} \quad (3.14)$$

$$P_g = V_g \cdot I_g = V_g \cdot I_L \quad (3.15)$$

Igualando las ecuaciones anteriores nos queda:

$$V_g \cdot I_L = \frac{V_g^2}{(1-D)^2 \cdot R}$$

$$I_L = \frac{V_g}{(1-D)^2 \cdot R} \quad (3.16)$$

Sustituyendo los datos de partida en la ecuación 3.16 nos queda:

$$I_L = \frac{230\sqrt{2}}{(1-0,425)^2 \cdot 100} = 9,83 \text{ A}$$

Este será el valor medio de la I_L , para calcular el valor máximo debemos tener en cuenta que nos exigen un valor de rizado del 5% de la corriente nominal:

$$\Delta i_L = 0,05 \cdot 9,83 = 0,49 \text{ A}$$

$$I_{L\text{máx}} = 9,83 + \Delta i_L = 10,32 \text{ A}$$

Para hallar el valor de la inductancia tomaremos la ecuación 3.10 hallada anteriormente:

$$L = \frac{V_g}{\Delta i_L} \cdot D \cdot T_s \quad (3.10)$$

Consideraremos el valor máximo de tensión de entrada: $V_g = 230 \sqrt{2} \text{ V}$, y el periodo de conmutación sería:

$$T_s = \frac{1}{f_{sw}} = \frac{1}{50000} = 20 \cdot 10^{-6} \text{ s}$$

Los valores del resto de parámetros ya se han hallado anteriormente, por tanto, despejando se obtiene:

$$L = \frac{230\sqrt{2}}{0,49} \cdot 0,425 \cdot 20 \cdot 10^{-6} = 5,64 \text{ mH}$$

Este valor será el mínimo para garantizar un rizado de la corriente de entrada del 5 %, y conforme más aumentemos ese valor podremos asegurar aún más que no vamos a sobrepasar ese rizado, por tanto, nos queda:

$$L \geq 5,64 \text{ mH}$$

Por ello, para asegurar más que vamos a cumplir ese requisito de rizado y también por dejar un margen de seguridad, se ha elegido el siguiente valor de inductancia:

$$L = 7 \text{ mH}$$

Con el que obtendremos el siguiente valor de rizado:

$$\Delta i_L = \frac{230\sqrt{2}}{7 \cdot 10^{-3}} \cdot 0,425 \cdot 20 \cdot 10^{-6} = 0,395 \text{ A}$$

$$I_{L \text{ máx}} = 9,83 + \Delta i_L = 10,225 \text{ A}$$

3.5.2. Selección del núcleo de un fabricante:

Para su selección se empleará el catálogo de un fabricante de núcleos de ferrita. En este caso, se ha elegido el fabricante Ferroxcube, cuyo catálogo nos ha servido para seleccionar un núcleo de ferrita adecuado.

En primer lugar, se ha tenido en cuenta la siguiente tabla:

POWER RANGE (W)	CORE TYPE
< 5	RM4; P11/7; T14; EF13; U10
5 to 10	RM5; P14/8
10 to 20	RM6; E20; P18/11; T23; U15; EFD15
20 to 50	RM8; P22/13; U20; RM10; ETD29; E25; T26/10; EFD20
50 to 100	ETD29; ETD34; EC35; EC41; RM12; P30/19; T26/20; EFD25
100 to 200	ETD34; ETD39; ETD44; EC41; EC52; RM14; P36/22; E30; T58; U25; U30; E42; EFD30
200 to 500	ETD44; ETD49; E55; EC52; E42; P42/29; U67
> 500	E65; EC70; U93; U100; P66/56; PM87; PM114; T140

Tabla 3.1. Tipos de núcleos en función de la potencia requerida para una $f_{sw} = 100 \text{ kHz}$ [12].

En nuestro caso como se requiere una potencia de 1600 W, de la tabla anterior solo nos podemos fijar en los tipos de núcleos para una potencia mayor de 500 W, por lo tanto, tomando el criterio de selección de un núcleo con las menores

pérdidas posibles, tras hacer una comparativa de todos los núcleos posibles para nuestra aplicación se ha seleccionado el siguiente núcleo:

EC70-3C90

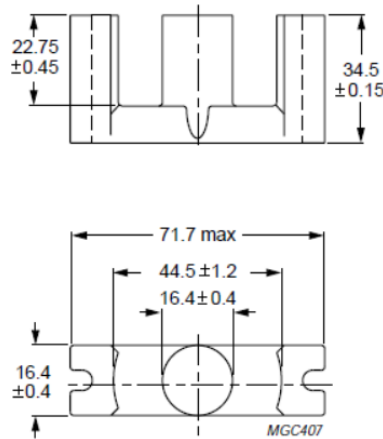


Figura 3.8. Morfología del núcleo EC70-3C90 [12].

Las características de este núcleo son las siguientes:

SYMBOL	PARAMETER	VALUE	UNIT
$\Sigma(l/A)$	core factor (C1)	0.514	mm ⁻¹
V_e	effective volume	40 100	mm ³
l_e	effective length	144	mm
A_e	effective area	279	mm ²
A_{min}	minimum area	211	mm ²
m	mass of core half	≈ 127	g

Tabla 3.2. Parámetros del núcleo EC70-3C90 [12].

3.5.3. Estimación de las pérdidas del núcleo:

El dato correspondiente a las pérdidas del núcleo seleccionado se observa en la siguiente tabla:

GRADE	B (mT) at	CORE LOSS (W) at	
	H = 250 A/m; f = 25 kHz; T = 100 °C	f = 25 kHz; B = 200 mT; T = 100 °C	f = 100 kHz; B = 100 mT; T = 100 °C
3C81	≥330	≤ 8.2	–
3C90	≥330	≤ 4.9	≤ 5.1

Tabla 3.3. Propiedades del núcleo EC70-3C90 bajo condiciones de potencia [12].

De la anterior tabla sacamos que el material de ferrita 3C90 para el núcleo EC70 es el que tiene menores pérdidas bajo las condiciones experimentales que se han considerado, por tanto, consideraremos el caso más desfavorable de pérdidas:

$$P_D = 5,1 \text{ W}$$

Este será el dato que usaremos para hallar el rendimiento del convertidor.

3.6. DIODO:

3.6.1. Intensidad máxima soportada.

Para seleccionar un diodo se deben tener en cuenta dos parámetros: la corriente máx. en polarización directa y la tensión inversa máx. de ruptura.

Tal como se ha visto en el apartado anterior, la máx. corriente que atravesará el diodo será igual a la máxima corriente de entrada, es decir, la máxima corriente que pueda circular por la bobina:

$$I_{D \text{ máx}} = I_{L \text{ máx}} = 10,225 \text{ A}$$

Por otra parte, la tensión máxima en inversa será igual a la tensión de salida, ya que la tensión de entrada periódicamente se hace nula al provenir de una fuente de corriente alterna. Por tanto, el diodo deberá resistir una tensión inversa de, al menos, 405 V ($400 \pm 5 \text{ V}$).

3.6.2. Selección del diodo de un fabricante.

Teniendo en cuenta los dos parámetros anteriores se ha escogido el modelo IDH16G65C6 de 650 V y 16 A (con aplicación a PFC), a partir de su correspondiente datasheet [9], podemos obtener los siguientes valores que introduciremos en el bloque de simulink correspondiente a los diodos:

$$V_f = 1,5 \text{ V}$$

$$R_{on} = \frac{V_f}{I_f} = \frac{1,5}{16} = 0,094 \Omega$$

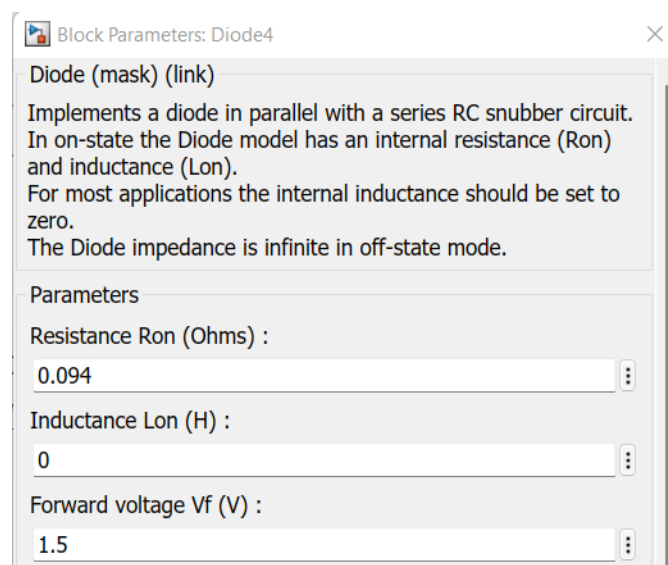


Figura 3.9. Parámetros del diodo en el bloque de Simulink.

3.6.3. Estimación de las pérdidas en el diodo.

A partir del datasheet del fabricante del diodo seleccionado se puede hacer una estimación de la potencia disipada en el mismo, teniendo en cuenta el siguiente dato:

$$P_{Dm\acute{a}x} = 97 \text{ W (a } 25^{\circ}\text{C)}$$

Como el diodo está dimensionado para soportar una intensidad de hasta 34 A, y en nuestro caso circularán unos 10,225 A como máximo, se puede realizar la siguiente estimación:

$$P_D \approx 32,33 \text{ W (a } 25^{\circ}\text{C)}$$

Estas son las pérdidas correspondientes a unas determinadas condiciones ambientales.

3.7. TRANSISTOR MOSFET:

3.7.1. Intensidad máxima soportada.

Para dimensionar este componente hay que prestar atención a la corriente máxima que lo atravesará, la tensión máxima que deberá soportar entre drenador y fuente, así como la resistencia de pérdidas que presente:

-El máximo valor de corriente que puede atravesar el MOSFET será el mismo que el que puede atravesar el diodo:

$$I_{MOSFET} = I_{Dm\acute{a}x} = 10,225 \text{ A}$$

-La tensión máx. que deberá soportar será:

$$V_{ds\ m\acute{a}x.} = V_g \cdot \sqrt{2} = 230\sqrt{2} = 325,27 \text{ V}$$

Tras elegir un modelo de MOSFET que cumpla con estas características, tendrá que tenerse en cuenta la resistencia de pérdidas, es decir, deberá elegirse el MOSFET que menor resistencia en serie posea y que a la vez cumpla las anteriores especificaciones de corriente máxima y tensión máxima que debe soportar.

3.7.2. Selección del transistor MOSFET de un fabricante.

El modelo de MOSFET elegido ha sido el SiHG30N60E, capaz de soportar una tensión de hasta 600 V y una corriente de hasta 29 A (se ha sobredimensionado por seguridad y aprovecharlo para otras aplicaciones). Del datasheet correspondiente [10] sacamos que la resistencia de pérdidas tiene un valor de unos 0,104 Ω .

En Simulink los parámetros que habría que introducir serían los siguientes:

$$R_{on}=0,104 \Omega$$

$$L_{on} = 0 \text{ H}$$

$$V_f= 1,3 \text{ V}$$

$$R_d = \frac{V_f}{I_f} = \frac{1,3}{29} = 0,045 \Omega$$

En la siguiente figura se pueden observar los parámetros del transistor MOSFET que hemos introducido en el bloque de Simulink:

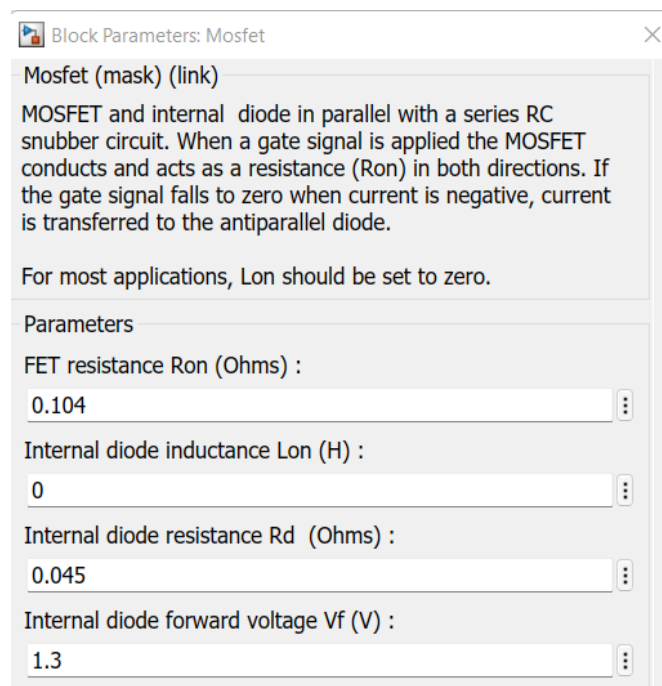


Figura 3.10. Parámetros del transistor Mosfet en el bloque de Simulink.

3.7.3. Estimación de las pérdidas en el transistor.

A partir del datasheet del fabricante del transistor seleccionado se puede hacer una estimación de la potencia disipada en el mismo, teniendo en cuenta el siguiente dato:

$$P_{Dm\acute{a}x} = 250 \text{ W (a } 25^{\circ}\text{C)}$$

Como el transistor está dimensionado para soportar una intensidad de hasta 29 A, y en nuestro caso circularán unos 10,225 A como máximo, por tanto, se puede realizar la siguiente estimación:

$$P_D \approx 83,33 \text{ W (a } 25^{\circ}\text{C)}$$

Estas son las pérdidas correspondientes a unas determinadas condiciones ambientales ($T= 25^{\circ}\text{C}$).

3.8. CONDENSADOR:

Este componente se coloca a la salida del convertidor y permite reducir el rizado de la tensión de salida del convertidor. Como tenemos de dato un rizado de la tensión de salida de un 2,5% de la tensión nominal, para hallar su valor se ha tenido en cuenta la siguiente ecuación:

$$C_o \geq \frac{P_o}{2\pi \cdot f_o \cdot \Delta V_o \cdot V_o} \quad (3.5.1)$$

En nuestro caso, tenemos que:

$$P_o = 1600 \text{ W (potencia a la salida)}$$

$$f_o = 50 \text{ Hz (frecuencia de la red)}$$

$$V_o = 400 \text{ V (tensión a la salida en DC)}$$

$$\Delta V_o = 10 \text{ V (rizado de 2,5% la tensión nominal de salida } V_o)$$

Por tanto, despejando en la ecuación anterior nos queda:

$$C_o \geq \frac{1600}{2\pi \cdot 50 \cdot 10 \cdot 400} = 1273,24 \mu F$$

$$C_o \geq 1273,24 \mu F$$

Para asegurar un poco más el hecho de no sobrepasar el rizado de la tensión de la salida del 2,5%, se ha seleccionado el siguiente condensador:

$$C_o = 1300 \mu F$$

3.9. Rendimiento del convertidor Boost.

Una vez seleccionados los principales componentes del convertidor, se procederá a realizar una estimación del rendimiento del mismo a partir de los valores de pérdidas que se han considerado anteriormente:

$$\text{Bobina (núcleo): } P_D = 5,1 \text{ W}$$

$$\text{Transistor: } P_D \approx 83,33 \text{ W}$$

$$\text{Diodo: } P_D \approx 32,33 \text{ W}$$

La suma total de todas las pérdidas sería: $P_D \approx 120,76 \text{ W}$. Y teniendo en cuenta la potencia de salida de 1600 W del convertidor nos queda un rendimiento aproximado del 92,45%.

Este rendimiento corresponde a un convertidor de una sola fase pero en el caso de más de una fase, como el convertidor entrelazado, este rendimiento será más o menos igual debido al reparto de corriente a la entrada de cada convertidor en paralelo.

4. CONTROL DEL CONVERTIDOR BOOST:

En este capítulo se hablará sobre el modelado del diseño del control del convertidor Boost tanto de intensidad como de tensión, es especialmente importante ya que permite obtener a la salida una tensión e intensidad constante con un periodo transitorio lo más corto posible. Para ello, se emplearán controladores PI, cuyos parámetros se hallarán a partir de la aplicación del método de Root Locus a las funciones de transferencia de intensidad y tensión de salida ($G_{iD}(s)$ y $G_{vi}(s)$ respectivamente).

4.1. MÉTODO DE ROOT LOCUS (O LUGAR DE LAS RAÍCES)

El diseño del controlador de intensidad y de tensión del convertidor se basará en el **método de Root Locus (o lugar de las raíces)**, por tanto, es importante explicar en qué consiste.

Este método consiste en la representación gráfica del lugar geométrico de los polos (o raíces) de una función de transferencia (en los ejes real e imaginario) a medida que se varía un parámetro en un determinado intervalo. De manera que al añadir un integrador (o polo en el origen) y un cero real para conseguir un control PI, podremos modificar la posición de los polos en función de donde situemos el cero real y del coeficiente de amortiguamiento, por tanto, al modificar la posición de los polos, se verá afectado el diagrama de bode de la función de transferencia ocasionando una respuesta más o menos rápida en función de la posición final de los polos y el cero real.

4.2. CONTROL DE INTENSIDAD:

El convertidor Boost es un tipo de convertidor, que cuando solo se controla por tensión se obtiene una función de transferencia de fase no mínima (aquella que tiene un cero en la zona inestable), lo cual genera problemas para implementar controladores lineales como los PI o PID.

Para evitar lo anterior, es necesario diseñar primero un control interno de intensidad, ya que al obtener el modelo linealizado del convertidor podremos obtener funciones de transferencia con ceros en la zona estable.

El procedimiento a seguir será obtener primero el modelo conmutado del convertidor, después el modelo promediado y finalmente el modelo linealizado, que nos servirá para hallar las funciones de transferencia de la intensidad con respecto al ciclo de trabajo ($G_{iD}(s)$) y a la tensión de entrada V_g ($G_{iVg}(s)$).

4.2.1. Modelo conmutado (switched model):

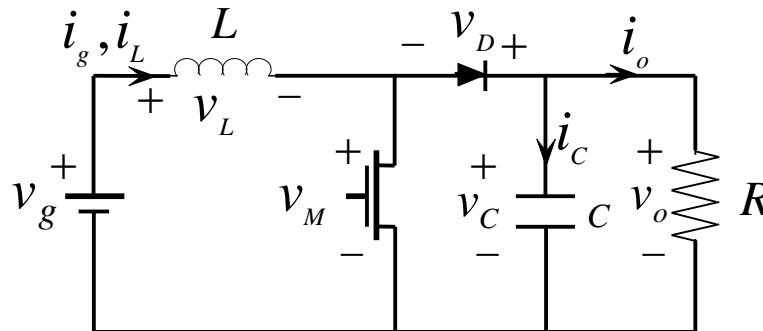


Figura 4.1. Topología del convertidor elevador (modelo conmutado).

En la figura anterior podemos ver que: $V_c = V_o$.

$u=1$ (interruptor cerrado):

$$V_L = L \cdot \frac{di_L}{dt} = V_g$$

$$i_c = C \cdot \frac{dV_c}{dt} = -\frac{V_c}{R}$$

$u=0$ (interruptor abierto):

$$V_L = L \cdot \frac{di_L}{dt} = V_g - V_c$$

$$i_c = i_L - \frac{V_c}{R}$$

A partir de las expresiones anteriores hallamos las siguientes ecuaciones:

$$\frac{di_L}{dt} = \frac{V_g - V_c \cdot (1-u)}{L} \rightarrow \text{ec. diferencial (conmutada) de la corriente del inductor.}$$

$$\frac{dV_c}{dt} = \frac{i_L \cdot (1-u) - \frac{V_c}{R}}{C} \rightarrow \text{ec. diferencial de la tensión del condensador.}$$

4.2.2. Modelo promediado (averaged model):

Sustituyendo la variable “u” por el ciclo de trabajo “D” nos queda:

$$\frac{di_L}{dt} = \frac{V_g - V_c \cdot (1 - D)}{L} \quad (4.1)$$

$$\frac{dV_c}{dt} = \frac{i_L \cdot (1 - D) - \frac{V_c}{R}}{C} \quad (4.2)$$

Este modelo sigue siendo un modelo no lineal pero la variable de entrada (D) ya es continua debido a que ahora D es un valor continuo entre 0 y 1, antes la “u” solo podía tener 2 valores: 0 o 1.

4.2.3. Modelo linealizado:

1º) Definimos el vector de estado [x] y el vector de entrada [U]:

$$X = \begin{pmatrix} i_L \\ V_c \end{pmatrix} \quad U = \begin{pmatrix} D \\ V_g \end{pmatrix}$$

2º) Numerar las ecuaciones diferenciales del modelo promediado (según el orden del vector de estado) para hallar los jacobianos:

$$X = \begin{pmatrix} i_L \\ V_c \end{pmatrix} = \begin{pmatrix} x_1 \\ x_2 \end{pmatrix} \rightarrow \begin{cases} f_1: \frac{di_L}{dt} = \frac{V_g - V_c \cdot (1 - D)}{L} \\ f_2: \frac{dV_c}{dt} = \frac{i_L \cdot (1 - D) - \frac{V_c}{R}}{C} \end{cases}$$

A partir de las expresiones anteriores obtendremos las siguientes ecuaciones de estado:

$$\begin{cases} \dot{x} = A_m X + B_m U \\ y = C_m X + D_m U \end{cases}$$

$$A_m = \begin{pmatrix} \frac{df_1}{di_L} & \frac{df_1}{dV_c} \\ \frac{df_2}{di_L} & \frac{df_2}{dV_c} \end{pmatrix} = \begin{pmatrix} 0 & \frac{-(1-D)}{L} \\ \frac{1-D}{C} & -\frac{1}{R \cdot C} \end{pmatrix}$$

$$B_m = \begin{pmatrix} \frac{df_1}{dD} & \frac{df_1}{dV_g} \\ \frac{df_2}{dD} & \frac{df_2}{dV_g} \end{pmatrix} = \begin{pmatrix} \frac{V_c}{L} & \frac{1}{L} \\ -\frac{i_L}{C} & 0 \end{pmatrix}$$

Como el objetivo es controlar la intensidad nos queda: $y = [i_L]$, obteniendo las siguientes expresiones de C_m y D_m :

$$C_m = \begin{pmatrix} \frac{di_L}{di_L} & \frac{di_L}{dV_c} \end{pmatrix} = \begin{pmatrix} 1 & 0 \end{pmatrix}$$

$$D_m = \begin{pmatrix} \frac{di_L}{dD} & \frac{di_L}{dV_g} \end{pmatrix} = \begin{pmatrix} 0 & 0 \end{pmatrix}$$

3º) Aplicando la transformada de Laplace a la representación por variables de estado del modelo linealizado, se puede encontrar una relación directa entre las dos representaciones:

$$\begin{cases} \dot{x}(t) = A_m \cdot x(t) + B_m \cdot u(t) \\ y(t) = C_m \cdot x(t) + D_m \cdot u(t) \end{cases}$$

Ahora aplicamos la transformada de Laplace:

$$\mathcal{L} \{ \dot{x}(t), y(t) \}$$

$$\mathcal{L} \{ \dot{x}(t) = A_m \cdot x(t) + B_m \cdot u(t), y(t) = C_m \cdot x(t) + D_m \cdot u(t) \}$$

$$s \cdot x(s) = A_m \cdot x(s) + B_m \cdot u(s) \quad (4.2.1)$$

$$y(s) = C_m \cdot x(s) + D_m \cdot u(s) \quad (4.2.2)$$

Despejando $x(s)$ de la ecuación 4.2.1 obtenemos:

$$x(s) = (s \cdot I_n - A_m)^{-1} \cdot B_m \cdot u(s)$$

Sustituyendo la expresión de $x(s)$ en la ecuación 4.2.2 nos queda:

$$y(s) = C_m \cdot [(s \cdot I_n - A_m)^{-1} \cdot B_m \cdot u(s)] + D_m \cdot u(s)$$

$$\frac{y(s)}{u(s)} = C_m (s \cdot I_n - A_m)^{-1} \cdot B_m + D_m$$

$$G_i(s) = C_m (s \cdot I_n - A_m)^{-1} \cdot B_m + D_m \quad (4.2.3)$$

4º) Hallar las expresiones de las funciones de transferencia con respecto al ciclo de trabajo D , " $G_{iD}(s)$ ", y respecto a la tensión de entrada " $G_{ivg}(s)$ ", para ello, hay que hallar previamente los valores de A_m , B_m , C_m y D_m :

$$A_m = \begin{pmatrix} 0 & \frac{-(1-D)}{L} \\ \frac{1-D}{C} & -\frac{1}{R \cdot C} \end{pmatrix} = \begin{pmatrix} 0 & -82,14 \\ 442,31 & -7,69 \end{pmatrix}$$

$$B_m = \begin{pmatrix} \frac{V_c}{L} & \frac{1}{L} \\ -\frac{i_L}{C} & 0 \end{pmatrix} = \begin{pmatrix} 57142,85 & 142,86 \\ -7567,69 & 0 \end{pmatrix}$$

$$C_m = (1 \quad 0)$$

$$D_m = (0 \quad 0)$$

Por tanto, nos queda:

$$G_{iD}(s) = \frac{5,714 \cdot 10^4 s + 1,061 \cdot 10^6}{s^2 + 7,692 s + 3,633 \cdot 10^4}$$

$$G_{ivg}(s) = \frac{142,9 s + 1099}{s^2 + 7,692 s + 3,633 \cdot 10^4}$$

5º) Una vez halladas las funciones de transferencia, aplicaremos el **método de Root Locus** para hallar los parámetros que nos servirán para definir el

controlador PI. Solo lo aplicaremos a la $G_{iD}(s)$ porque esta función de transferencia es variable (al estar en función del Duty). Seguiremos los siguientes pasos:

Paso 1: Hallar el ancho de banda de la $G_{iD}(s)$ con la representación de su diagrama de bode de la siguiente figura 4.2, de donde se puede ver que el ancho de banda llega hasta una $f_{BW} = 80700$ rad/s:

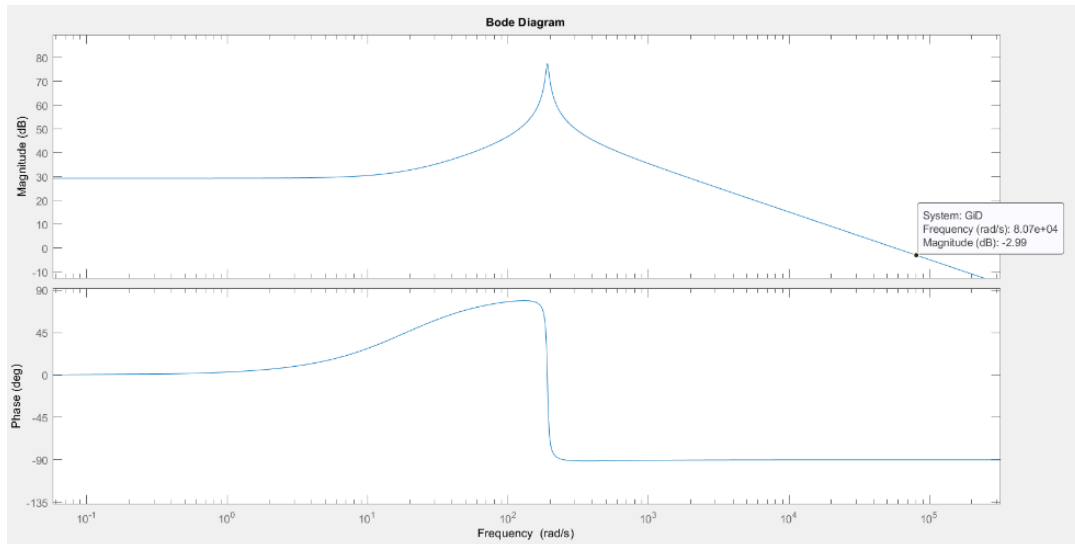


Figura 4.2. Diagrama de bode de la función de transferencia $G_{iD}(s)$.

Paso 2: Abrimos el editor o herramienta “sisotool” de Simulink, y ponemos los límites al diagrama de bode ($f_{BW} = 80700$ rad/s) y al editor de Root Locus un coeficiente de amortiguamiento ideal de $\varphi = 0,707$, tal como se muestra en la siguiente figura:

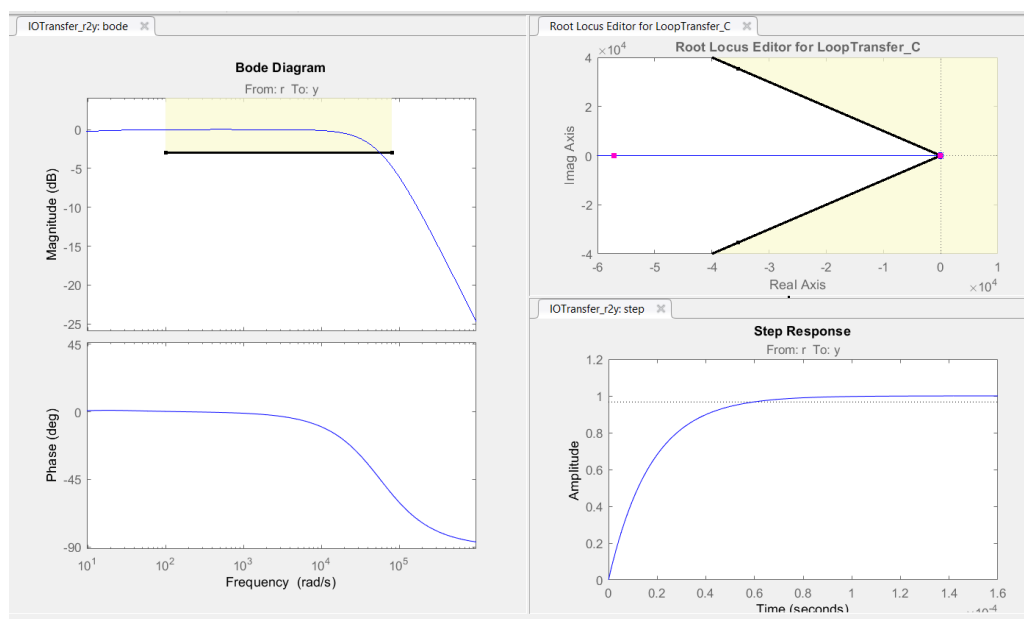


Figura 4.3. Límites del método de Root Locus a partir de la función de transferencia $G_{iD}(s)$.

Paso 3: Añadimos un integrador y un cero real en el editor de Root Locus para poder conseguir un control PI, ya que su expresión es la siguiente:

$$G_{PI}(s) = \frac{K_p(1 + sT_i)}{sT_i} \quad (4.7)$$

Paso 4: Una vez hecho lo anterior, el objetivo será conseguir que los polos se sitúen sobre las rectas que marcan el límite para conseguir un factor de amortiguamiento de $\varphi = 0,707$, y a la vez la gráfica del diagrama de bode pase por la f_{BW} a -3 dB.

Para conseguir esto último también tendremos que mover el cero real hacia la izquierda o hacia la derecha. Si movemos hacia la izquierda ese cero real la respuesta será más rápida mientras que si lo movemos hacia la derecha esta será más lenta. Tras conseguir ajustar los parámetros anteriores se ha obtenido la siguiente respuesta:

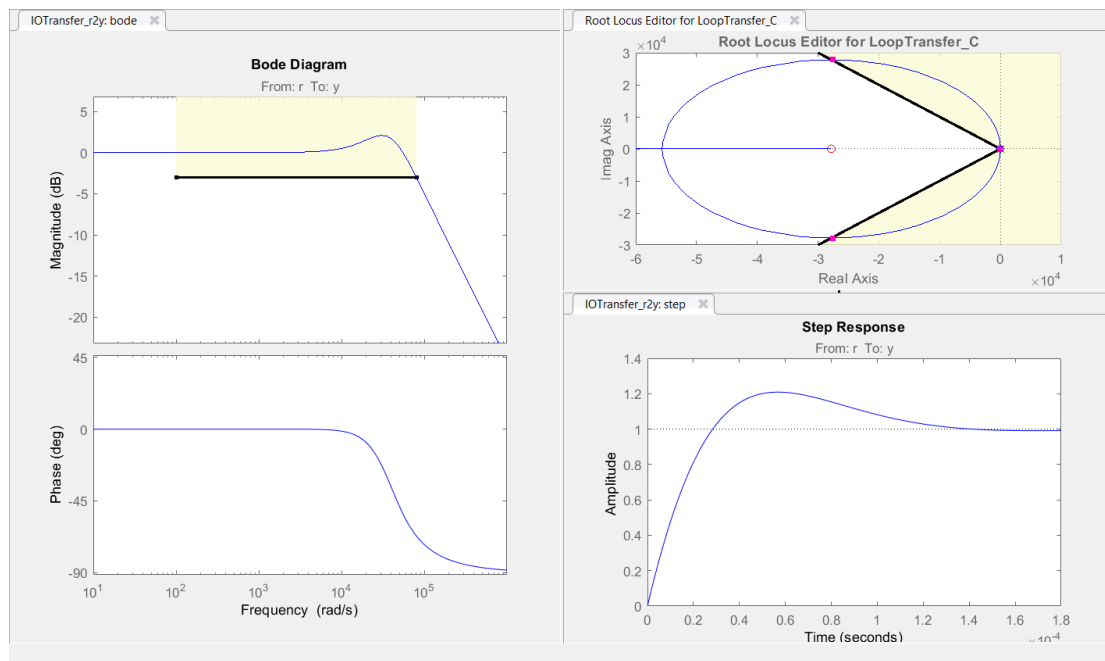


Figura 4.4. Respuesta estimada de la intensidad de salida obtenida a partir del método de Root Locus.

Paso 5: Una vez obtenida la respuesta deseada, a partir del explorador de datos (“Data browser”) junto a las gráficas anteriores que nos ofrece Simulink, obtenemos los parámetros “a” y “b” que nos servirán para hallar la K_p y K_I , del controlador PI:

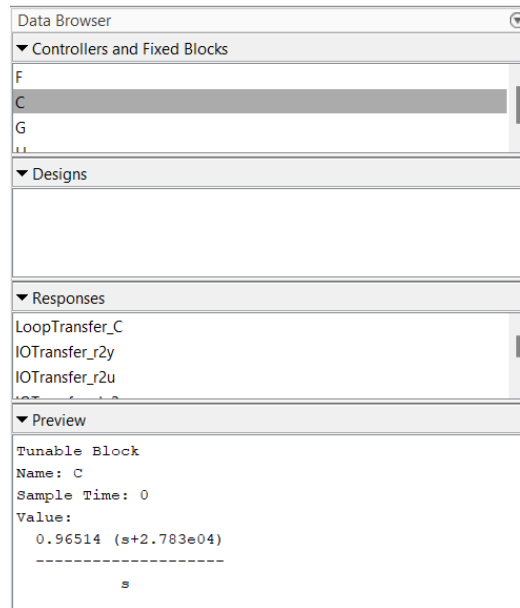


Figura 4.5. Parámetros del controlador PI obtenidos a partir del método de Root Locus.

En la figura podemos ver que tenemos:

$$G_{PI}(s) = \frac{0,96514 (s + 2,783 \cdot 10^4)}{s} = \frac{a (s + b)}{s} \quad (4.8)$$

Si igualamos la expresión anterior con la ecuación 4.7:

$$G_{PI}(s) = \frac{a (s + b)}{s} = \frac{K_p (1 + sT_i)}{sT_i} = \frac{K_p \left(\frac{1}{T_i} + s \right)}{s}$$

Por tanto, obtenemos que:

$$a = K_p = 0,96514$$

$$b = \frac{1}{T_i} = K_I = 2,783 \cdot 10^4$$

Estos son los valores que introduciremos en el bloque de Simulink del controlador PI:

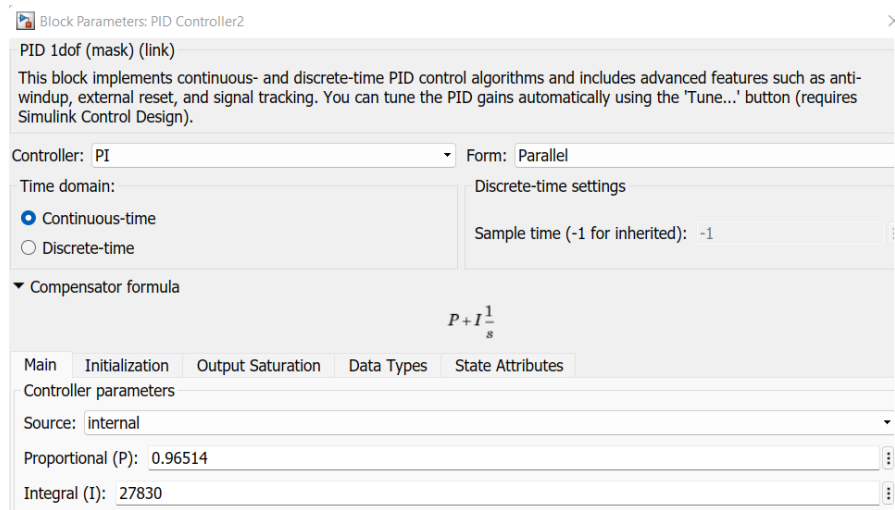


Figura 4.6. Parámetros del controlador PI del bloque de Simulink.

El diagrama de bloques del lazo de intensidad que hemos obtenido es el siguiente:

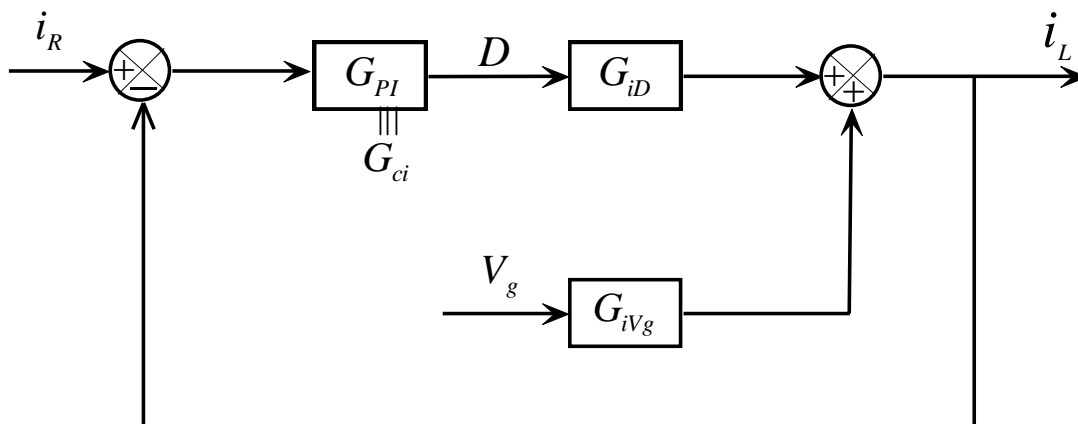


Figura 4.7. Diagrama de bloques del lazo de control de intensidad.

A partir del diagrama anterior podemos obtener las siguientes funciones de transferencia:

$$T_{iR}(s) = \frac{i_L}{i_R} = \frac{G_{PI}(s) \cdot G_{iD}(s)}{1 + G_{PI}(s) \cdot G_{iD}(s)} \approx 1 \quad (4.9)$$

→Lo ideal sería que el valor de la expresión $T_{iR}(s)$ sea aproximadamente 1 para que el valor de i_L sea lo más próximo posible al de la referencia i_R .

$$T_{iVg}(s) = \frac{i_L}{V_g} = \frac{G_{iVg}(s)}{1 + G_{PI}(s) \cdot G_{iD}(s)} \approx 0 \quad (4.10)$$

→ Lo ideal sería que el valor de la expresión $T_{iVg}(s)$ sea aproximadamente 0 para que las perturbaciones que haya en la tensión de entrada no afecten a la corriente del inductor.

Si representamos el diagrama de bode de las anteriores expresiones (ver figura 4.8), veremos que el de la $T_{iR}(s)$ tiene una ganancia de aprox. 0 dB y una fase de 0° aprox. hasta una determinada frecuencia (f_{BWCL}), que es la que tomaremos como ancho de banda para el diseño del control de tensión, ya que hasta esa frecuencia la corriente que circula por el inductor se comportaría como una fuente de corriente:

$$f_{BWCL} \approx 5210 \text{ rad/s}$$

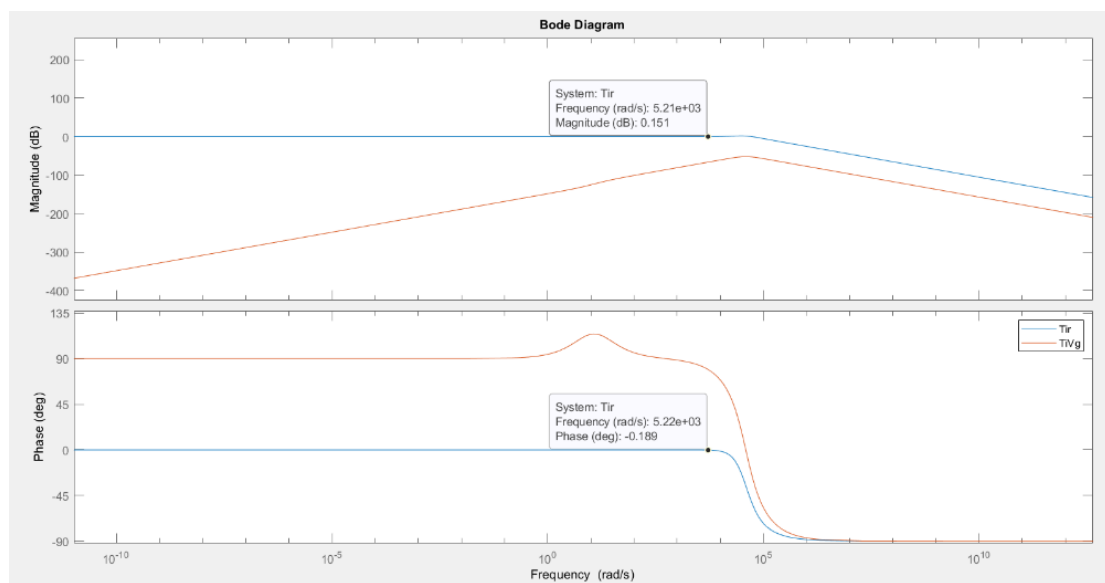


Figura 4.8. Diagrama de bode de $T_{iR}(s)$ y $T_{iVg}(s)$

4.3. CONTROL DE TENSIÓN:

El controlador de tensión nos servirá para obtener a la salida una tensión constante con un determinado rizado. Lo diseñaremos mediante un **lazo externo de tensión**, de manera que nos quedará un control en cascada de intensidad y tensión, gracias a lo anterior la función de transferencia del lazo de tensión será de 1er orden en vez de ser de 2º orden.

Tal como comentábamos al final del apartado anterior, tomaremos de referencia la frecuencia $f_{BWCL} \approx 5210 \text{ rad/s}$ para el ancho de banda, ya que hasta esa frecuencia podemos suponer que la corriente que circula por el inductor se comportaría como una fuente de corriente, por lo tanto pasaría lo mismo con el transistor y el diodo.

Por ello, tomaremos el siguiente circuito equivalente:

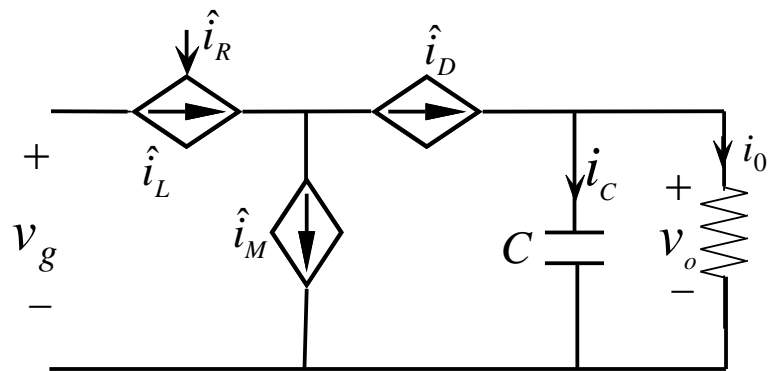


Figura 4.9. Circuito equivalente con fuentes de corriente ideales.

Para hallar las intensidades que circulan por el transistor Mosfet (i_M) y por el diodo (i_D), vamos a analizar lo que ocurre en un ciclo de conmutación (de 0 a T) del convertidor Boost:

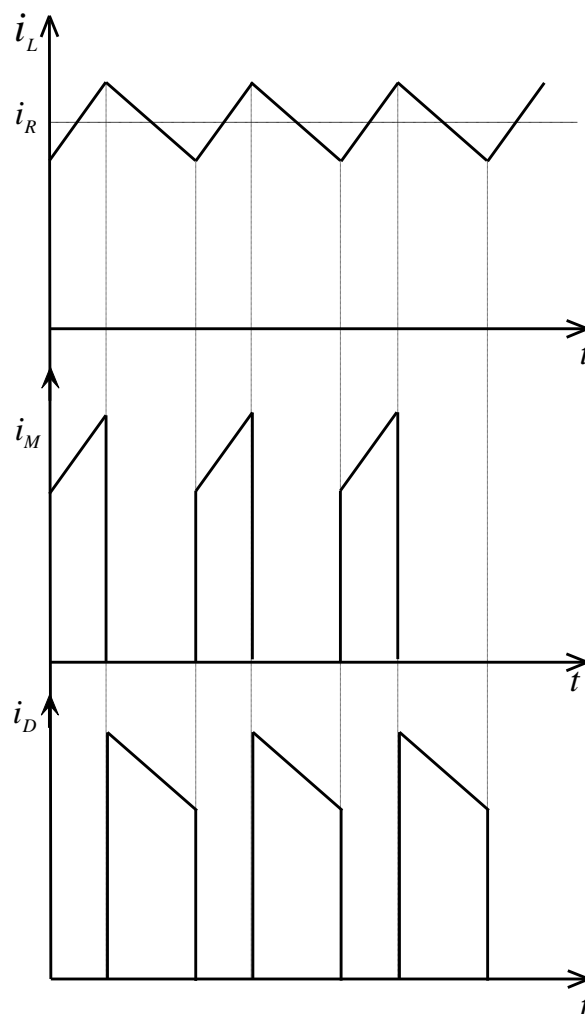


Figura 4.10. Ondas de intensidad de la bobina, transistor MOSFET y diodo.

Si nos quedamos con un periodo de la gráfica anterior:

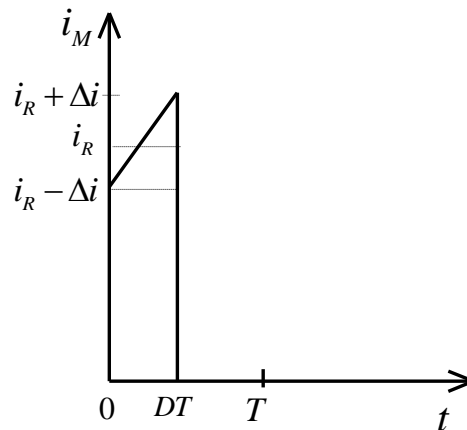


Figura 4.11. Representación de un periodo de la onda de intensidad del transistor.

De la anterior gráfica, se puede deducir la expresión de \hat{i}_M :

$$\hat{i}_M = \frac{1}{T} \int_0^T i_M dt = \frac{1}{T} \int_0^{D \cdot T} i_M dt = \frac{1}{T} \left[DT(i_R - \Delta i) + \frac{1}{2} DT(2\Delta i) \right] = D[i_R - \Delta i + \Delta i] = D \cdot i_R$$

$$\hat{i}_M = D \cdot i_R \quad (4.11)$$

Si ahora nos fijamos en un periodo de la onda de intensidad del diodo podemos hallar \hat{i}_D :

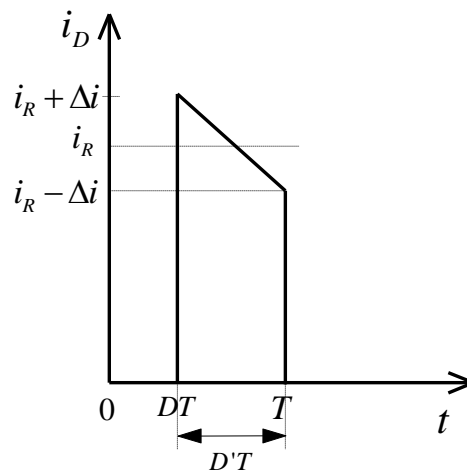


Figura 4.11. Representación de un periodo de la onda de intensidad del diodo.

$$\hat{i}_D = \frac{1}{T} \int_{D \cdot T}^T i_D \cdot dt = \frac{1}{T} \left[D'T(i_R - \Delta i) + \frac{1}{2} D'T(2\Delta i) \right] = D'[i_R - \Delta i + \Delta i] = D' \cdot i_R$$

$$\hat{i}_D = D' \cdot i_R \quad (4.12) \quad \text{siendo } D' = 1 - D$$

Por lo tanto, nos queda el siguiente circuito:

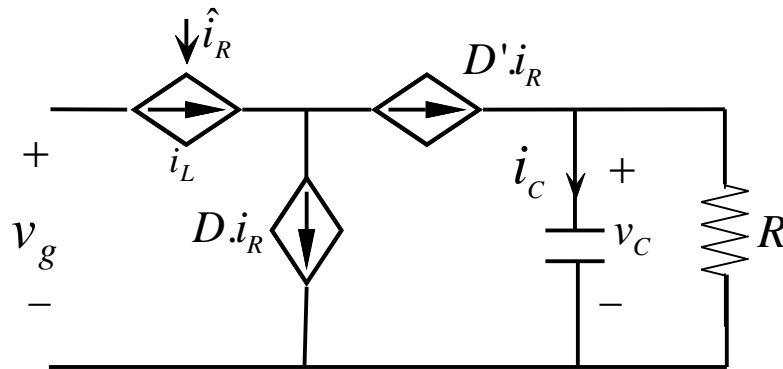


Figura 4.12. Circuito equivalente con fuentes de corriente para el hallar el lazo de control de tensión.

Si nos quedamos con la siguiente parte del circuito anterior:

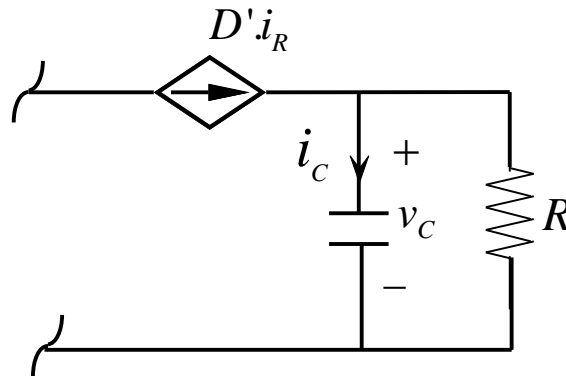


Figura 4.13. Circuito equivalente para hallar la función de transferencia del lazo de control de tensión.

A partir de la simplificación anterior podemos obtener la función de transferencia del lazo de control de tensión:

$$i_C = D' \cdot i_R - \frac{V_c}{R}$$

$$C \cdot \frac{dV_c}{dt} = D' \cdot I_R - \frac{V_c}{R}$$

$$C \cdot s \cdot V_c = D' \cdot I_R - \frac{V_c}{R}$$

$$V_c \cdot \left(C \cdot s + \frac{1}{R} \right) = D' \cdot I_R$$

$$V_c \cdot (C \cdot s \cdot R + 1) = D' \cdot R \cdot I_R$$

$$G_{vi}(s) = \frac{V_c(s)}{I_R(s)} = \frac{D' \cdot R}{1 + RCs}$$

Sabiendo que tenemos los siguientes datos:

$$D' = 1 - D = 1 - 0,425$$

$$R = 100 \Omega$$

$$C = 1300 \mu F$$

Nos queda la siguiente función de transferencia:

$$G_{vi}(s) = \frac{57,5}{1 + 0,13 s}$$

Después de hallar la función de transferencia aplicaremos el método de Root Locus con un procedimiento muy similar al que hemos aplicado anteriormente para el controlador de intensidad, obteniendo los siguientes resultados:

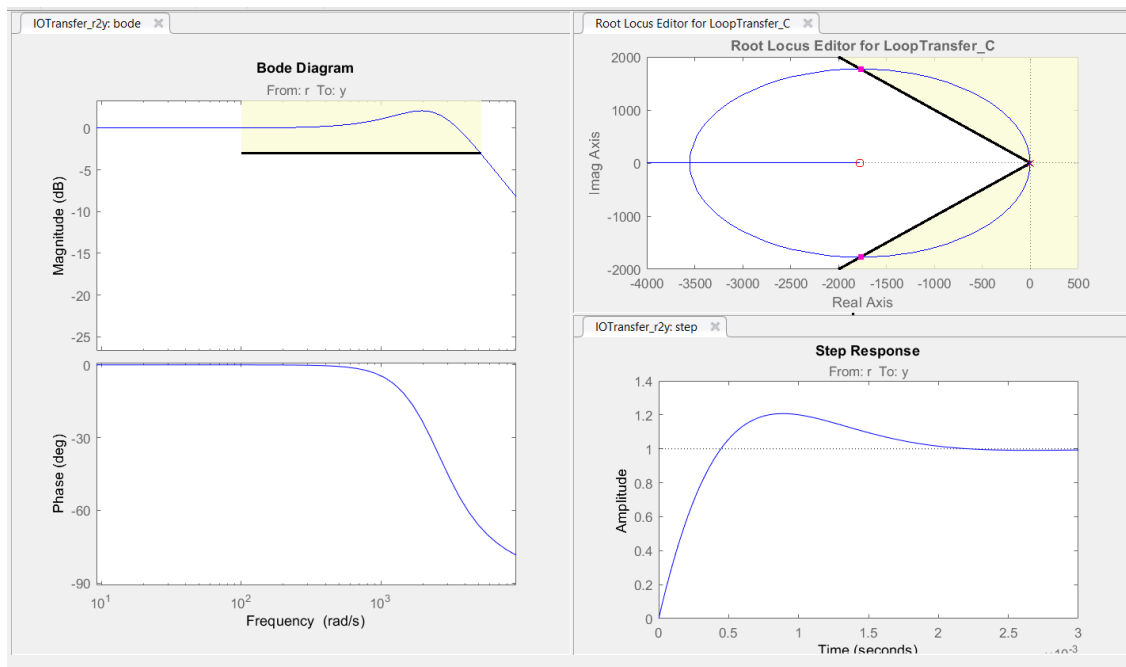


Figura 4.14. Respuesta estimada de la tensión de salida obtenida a partir del método de Root Locus.

Obteniendo la siguiente función de transferencia del controlador PI:

$$G_{PI}(s) = \frac{7,9756 \cdot (s + 1779)}{s}$$

$$K_p = 7.9756$$

$$K_I = 1779$$

Estos son los parámetros K_p y K_I que introduciremos en el bloque del controlador PI de tensión de Simulink:

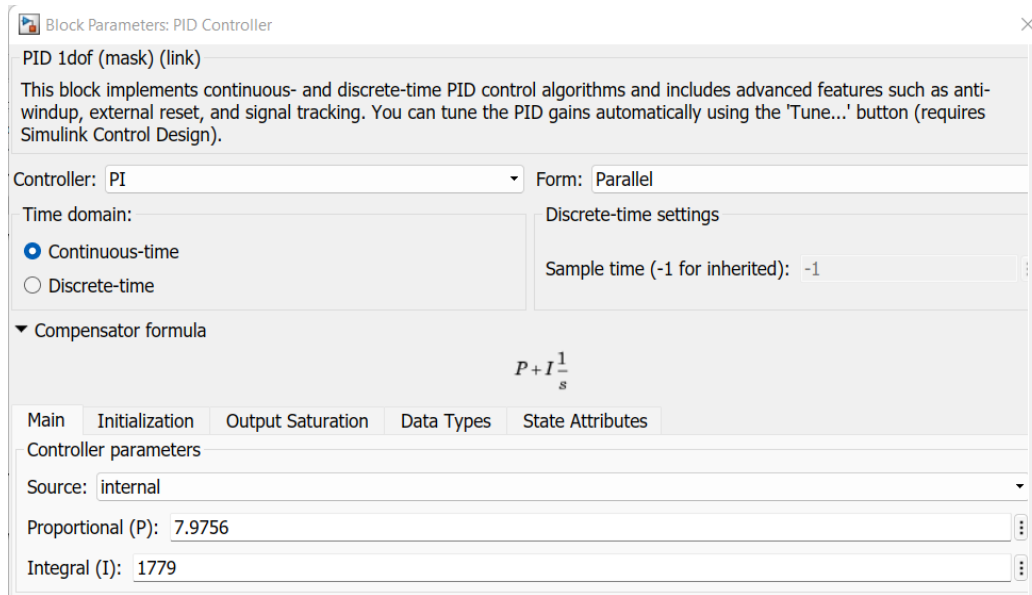


Figura 4.15. Parámetros del controlador PI de tensión del bloque de Simulink.

5. LAZO DE SEGUIMIENTO DE FASE (PLL):

5.1. Definición.

Un lazo de seguimiento de fase (PLL) es un sistema de control en lazo cerrado, cuyo objetivo es seguir una señal sinusoidal de referencia y conseguir el enganche de fase de esta con la señal generada a su salida en un periodo de tiempo determinado. El enganche de fase se da cuando la diferencia de fases entre la referencia y la señal generada es nula. En nuestro caso, la señal de referencia (o de entrada) será la tensión alterna de 230 V a 50 Hz, y la señal generada es la de la salida del PLL.

Otra función del PLL será que el enganche de fase ocurra y sea capaz de mantenerse incluso durante situaciones adversas en las que la señal de referencia presente grandes distorsiones.

En nuestro caso, el diseño del PLL se va a realizar en el dominio del tiempo continuo, usando la transformada s . Para comprobar dicho diseño, se realizarán las simulaciones correspondientes en MATLAB/Simulink.

El esquema funcional de un PLL es el siguiente:

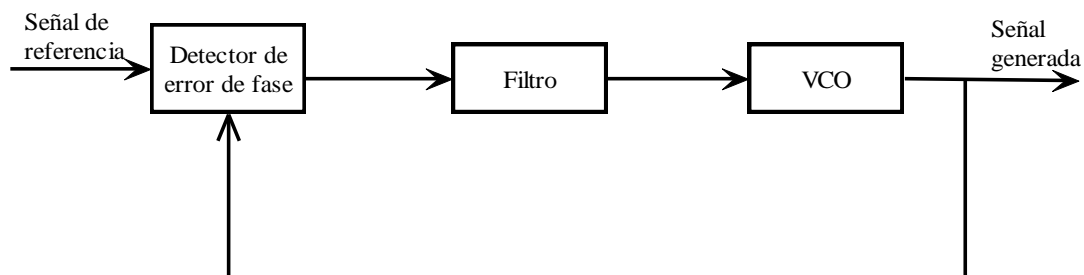


Figura 5.1. Diagrama de bloques genérico del PLL.

El diagrama de bloques de un PLL en tiempo continuo sería:

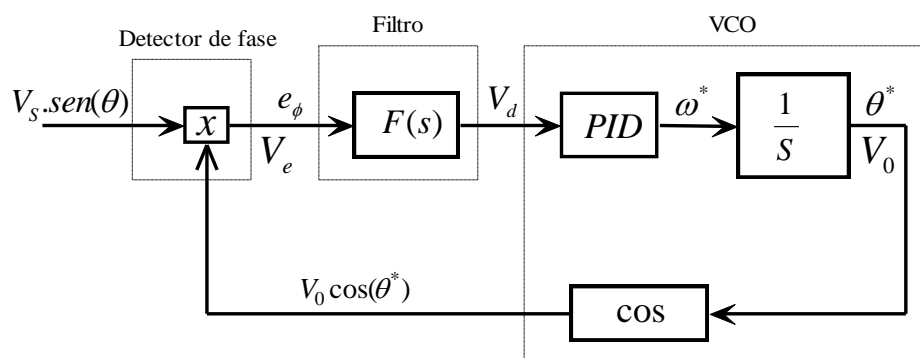


Figura 5.2. Diagrama de bloques de un PLL en tiempo continuo.

Los PLL están compuestos por 3 elementos operacionales:

- **Detector de fase:** compara la diferencia de fases entre la referencia y la señal generada, lo cual genera distorsiones de alta frecuencia en la señal de error (e_ϕ) y, por tanto, es necesario un filtro para eliminarlas.
- **Filtro:** la señal de referencia se puede representar como una sinusoidal, ya que se trata de la tensión en alterna. Debido a lo anterior, el detector de fase se puede modelar como una multiplicación de senos y cosenos (considerando que la señal sinusoidal tiene amplitud unitaria ($V_s=V_0=1$)):

$$e_\phi = \text{sen}(\theta) \cdot \cos(\theta^*) = \frac{1}{2} \cdot [\text{sen}(\theta - \theta^*) + \text{sen}(\theta + \theta^*)] \quad (5.1)$$

En la ecuación anterior la señal de error (e_ϕ) está compuesta por 2 elementos diferentes: un elemento seno que tiende a cero cuando las fases de la referencia y la generada (θ^*) son iguales, y un segundo elemento que genera distorsiones en forma de oscilaciones de alta frecuencia, concretamente a $2 \cdot \omega$, siendo ω la frecuencia de la señal de referencia. Para eliminar estas oscilaciones es necesario un **filtro**.

- **VCO (voltage-Controlled Oscillator):** genera una señal con la misma frecuencia que la señal de referencia, y permite que se produzca el enganche de fase (señal de error nula) cuando el sistema alcanza el estado estacionario.

Se compone de un controlador PID, que genera la frecuencia de la señal generada y es capaz de adaptarla según el valor de la señal de error.

Después, gracias al integrador $\left[\frac{1}{s}\right]$ se integra la frecuencia para obtener la fase (en rad), y se le aplica el coseno para obtener la señal en forma trigonométrica.

5.2. Modelo lineal del PLL

El sistema anterior no es lineal debido a la multiplicación existente en el detector de fase y la presencia de un coseno en el lazo de control. Por ello, no es posible aplicar un controlador tradicional tipo P, PI o PID. Sin embargo, a partir de la ecuación 5.1 anterior se puede obtener un modelo lineal del detector de fase [7]:

- Aplicando una de las propiedades del seno, que indica que para valores próximos a cero el seno de un ángulo es igual al valor de dicho ángulo, $\text{sen}(\theta) \approx \theta$ para $\theta \approx 0$. Esta propiedad se cumplirá cuando el valor de fase de la señal generada tienda a ser el mismo que la referencia. Si aplicamos esta propiedad obtendremos:

$$e_\phi = \frac{1}{2} \cdot [\text{sen}(\theta - \theta^*) + \text{sen}(\theta + \theta^*)]$$

$$e_\phi = \frac{1}{2} \cdot [\text{sen}(\theta - \theta^*)]$$

$$e_{\phi} = \frac{1}{2} \cdot (\theta - \theta^*) \quad (5.2)$$

- Implementando el detector de fase como en la ecuación anterior, se puede obtener un modelo lineal del PLL como el siguiente:

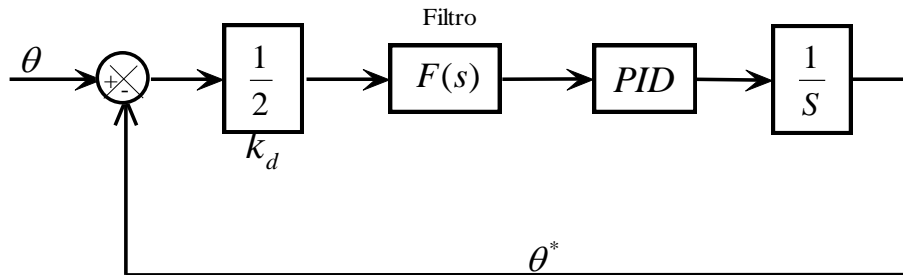


Figura 5.3. Modelo linealizado del diagrama de bloques del PLL [7].

En este modelo lineal ya se prescinde del coseno que estaba presente en el lazo anterior. La multiplicación de la señal de referencia y la señal generada es sustituida por la diferencia entre sus fases $(\theta - \theta^*)$ según la ecuación 5.2 . Por tanto, se añade el término $[\frac{1}{2}]$ en el lazo, que corresponde al valor de K_d del detector de fase para señales sinusoidales de amplitud unitaria. Para el caso de señales cuya amplitud no sea unitaria el valor de K_d sería:

$$K_d = \frac{A}{2} \quad (5.3)$$

En nuestro caso, como tenemos una señal de referencia de tensión alterna de 230 Vrms nos queda:

$$K_d = \frac{230\sqrt{2}}{2} = 162,63$$

El valor de K_d sería el valor de la siguiente pendiente:

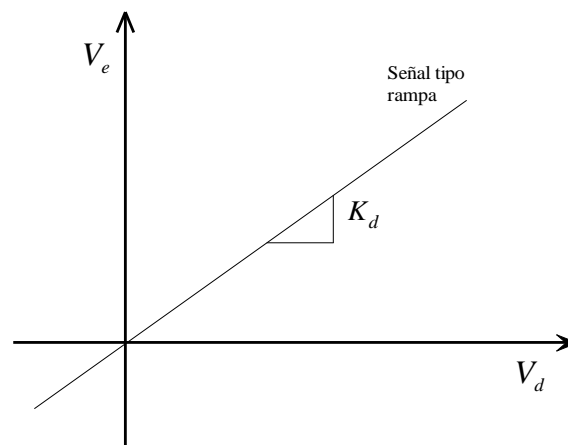


Figura 5.4. Señal tipo rampa del detector de fase de un PLL.

Por ello, recibe el nombre de ganancia integral del detector de fase, y este es el valor que introducimos en el bloque de Simulink correspondiente al PLL:

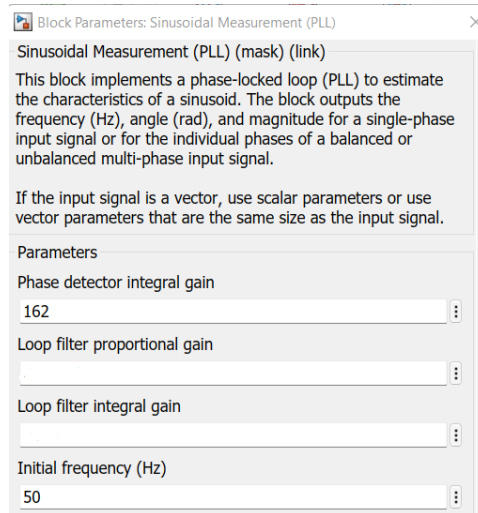


Figura 5.5. Parámetros del bloque PLL de Simulink.

5.3. FILTRO:

Se empleará un filtro pasabajos con dos importantes funciones:

- 1) Eliminar el ruido y cualquier componente de alta frecuencia de la salida del detector de fase, dejando pasar solo la componente de baja frecuencia cuando se está adquiriendo el estado fijo, o pequeñas variaciones cuando el PLL ya está en estado fijo. En el proceso de detección de fase se generan oscilaciones de alta frecuencia a $2 \cdot \omega$. Para una señal de referencia a 50 Hz estas oscilaciones tendrán una frecuencia de 100 Hz, para el correcto funcionamiento del sistema es necesario eliminar estas oscilaciones de forma eficaz.
- 2) Es el bloque más importante en la determinación de las características dinámicas del lazo, rango de captura, respuesta en frecuencia y respuesta transitoria.

Los filtros pasabajos más usados en PLL son los siguientes filtros de 1er y 2º orden:

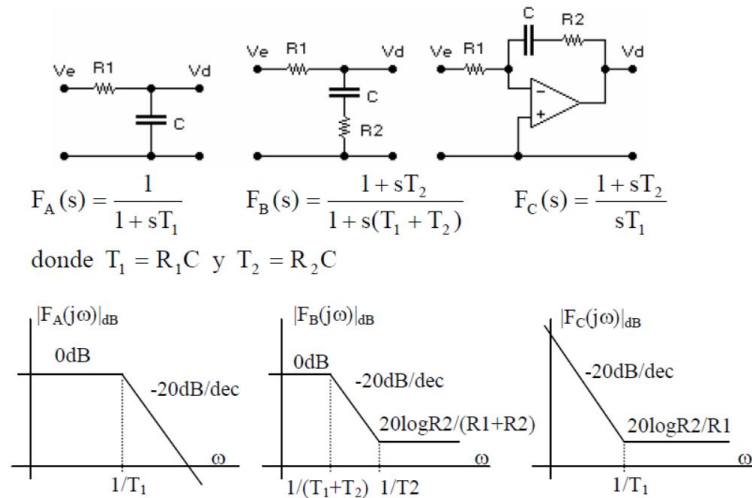


Figura 5.6. Tipos de filtros para PLL.

En nuestro caso, hemos empleado un filtro de 1er orden cuya función de transferencia se obtendrá a partir de los siguientes valores de R_1 y C :

$$R_1 = 4000 \Omega \text{ (valor típico para este tipo de filtro)}$$

El valor de C lo obtendremos a partir de la siguiente expresión:

$$f_c = \frac{1}{2\pi R_1 C}$$

$$C = \frac{1}{2\pi f_c R_1} = \frac{1}{2\pi \cdot 600 \cdot 4000} = 66,31 \cdot 10^{-9} F$$

$$F(s) = \frac{1}{1 + sT_1} = \frac{1}{1 + 0,0002653 s}$$

A partir del diagrama de bode de la anterior función de transferencia podremos sacar el ancho de banda correspondiente ($f_{BW} \approx 3760 \frac{rad}{s}$):

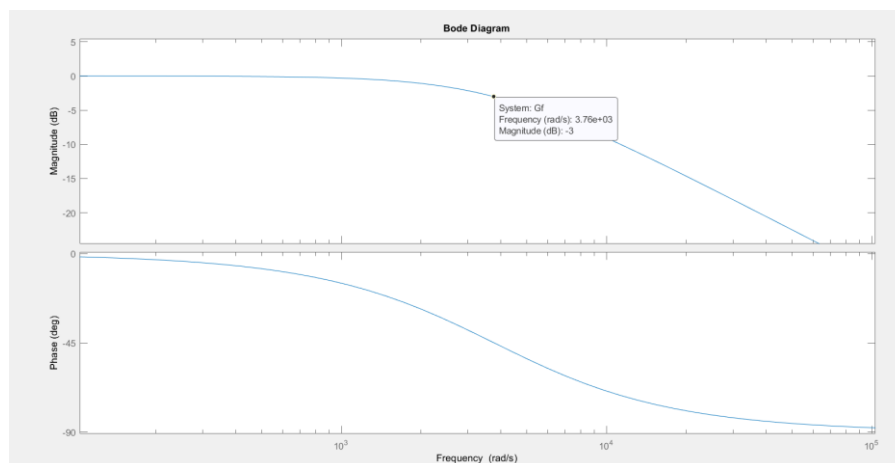


Figura 5.7. Diagrama de bode del filtro pasabajos.

Si nos fijamos en el bloque de Simulink del PLL de la figura 5.5 vemos que nos hace falta hallar los siguientes parámetros:

- Ganancia proporcional del filtro del lazo (K_p).
- Ganancia integral del filtro del lazo (K_i).

Por tanto, aplicaremos el método de Root Locus para hallar estos parámetros tal como hicimos con el control del convertidor Boost. Para ello, aplicaremos en el diagrama de bode un requerimiento de $f_{BW} \approx 3760 \frac{rad}{s}$, en el editor de Root Locus aplicaremos un coeficiente de amortiguamiento de $\phi = 0,707$, y añadiremos un integrador y un cero real para así poder hallar los parámetros del controlador PI, obteniendo los siguientes resultados:

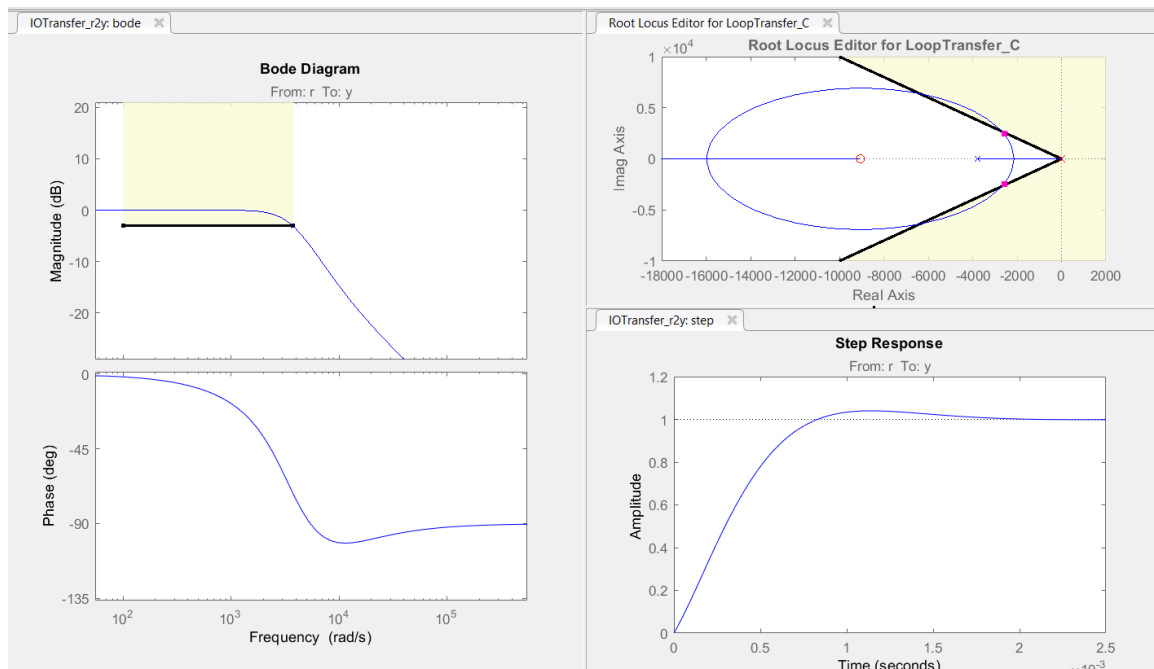


Figura 5.8. Resultados de la aplicación del método de Root Locus para el filtro del PLL.

Gracias a los resultados anteriores podremos obtener los siguientes valores de K_p y K_i :

$$K_p = 0,36926$$

$$K_i = 9053$$

Estos parámetros son los que introduciremos en el bloque de Simulink del PLL:

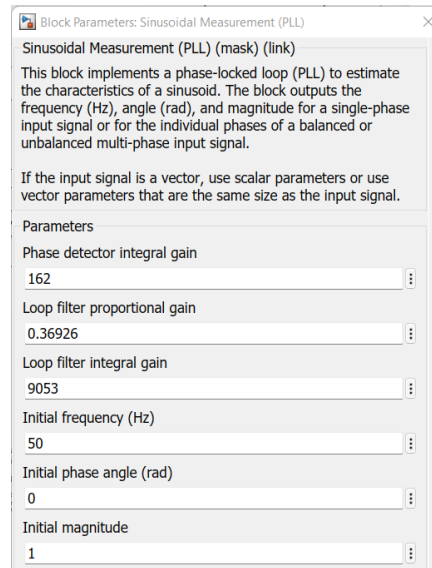


Figura 5.9. Parámetros del filtro del bloque de Simulink del PLL.

5.4. Resultados de la simulación del bloque PLL:

Los resultados de la simulación del PLL son los siguientes:

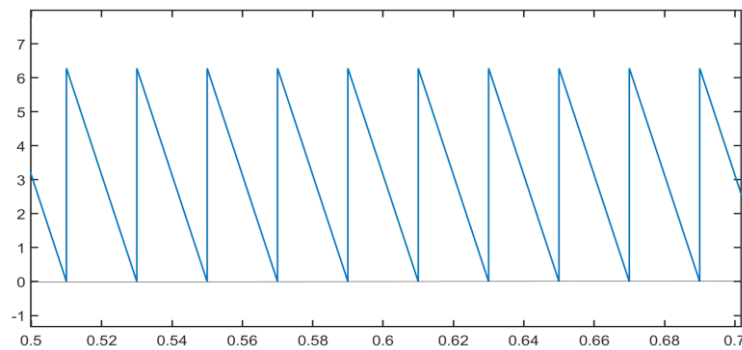


Figura 5.10. Señal de salida del bloque PLL diseñado.

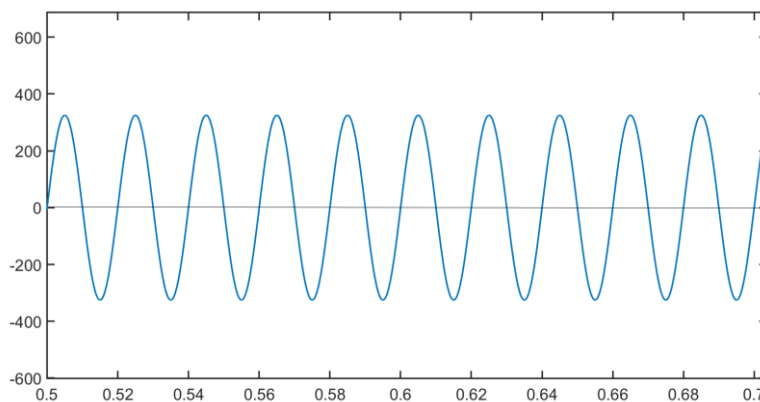


Figura 5.11. Onda de tensión alterna de entrada a 230 VAC.

En los resultados anteriores se ha representado la señal de entrada al bloque del PLL (tensión alterna) y su señal de salida (ángulo en rad). Se puede observar que la señal de salida es más que aceptable por ser completamente lineal y coincidir con el ángulo de la onda de tensión en cada uno de sus periodos.

6. ANÁLISIS GLOBAL DEL MODELO DEL DISEÑO PROPUESTO EN MATLAB/SIMULINK:

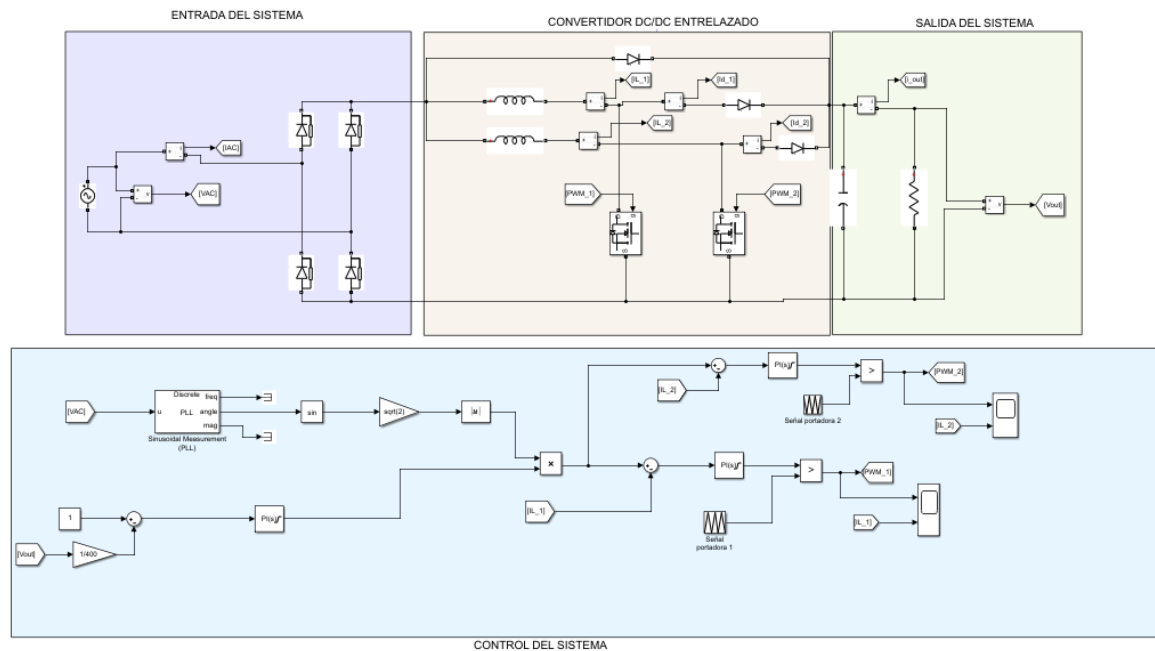


Figura 6.1. Modelo del sistema diseñado en Matlab/Simulink.

En nuestro modelo diseñado, se pueden distinguir 4 etapas o bloques principales:

- **Entrada del sistema:** se compone de la fuente de tensión alterna de 230 V_{AC} y un rectificador monofásico de puente de diodos, que permitirá la alimentación del convertidor.
- **Etapas de conversión:** compuesta por el convertidor DC/DC tipo Boost entrelazado y un diodo en paralelo, que solo conducirá en el momento de conexión a la red. Esta etapa se complementa con la de control, permitiendo elevar la tensión de entrada procedente del rectificador a la establecida como requisito (400 V_{DC} en nuestro caso). Se pueden observar claramente los componentes de dos convertidores Boost colocados en paralelo, que permitirán constituir un sistema entrelazado, gracias a la configuración de la etapa de control.
- **Etapas de control:** se complementa con la etapa de conversión, ya que se hace un control de intensidad y de tensión sobre el convertidor, de manera que podamos corregir el factor de potencia y la distorsión armónica de la corriente de entrada, a la vez que se controla la intensidad

y tensión de salida. Todo esto se consigue gracias a los controladores PI, el bloque PLL y la configuración de las señales portadoras.

- **Salida del sistema:** se compone del condensador de salida y la carga. El condensador será el elemento fundamental para disminuir el rizado de la tensión de salida.

7. CONVERTIDOR BOOST ENRELAZADO. RESULTADOS DE LAS SIMULACIONES.

7.1. DEFINICIÓN Y ANÁLISIS DE CONTROL.

El convertidor Boost entrelazado es un convertidor que resulta de colocar en paralelo dos o más convertidores elevadores (Boost) idénticos (con los mismos parámetros de L, C, frecuencia de conmutación, y demás componentes) pero con un cierto desfase entre las señales de control de los transistores MOSFET para que así se pueda repartir su tiempo de actuación durante cada periodo. En la siguiente figura se muestra un convertidor Boost entrelazado:

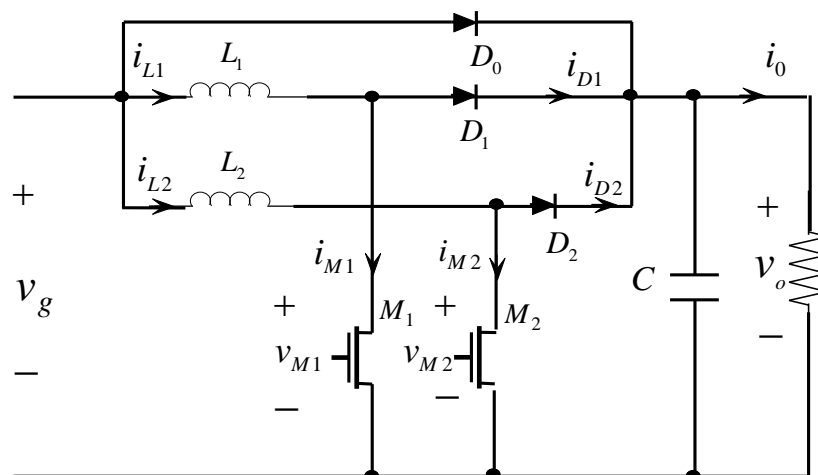


Figura 7.1. Convertidor elevador entrelazado.

El desfase entre las señales portadoras (triangulares) de estos convertidores se define de la siguiente forma:

$$\theta = \frac{360^\circ}{N}$$

Siendo N el número de convertidores en paralelo.

En nuestro caso, tenemos dos convertidores elevadores en paralelo, por tanto, el desfase entre sus señales portadoras será de 180° . Esto último se refleja en la figura 7.2. donde puede verse claramente ese desfase:

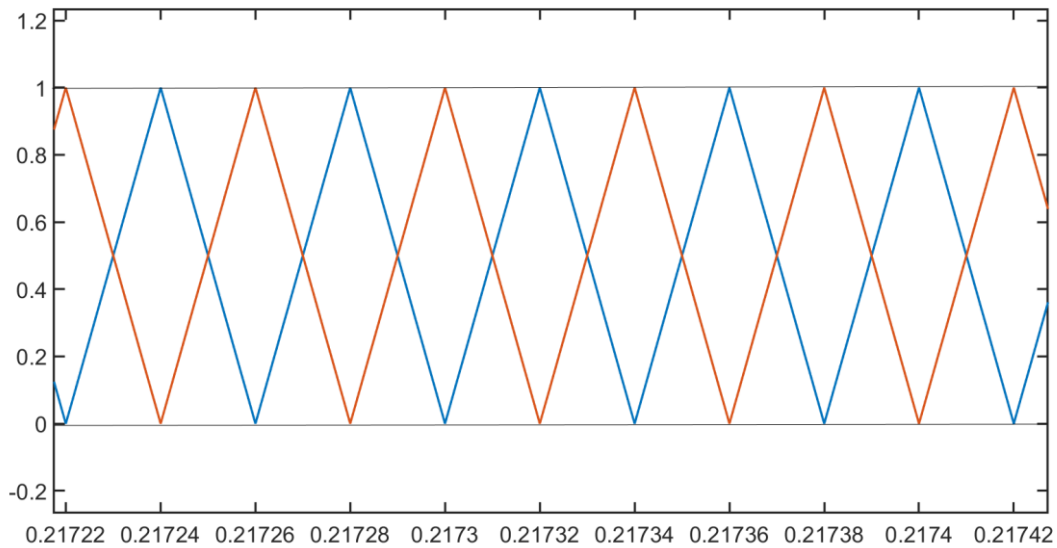


Figura 7.2. Ondas portadoras del convertidor entrelazado en un periodo de tiempo determinado obtenidas en la simulación.

Para conseguir el desfase anterior se ha modificado cada bloque de Simulink (correspondientes a la generación de las ondas portadoras) de la siguiente forma:

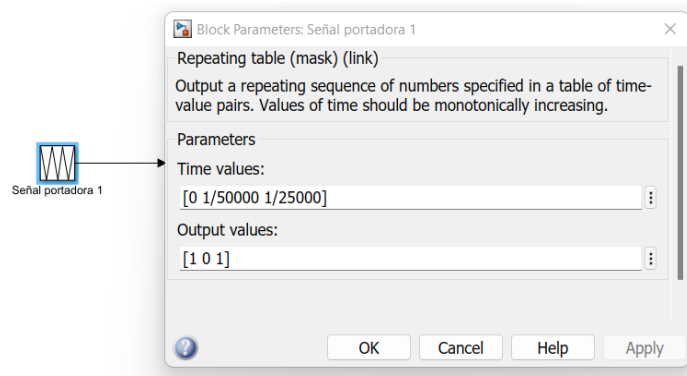


Figura 7.3. Bloque de parámetros de Simulink de la señal portadora 1.

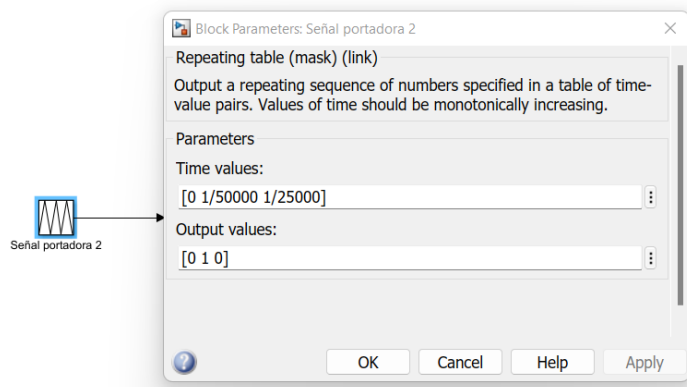


Figura 7.4. Bloque de parámetros de Simulink de la señal portadora 2.

Como se puede observar, el primer parámetro corresponde a los valores de tiempo $[0 \frac{1}{50000} \frac{1}{25000}]$, es decir, al periodo de la onda portadora ($T=1/f$) para cada valor de salida $[1 \ 0 \ 1]$ y $[0 \ 1 \ 0]$, en nuestro caso la frecuencia de la misma es de 25 kHz, por tanto, el periodo de cada ciclo es $T= 1/25000$. El segundo parámetro corresponde a los valores de salida que hemos mencionado anteriormente, estos valores marcan la amplitud de la onda portadora durante los intervalos de tiempo establecidos previamente y gracias a este último parámetro conseguimos el desfase de 180° haciendo que los valores de salida de la señal portadora 1 sean contrarios a los de la señal portadora 2.

Las señales PWM que se obtienen a partir de las señales portadoras y moduladoras son las siguientes:

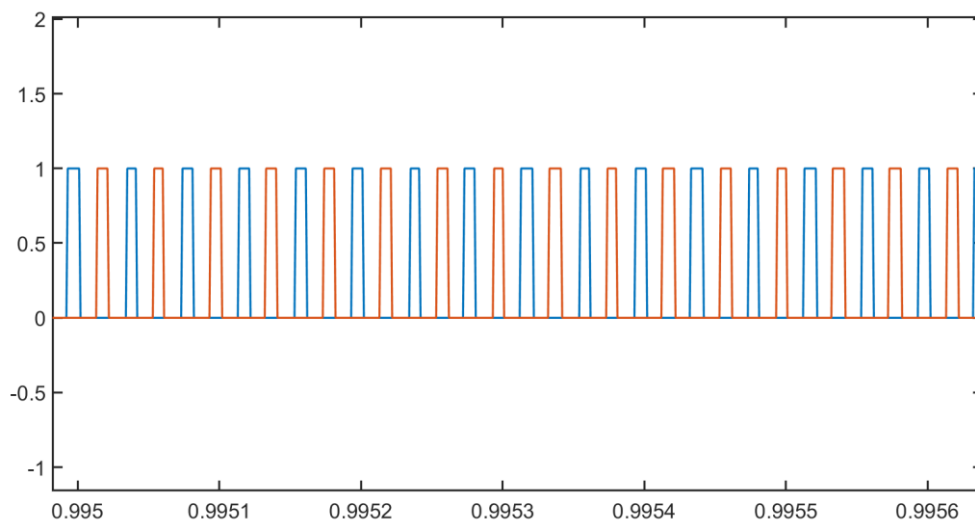


Figura 7.5. Señales PWM de los transistores MOSFET del convertidor entrelazado.

En la figura anterior puede observarse cómo las señales PWM de cada transistor están desfasadas entre sí, lo cual tiene sentido ya que cada transistor va a conducir la mitad del periodo y el otro la otra mitad. Por tanto, debe ocurrir lo mismo con las ondas de intensidad de los transistores:

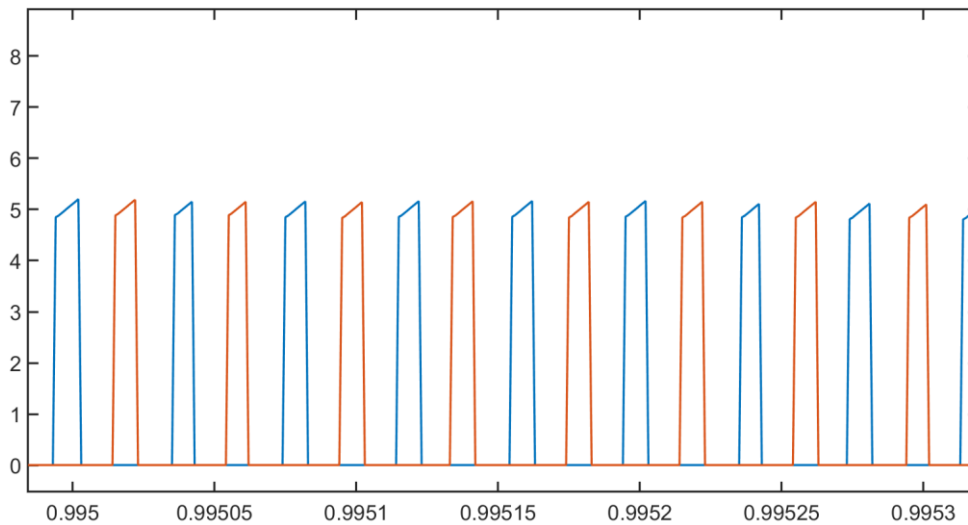


Figura 7.6. Ondas de intensidad de los transistores del convertidor entrelazado.

A continuación, se muestran las ondas de intensidad de los diodos:

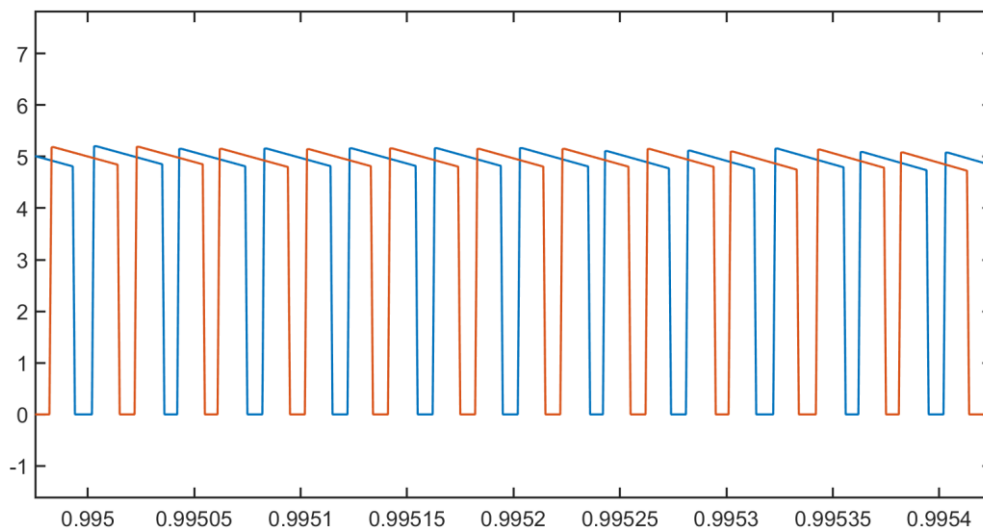


Figura 7.7. Ondas de intensidad de los diodos del convertidor entrelazado.

Las ondas de intensidad de los diodos no están del todo desfasadas debido a que en un mismo periodo los diodos pueden estar conduciendo a la vez.

A raíz de las gráficas anteriores de los transistores y los diodos, podremos sacar un periodo concreto donde se reflejen los modos de funcionamiento del convertidor entrelazado en cada ciclo de operación, pero antes para simplificar el análisis de un ciclo de operación asumiremos lo siguiente:

- 1) Todos los componentes (transistores, inductancias, diodos, condensador) son ideales.

2) Los valores de las inductancias serán iguales para ambos convertidores ($L_1 = L_2 = 7 \text{ mH}$), así como los transistores y diodos.

3) El valor del condensador es lo suficientemente elevado como para que la tensión de salida sea lo más cte posible (cumpliendo con el requisito de rizado máximo) y sea equivalente a una fuente de tensión cte.

4) La frecuencia de conmutación (50 kHz) es mucho más alta que la frecuencia de la red (50 Hz), por tanto, podemos considerar que la tensión de entrada (V_g) y la de salida (V_o) es cte en un ciclo de conmutación.

En el instante inicial en el que empieza a funcionar el sistema, la corriente proporcionada por la red circula por el diodo D_0 . Desde ese momento, el diodo D_0 deja de conducir y el circuito entra en estado estacionario siguiendo los siguientes modos de funcionamiento:

1) **Modo 1:** el transistor M_1 y el diodo D_2 están en estado ON mientras que M_2 y D_1 están en OFF. La corriente que circula por la inductancia L_1 aumenta linealmente mientras que la corriente que circula por la L_2 disminuye (interviniendo el condensador descargando su energía almacenada en caso de ser necesario), tal como se muestra en la siguiente figura:

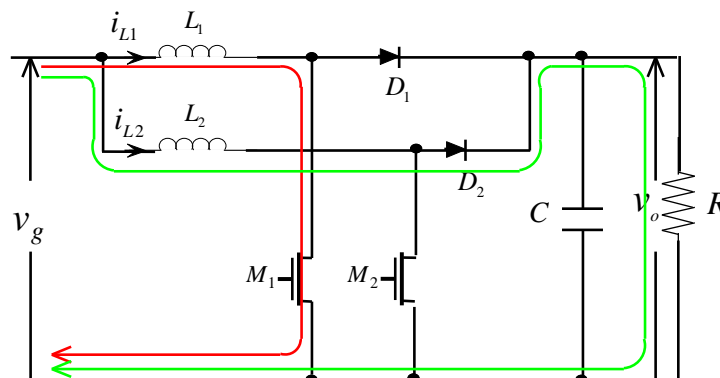


Figura 7.8. Modo 1 de funcionamiento del convertidor entrelazado.

2) **Modo 2:** los transistores M_1 y M_2 están abiertos mientras que los diodos D_1 y D_2 están activados. La energía procedente de la red permite almacenar energía en las inductancias L_1 y L_2 y a la vez cargar el condensador y proporcionar energía a la carga:

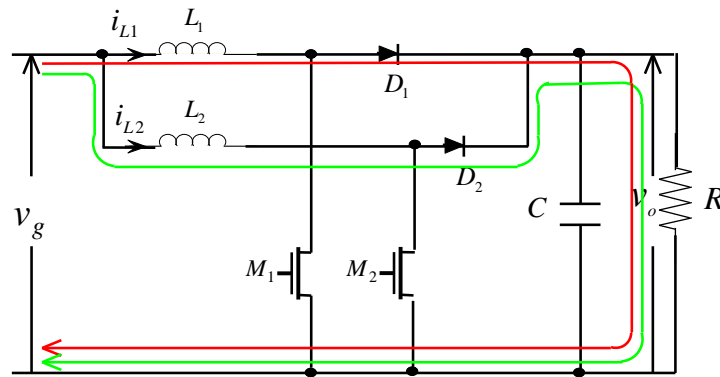


Figura 7.9. Modo 2 de funcionamiento del convertidor entrelazado.

3) **Modo 3:** el transistor M_2 y el diodo D_1 están en estado ON mientras que M_1 y D_2 están en OFF. La corriente que circula por la inductancia L_1 disminuye linealmente (interviniendo el condensador en caso necesario) mientras que la de la L_2 aumenta, tal como se muestra en la siguiente figura:

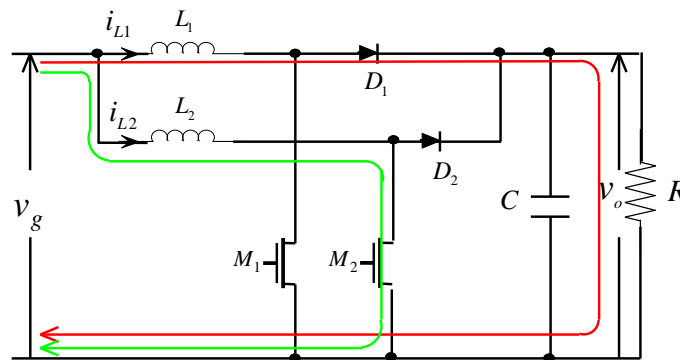


Figura 7.10. Modo 3 de funcionamiento del convertidor entrelazado.

7.2. VENTAJAS E INCONVENIENTES DEL CONVERTIDOR ENTRELAZADO:

El hecho de que el convertidor sea entrelazado mejora sus prestaciones tales como: reducción del rizado de las ondas de intensidad y tensión de salida y entrada del convertidor, ya que la corriente de entrada se divide en 2 intensidades desfasadas 180° y, por tanto, las pendientes se compensan entre sí provocando la disminución del rizado. Las intensidades que circulan por las bobinas del convertidor son las siguientes:

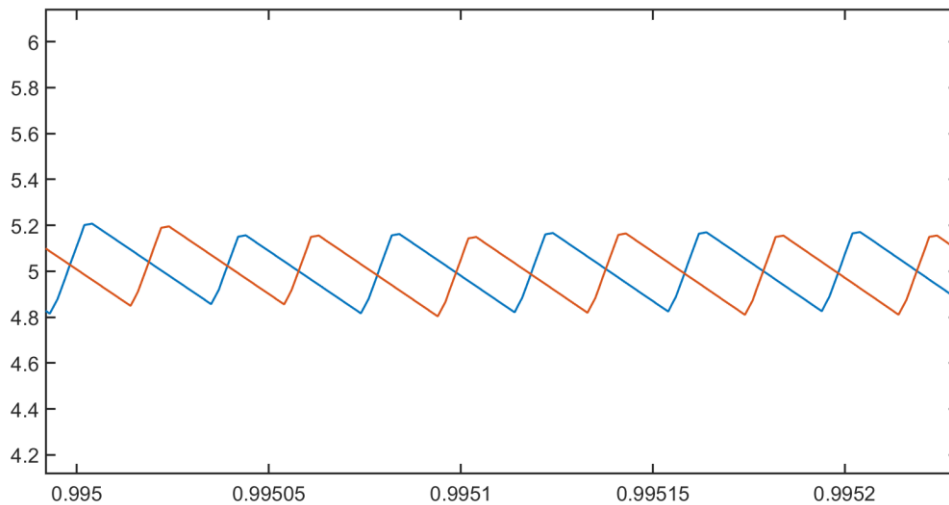


Figura 7.11. Ondas de corriente de las bobinas del convertidor entrelazado.

Además de las ventajas mencionadas anteriormente también podemos hablar de las siguientes:

- Reducción de la tasa de distorsión armónica (THD) de la corriente alterna de entrada (I_{AC}), lo cual es uno de los objetivos fundamentales de este trabajo.
- Distribución de la potencia nominal por dos o más ramas, permitiendo manejar mayor potencia manteniendo los valores tanto de las bobinas como de los condensadores.
- Para una frecuencia de rizado de salida f , la frecuencia individual de cada convertidor puede reducirse $\frac{f}{N}$ con su respectiva reducción en las pérdidas por conmutación.
- Las corrientes de entrada de cada convertidor se reducen $\frac{1}{N}$, lo que permite que los dispositivos semiconductores tengan menor dimensionamiento y que se reduzcan las pérdidas por conducción.
- Reducción de las limitaciones de potencia, tensión y corriente de los semiconductores utilizados, si utilizamos los mismos que en el convertidor de una sola fase.
- Disminución de las pérdidas y de la temperatura de operación de los interruptores y bobinas.
- Permite reducir el valor, tamaño, peso y coste de los componentes (bobinas, transistores, diodos, ...), si se decide emplear unos componentes distintos a los del convertidor de una sola fase.
- Reducción de los costes de fabricación permitiendo una mayor automatización de los procesos de producción de los convertidores.
- Aumento de la fiabilidad, ya que en caso de fallo de uno de los convertidores el sistema seguiría funcionando, al circular la corriente por el convertidor restante (siempre y cuando esté lo suficientemente

dimensionado). Además, el convertidor averiado se podría sustituir por otro sin perjudicar el funcionamiento del sistema.

- Mayor flexibilidad de operación de los convertidores, ya que podríamos variar el ángulo de desfase según las necesidades de operación o incluso desconectar uno de los convertidores dejando de estar entrelazado durante el periodo de tiempo que se considere oportuno.
- Podría llevar incorporados algoritmos de equalización de corriente que garanticen el reparto equitativo de potencia entre las fases del sistema, es decir, se trata de algoritmos de gestión de potencia, estos algoritmos maximizan la vida útil y el rendimiento global del convertidor conectando y desconectando módulos con criterios diversos (en función de la potencia demandada por la carga).
- Menor rizado de la corriente de salida si se controla correctamente. Esto favorece la reducción de las condiciones de operación de ciertos componentes como las capacidades o los elementos pasivos de los filtros necesarios.
- Cuanto menor sea el rizado a la salida, de menores prestaciones ha de ser el condensador de salida, es decir, menor valor y tamaño.

Los inconvenientes de un convertidor entrelazado serían:

- El principal inconveniente de este sistema es la complejidad del control, ya que las fases han de estar sincronizadas. Además, para ciertas aplicaciones se podría optimizar aún más el diseño del control variando el ángulo de desfase según las necesidades de operación, o incluso llegando a desconectar automáticamente alguno de los convertidores.
- Mayor coste y tamaño del convertidor, sobre todo si se decide dimensionar los componentes con vistas a aplicaciones futuras de mayor potencia.
- Implementación más complicada y laboriosa.
- Menor versatilidad o rapidez del sistema en la fase de diseño (mayor tiempo de simulación).
- Aumento del tiempo de diseño e implementación según las necesidades que se requieran.
- Durante ciertos intervalos de tiempo puede haber diferencias en el flujo de potencia a través de las fases, que puede hacer que algunas de las fases no trabajen en los puntos óptimos de trabajo. En estos casos la eficiencia global es menor de lo esperado, y la vida útil de los componentes (diodos, transistores, ...) con mayor estrés se ve reducida, y por ende la del convertidor.

Para demostrar algunas de las ventajas anteriores vamos a mostrar más resultados obtenidos de la simulación, tales como las ondas de tensión e intensidad alternas (a 230 VAC) a la entrada del rectificador:

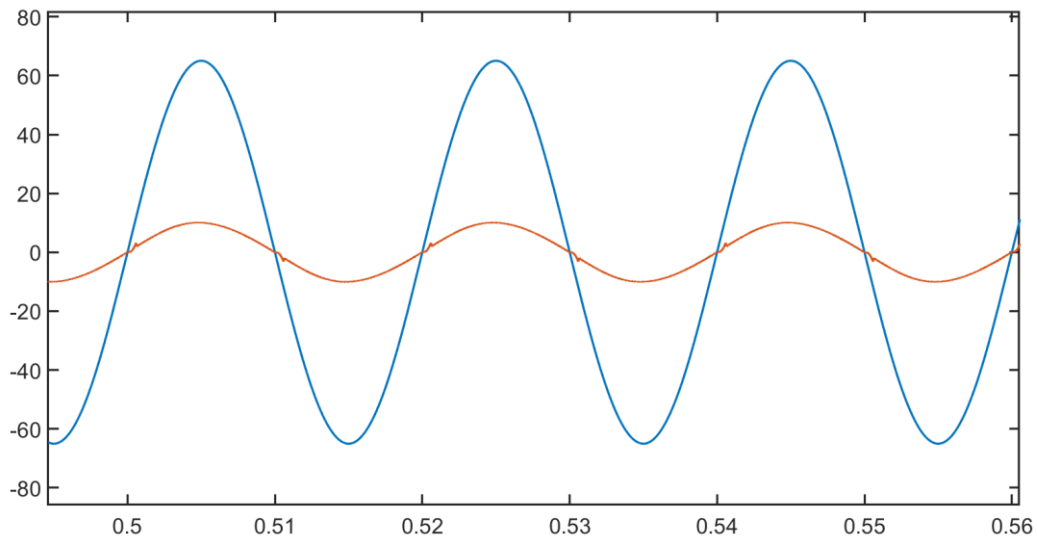


Figura 7.12. Ondas de intensidad y de tensión de entrada a 230 VAC del convertidor entrelazado.

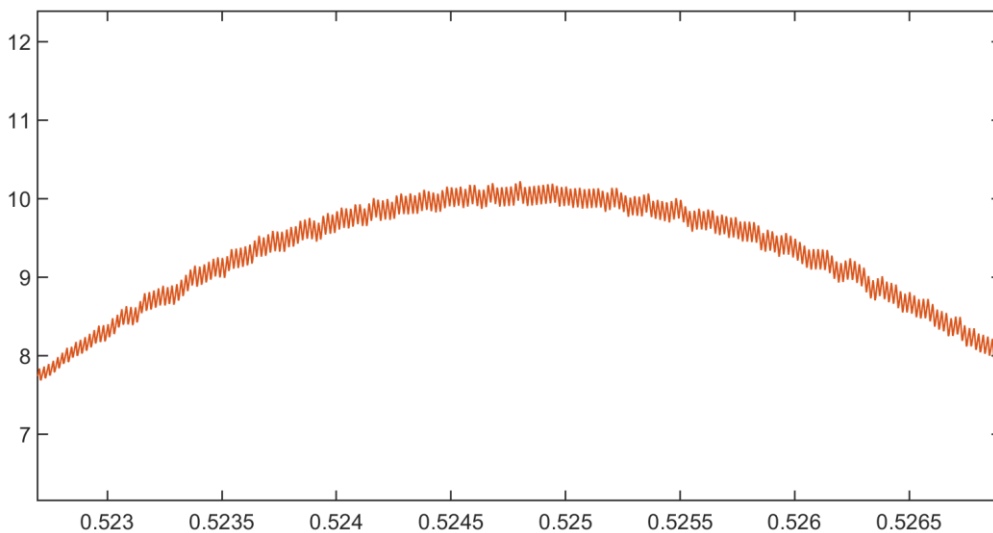


Figura 7.13. Rizado de la onda de intensidad (IAC) de entrada del convertidor entrelazado.

Gracias a esta gráfica puede apreciarse una pequeña distorsión armónica de la onda de intensidad, concretamente tenemos una THD del 2,6 % al finalizar la simulación de 2s, resultado más que aceptable teniendo en cuenta que los valores típicos están en torno al 5%. Respecto al factor de potencia, se ha obtenido un valor muy próximo a la unidad (en torno a 0,98), lo cual es un resultado muy satisfactorio.

Ahora vamos a ver las ondas de tensión y de intensidad a la salida del convertidor:

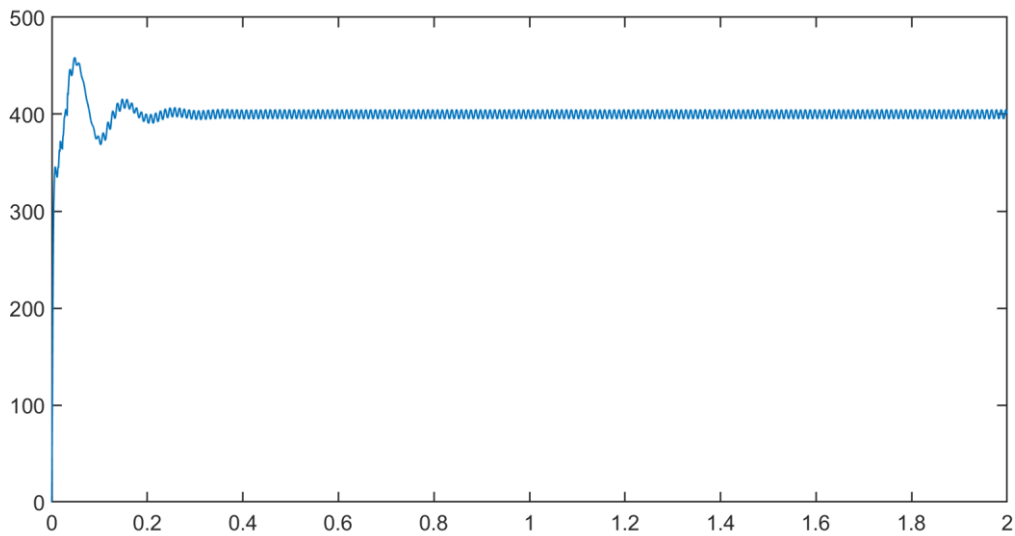


Figura 7.14. Onda de tensión de salida del convertidor entrelazado.

Podemos ver que la tensión de salida está en torno a los 400 ± 5 V, por tanto, se ajusta al requisito impuesto como dato de partida de 400 VDC con una variación del 2,5% (10 V). En la siguiente imagen podemos ver su amplitud:

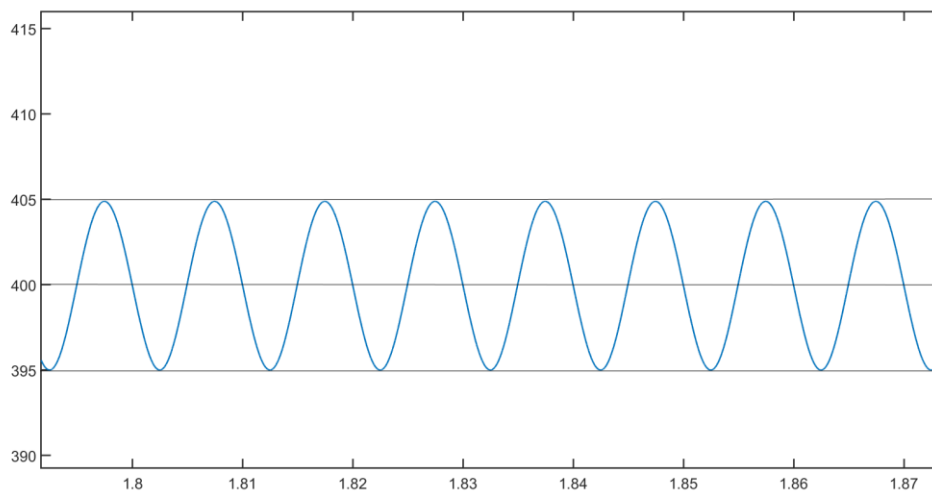


Figura 7.15. Amplitud de la onda de tensión de salida del convertidor entrelazado.

En cuanto a la intensidad de salida podemos ver que su valor está rondando los 4 A y su forma de onda es similar a la de la tensión de salida, lo cual tiene sentido y es lógico:

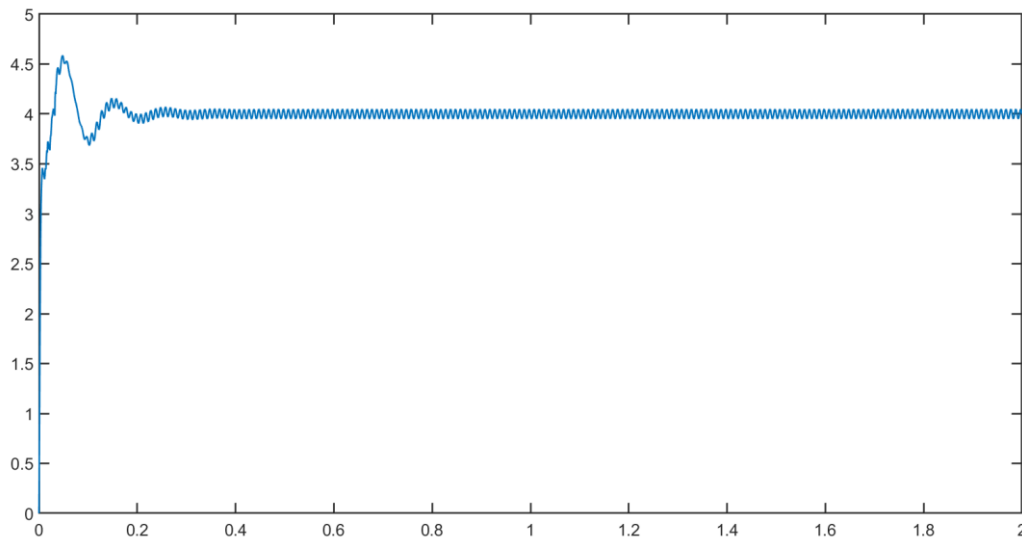


Figura 7.16. Onda de intensidad de salida del convertidor entrelazado.

El rizado de la intensidad de salida es muy pequeño, su variación es de tan solo 0,1 A y, por tanto, su amplitud de tan solo 0,05 A, lo cual es una de las grandes ventajas del convertidor entrelazado:

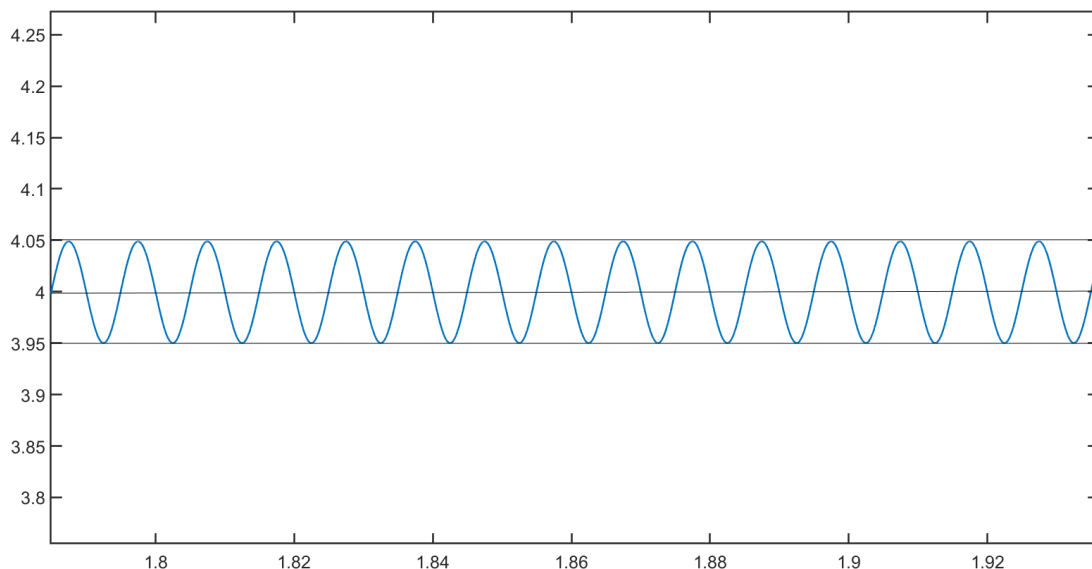


Figura 7.17. Amplitud de la onda de intensidad de salida del convertidor entrelazado.

Por último, cabe resaltar una de las ventajas más importantes: el aumento considerable del límite de potencia (o potencia máxima). Es lógico pensar que al emplear dos convertidores idénticos la potencia se duplique pero esto tiene una explicación más detallada, resulta que al haber diseñado y dimensionado un convertidor de una única fase previamente con su correspondiente diseño del control de intensidad y tensión, en esa fase de diseño calculamos la intensidad máxima (10,225 A aprox.) que debería circular por la bobina, por tanto, al emplear un convertidor entrelazado con 2 convertidores idénticos esa intensidad

pasa a ser la mitad aproximadamente (5,2 A) tal como se puede ver en la figura 7.11 mostrada anteriormente, por lo que cada bobina puede soportar el doble de intensidad, y por tanto, se puede duplicar la potencia pudiendo pasar de 1600 W a 3200 W, aunque finalmente serían unos 3000 W aprox. (debido al rendimiento del convertidor), la cual sería la **potencia máxima** de nuestro convertidor entrelazado.

7.3. COMPARACIÓN DEL CONVERTIDOR BOOST CON Y SIN ENTRELAZADO:

El **convertidor Boost (de doble fase) sin entrelazado** también estaría compuesto por dos convertidores en paralelo pero en este caso las señales portadoras de los transistores no van a estar desfasadas 180° , por tanto, los transistores de ambos convertidores van a funcionar simultáneamente durante cada ciclo de conmutación, en vez de la mitad del periodo como ocurría en el caso del convertidor entrelazado. La corriente de entrada de este convertidor de doble fase se seguiría repartiendo en 2 ramas pero en este caso no se reduciría su rizado.

Los resultados obtenidos en la simulación (durante un tiempo de 2s) son los siguientes:

1) Intensidad y tensión de salida a 400 VDC:

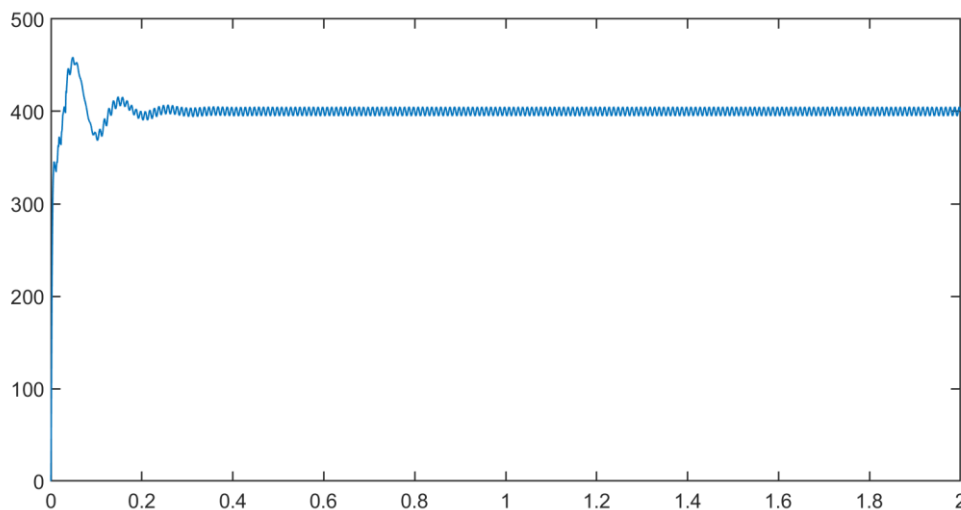


Figura 7.18. Onda de tensión de salida a 400 VDC del convertidor sin entrelazado.

Podemos ver que la tensión de salida también está en torno a los 400 ± 5 V. En comparación con el convertidor entrelazado este resultado es muy similar. En la siguiente imagen podemos ver su amplitud:

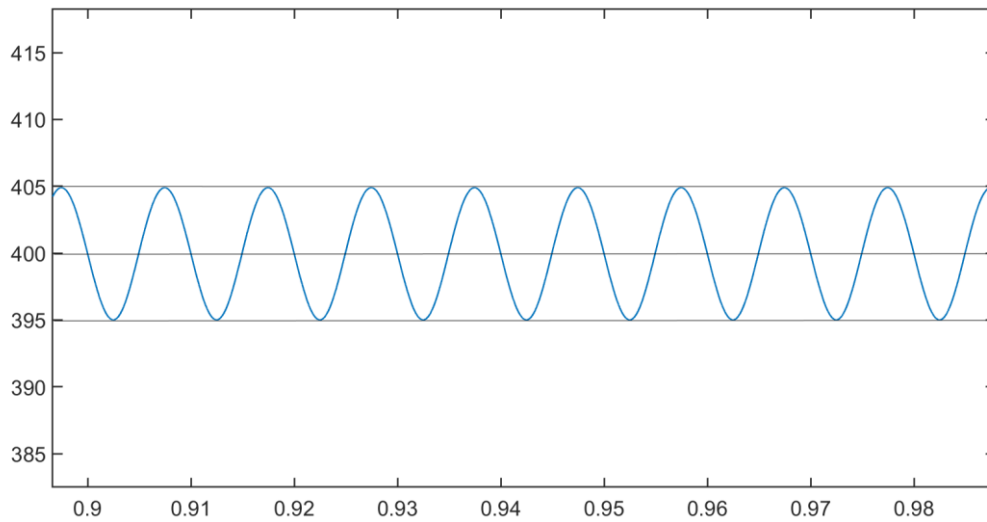


Figura 7.19. Amplitud de la onda de tensión de salida del convertidor sin entrelazado.

Respecto a la intensidad de salida podemos ver que su valor también está rondando los 4 A, ya que también tiene una amplitud de 0,05 A y su forma de onda es similar a la de la tensión de salida, tal como ocurría con el convertidor entrelazado:

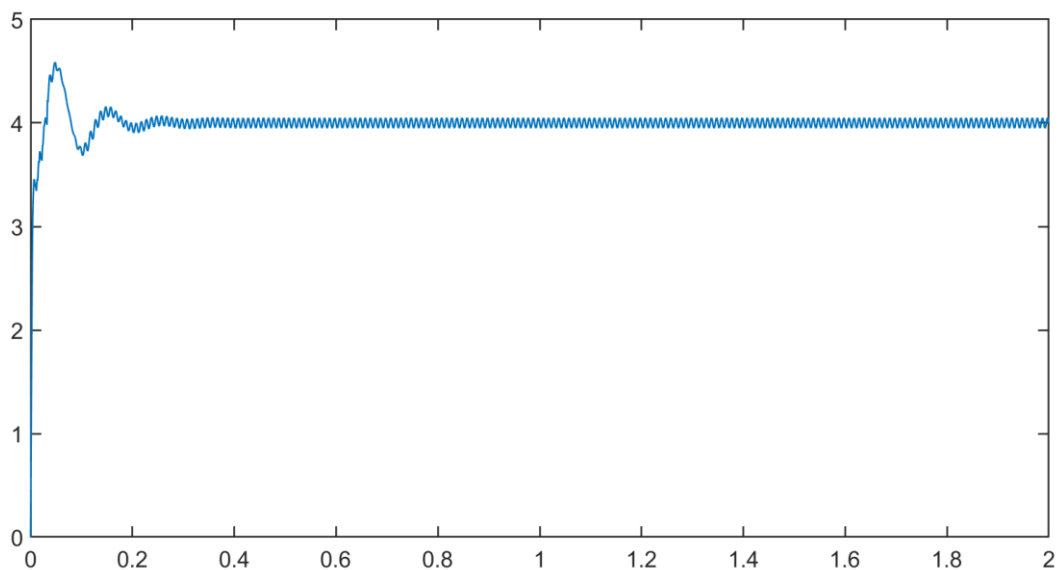


Figura 7.20. Onda de intensidad de salida del convertidor sin entrelazado.

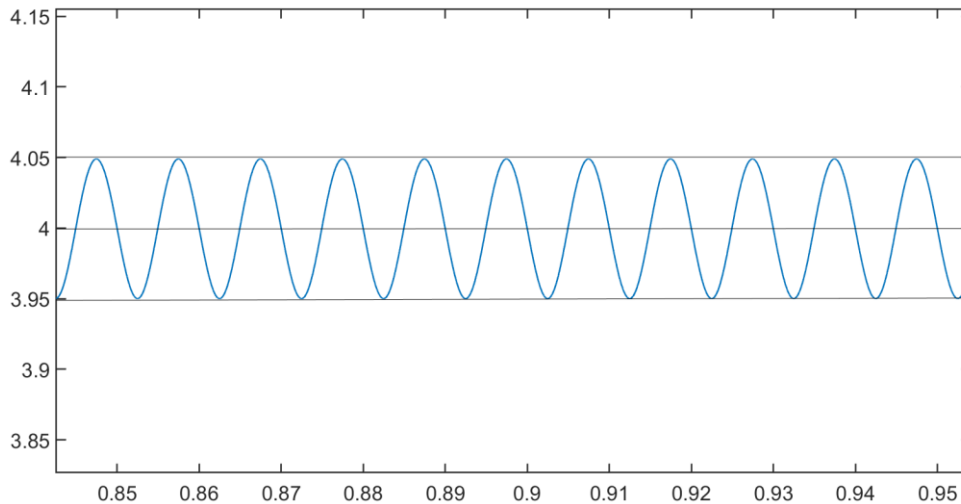


Figura 7.21. Amplitud de la onda de intensidad de salida del convertidor sin entrelazado.

2) Corriente y tensión de entrada a 230 VAC (justo a la entrada del rectificador):

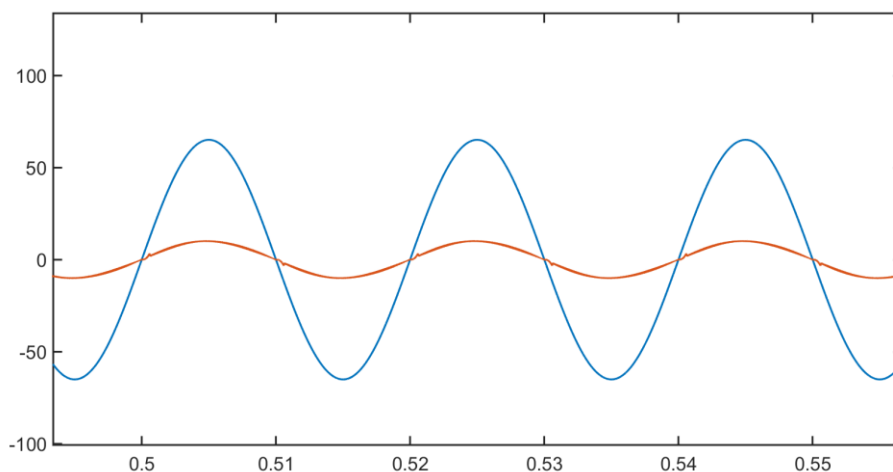


Figura 7.22. Ondas de intensidad y de tensión de entrada a 230 VAC del convertidor sin entrelazado.

En este caso puede apreciarse una pequeña tasa de distorsión armónica (THD) de la onda de intensidad de entrada, concretamente del 4,37 %, en comparación con el convertidor entrelazado ha aumentado un 2% aprox., por tanto, aquí queda reflejada una de las grandes ventajas del convertidor entrelazado, que es la reducción de la THD. Respecto al factor de potencia no hay diferencia, sigue estando muy próximo a la unidad (0,98). Por último, cabe destacar que el rizado de la onda de intensidad (IAC) aumenta prácticamente el doble en comparación con el convertidor entrelazado:

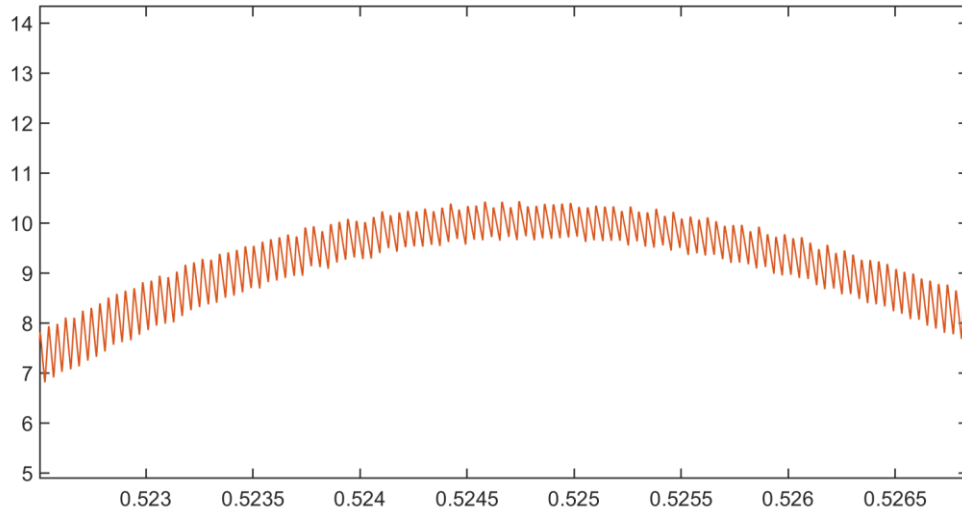


Figura 7.23. Rizado de la onda de intensidad alterna (IAC) de entrada del convertidor sin entrelazado.

3) Ondas de intensidad que circulan por las bobinas:

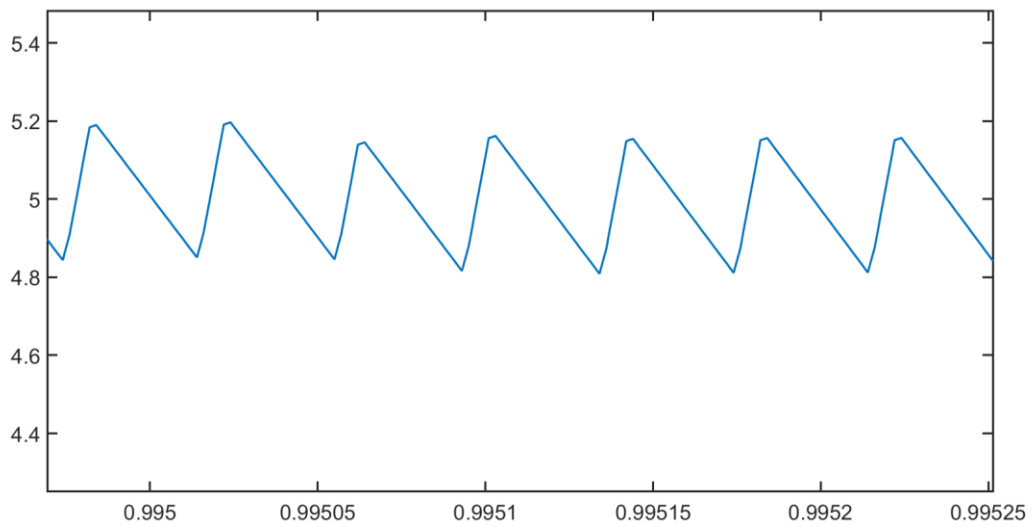


Figura 7.24. Onda de intensidad por la inductancia (L_1) del convertidor sin entrelazado.

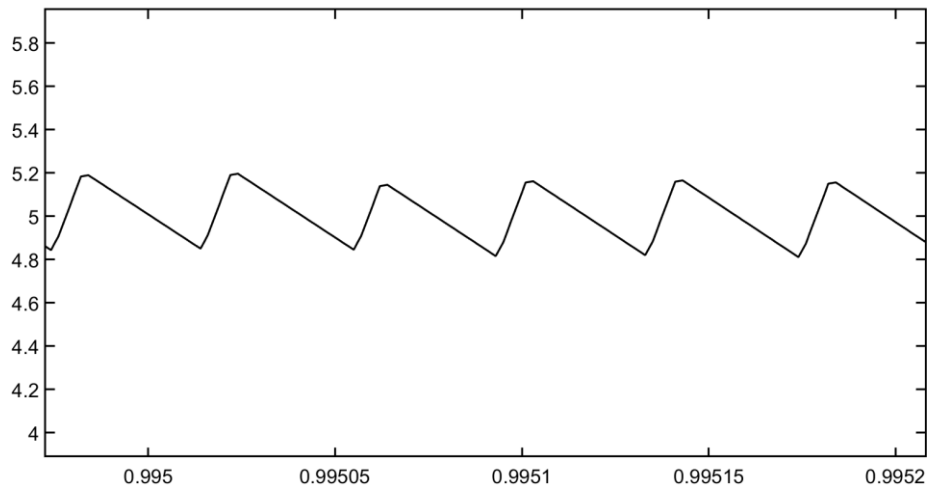


Figura 7.25. Onda de intensidad por la inductancia (L_2) del convertidor sin entrelazado.

Vemos como son prácticamente iguales ya que no hay desfase entre ellas y resultan del reparto de la corriente de entrada al convertidor. Por tanto, las bobinas de ambos convertidores se van a ver igual de saturadas continuamente, lo cual es una desventaja, además puede apreciarse que no es posible disminuir el rizado de la intensidad de entrada (si sumamos ambas intensidades), lo cual sí que era posible con el convertidor entrelazado. Y su vida útil se verá reducida notablemente.

4) Las señales PWM de los transistores serían las siguientes:

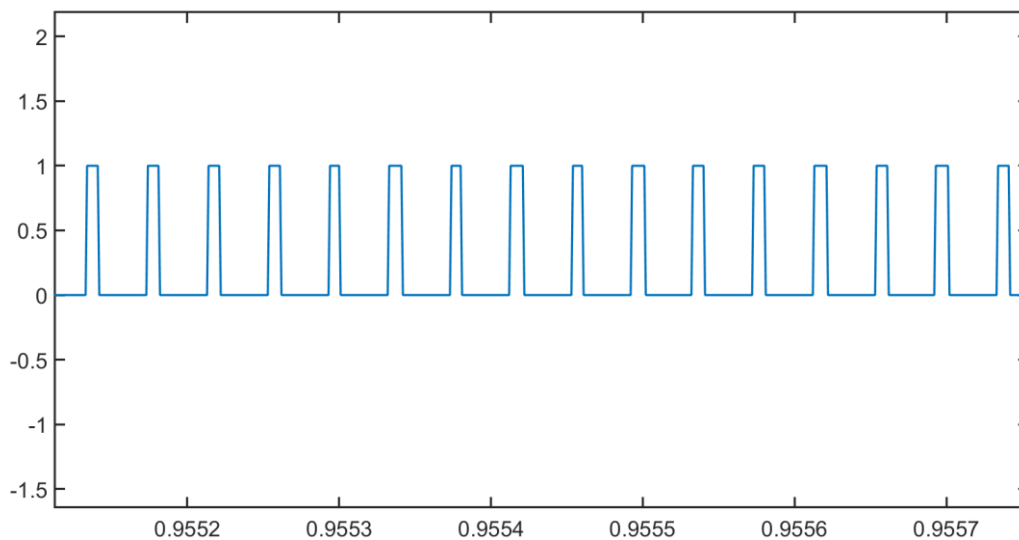


Figura 7.26. Señal PWM del transistor MOSFET (M_1) del convertidor sin entrelazado.

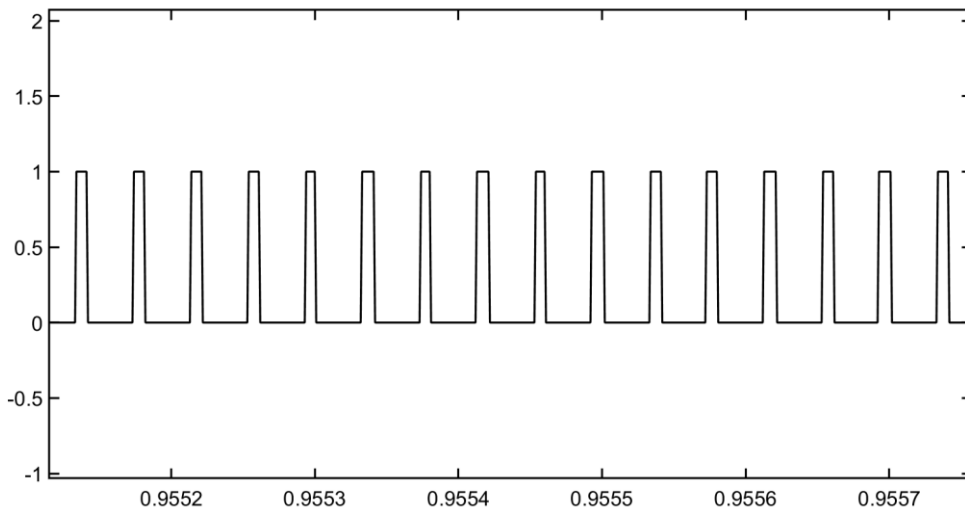


Figura 7.27. Señal PWM del transistor MOSFET (M_2) del convertidor sin entrelazado.

En las figuras anteriores puede verse claramente que las señales PWM de ambos convertidores son prácticamente iguales debido a que actúan simultáneamente tal como comentamos anteriormente.

5) Ondas de intensidad de los interruptores o transistores MOSFET:

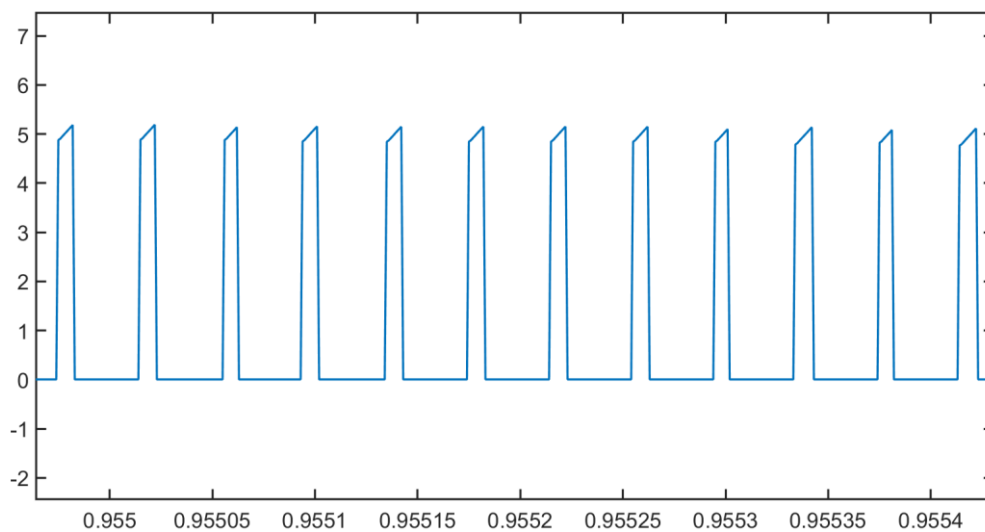


Figura 7.28. Onda de intensidad del transistor MOSFET (M_1) del convertidor sin entrelazado.

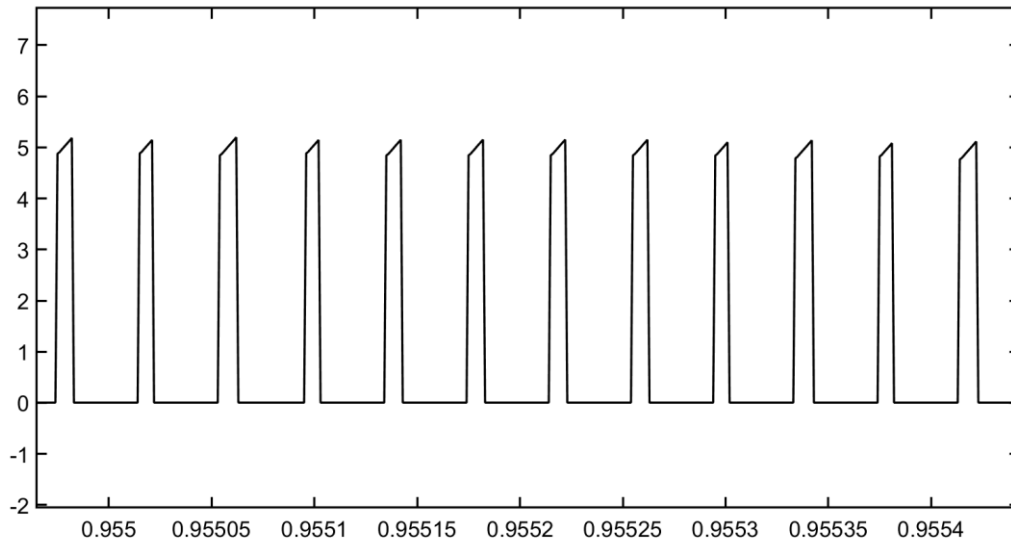


Figura 7.29. Onda de intensidad del transistor MOSFET (M_2) del convertidor sin entrelazado.

A partir de las figuras anteriores, podemos ver claramente como los transistores están actuando simultáneamente durante todos los ciclos, por tanto, esto hará que se desgasten más rápidamente y disminuya su vida útil, lo cual no ocurría con el convertidor entrelazado y esta es otra de sus grandes ventajas.

6) Corrientes que circulan por los diodos:

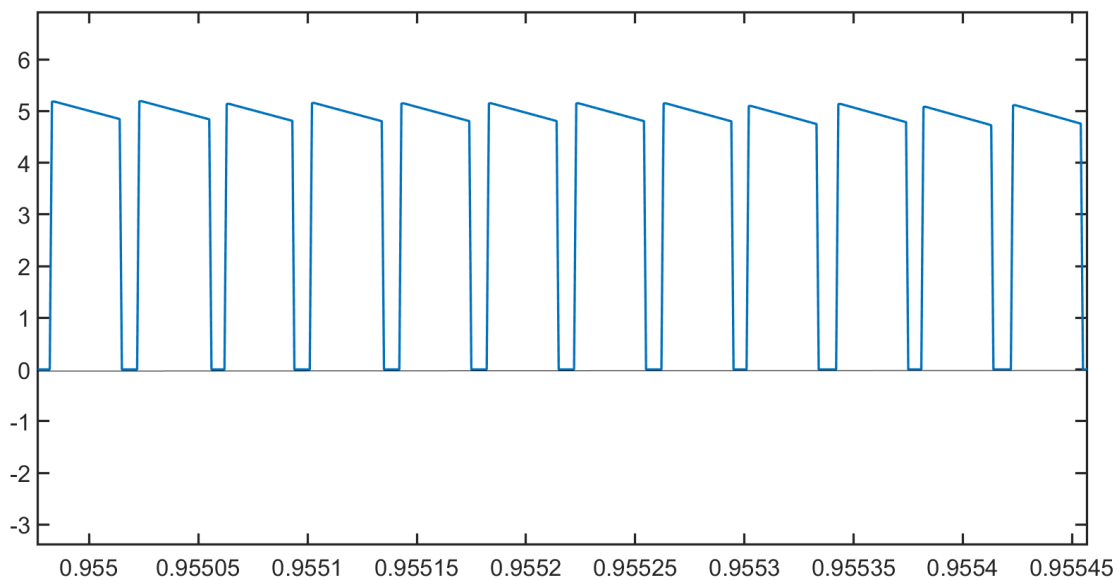


Figura 7.30. Onda de intensidad del diodo (D_1) del convertidor sin entrelazado.

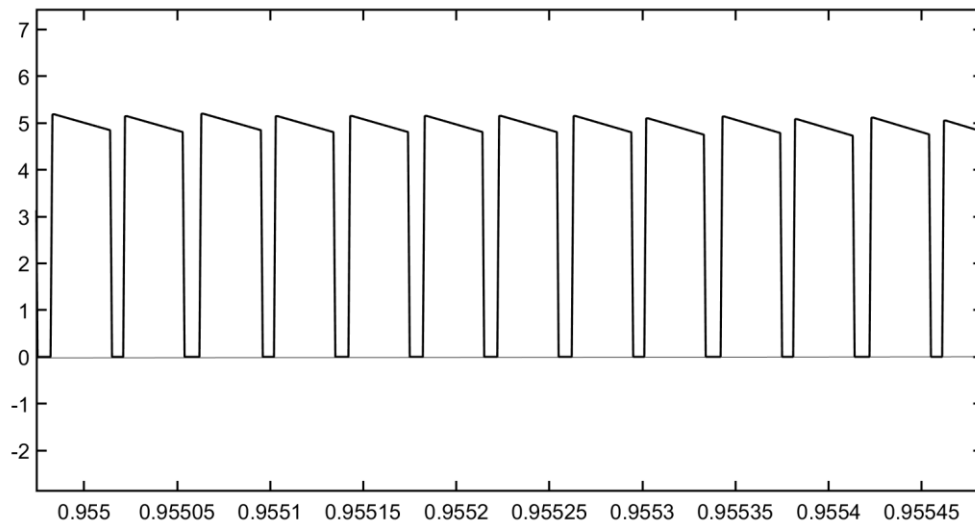


Figura 7.31. Onda de intensidad del diodo (D_2) del convertidor sin entrelazado.

Ocurre lo mismo que con los transistores, su vida útil será considerablemente menor en comparación con los diodos del convertidor entrelazado.

7.4. COMPARACIÓN DEL CONVERTIDOR BOOST ENTRELAZADO CON EL DE UNA SOLA FASE:

En este apartado comentaremos las diferencias más destacables del convertidor Boost entrelazado con respecto al de una sola fase. Para ello, analizaremos los resultados obtenidos de la simulación con el convertidor de una sola fase, es decir, un único convertidor a la salida del rectificador. Este convertidor tendrá las mismas características que el diseñado anteriormente.

Tras la simulación correspondiente de un tiempo de 2s se han obtenido los siguientes resultados:

1) Intensidad y tensión de salida a 400 VDC:

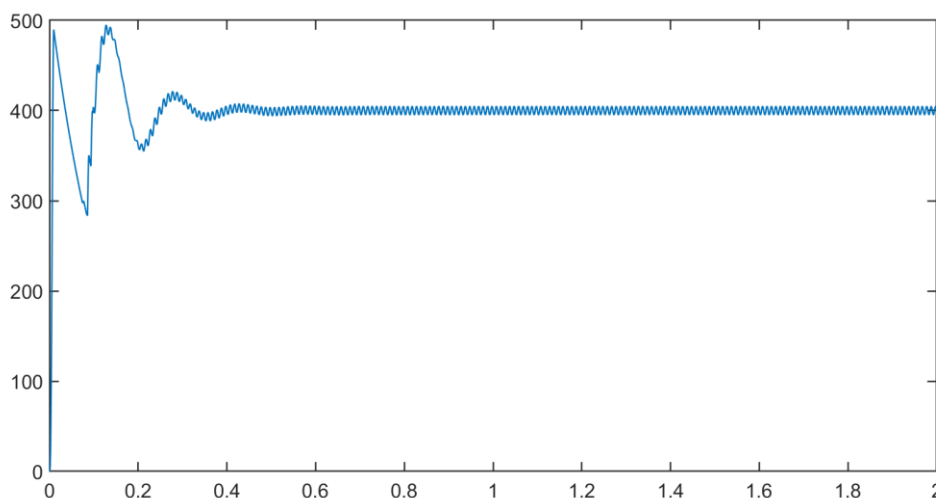


Figura 7.32. Onda de tensión de salida a 400 VDC del convertidor de una sola fase.

Podemos ver que la tensión de salida también está en torno a los 400 ± 5 V. En comparación con el convertidor entrelazado este resultado es muy similar pero el periodo transitorio es menos oscilatorio y la respuesta es un poco más rápida. En la siguiente imagen podemos ver su amplitud en los periodos intermedios de la simulación:

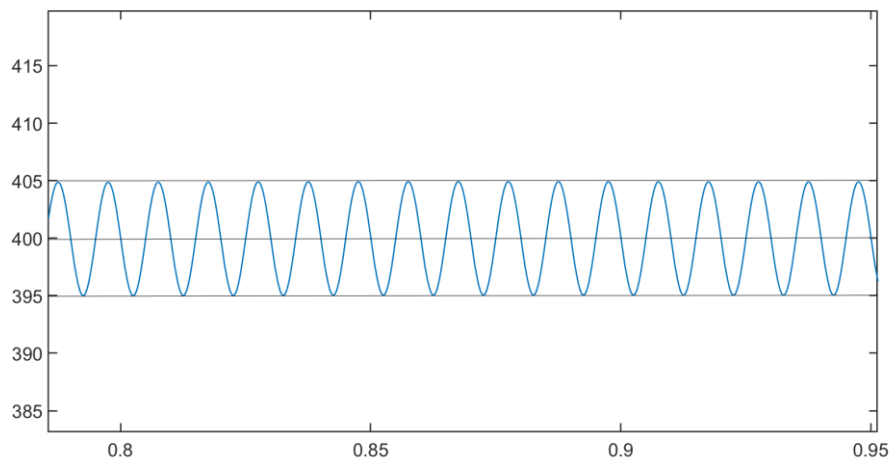


Figura 7.33. Amplitud de la onda de tensión de salida del convertidor de una sola fase.

Respecto a la intensidad de salida podemos ver que su valor también está rondando los 4 A. En comparación con el convertidor entrelazado prácticamente no hay diferencia, ya que su amplitud también es de 0,05 A, aunque el periodo transitorio es más oscilatorio y la respuesta es un poco más lenta:

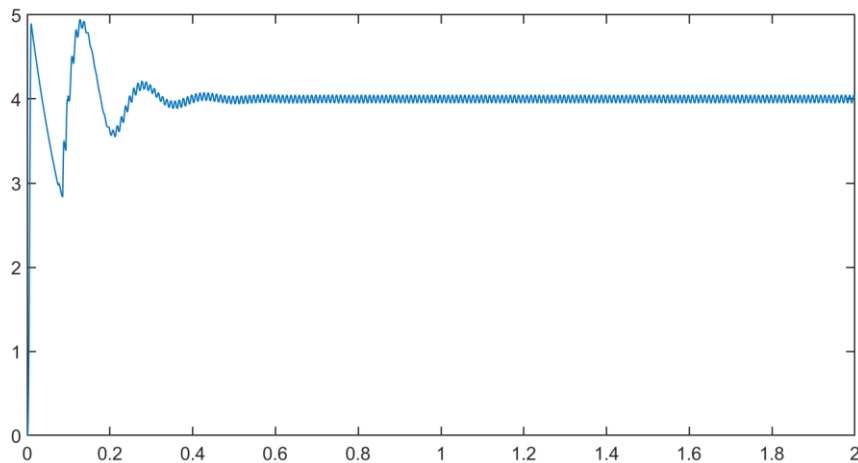


Figura 7.34. Onda de intensidad de salida del convertidor de una sola fase.

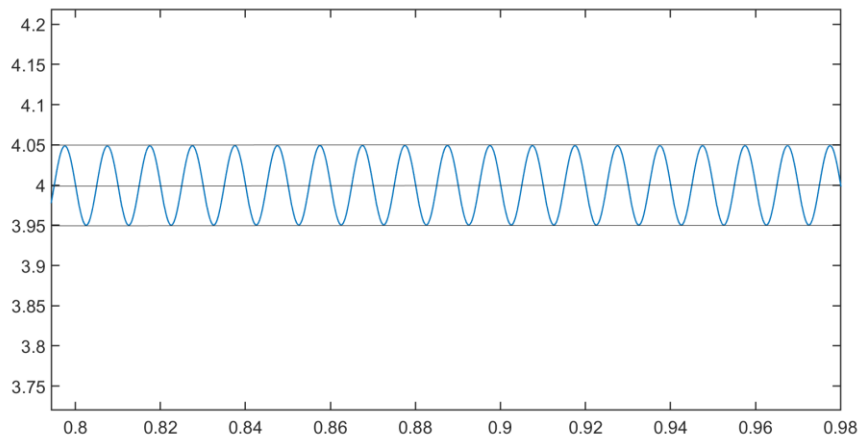


Figura 7.35. Amplitud de la onda de intensidad de salida del convertidor de una sola fase.

2) Corriente y tensión de entrada a 230 VAC:

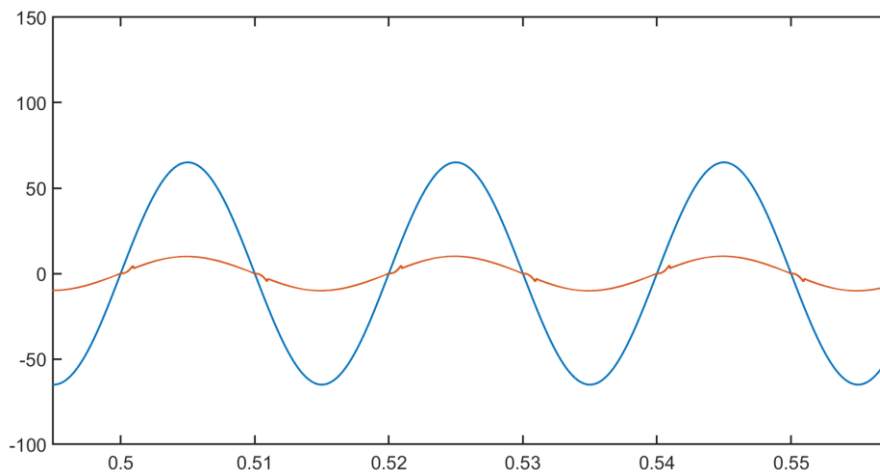


Figura 7.36. Ondas de intensidad y tensión alterna de entrada a 230 VAC del convertidor de una sola fase.

En este caso, también puede apreciarse una pequeña distorsión armónica de la onda de intensidad de entrada, concretamente se obtiene una THD del 3,74 %, en comparación con el convertidor entrelazado ha aumentado poco más de un 1% aprox., lo cual es bastante aceptable también. Respecto al factor de potencia no hay diferencia, también se ha obtenido un valor muy próximo a la unidad (0,98). Por último, podemos ver en la figura siguiente que el rizado de la onda de intensidad alterna de entrada es similar al del convertidor entrelazado:

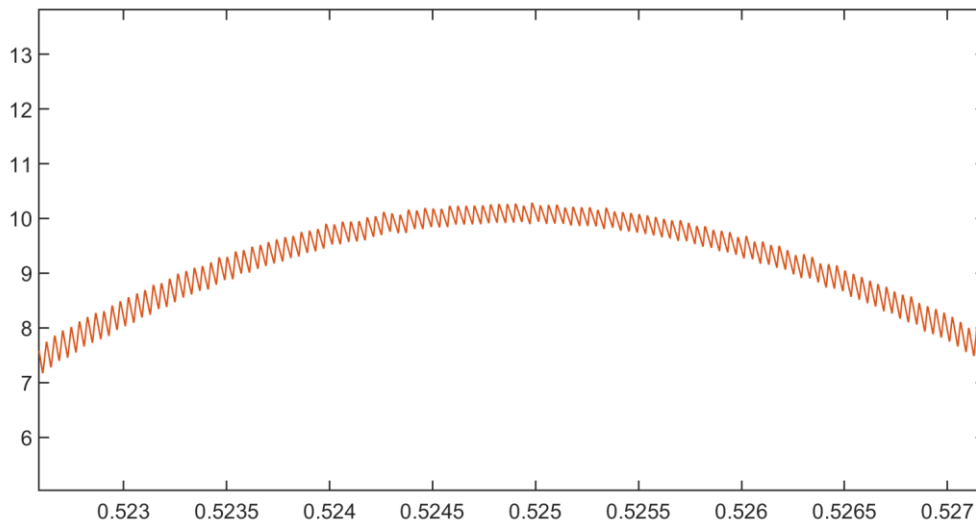


Figura 7.37. Rizado de la onda de intensidad alterna de entrada (IAC) del convertidor de una sola fase.

3) Onda de intensidad que circula por la bobina:

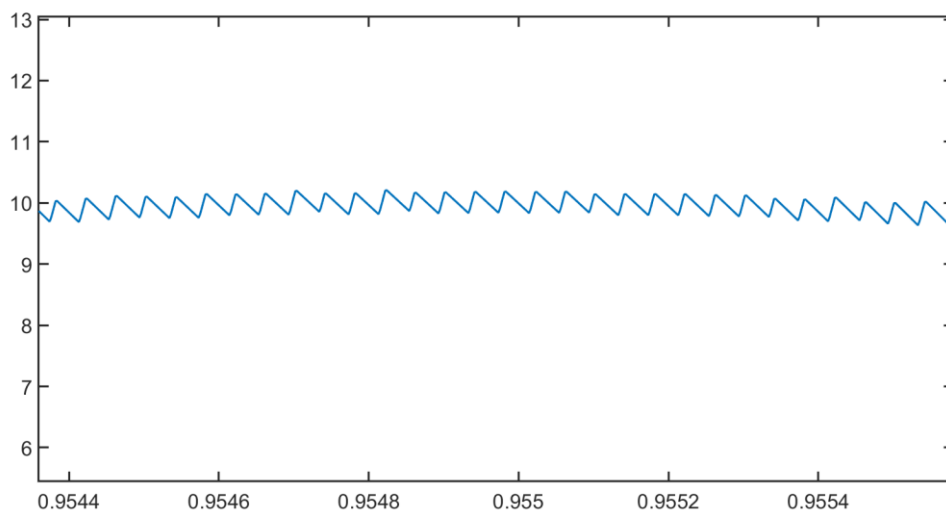


Figura 7.38. Onda de intensidad que circula por la inductancia del convertidor de una sola fase.

Aquí podemos ver lógicamente cómo una única bobina está soportando toda la intensidad de entrada, por tanto, sufrirá mucha saturación y su vida útil se verá muy reducida en comparación con cada una de las bobinas del convertidor entrelazado.

4) La señal PWM así como las ondas de intensidad del transistor y del diodo se pueden apreciar en las siguientes figuras:

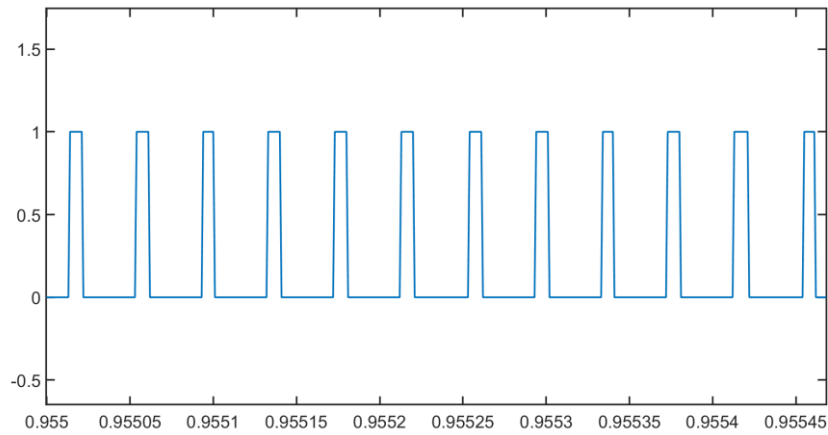


Figura 7.39. Señal PWM del transistor del convertidor de una sola fase.

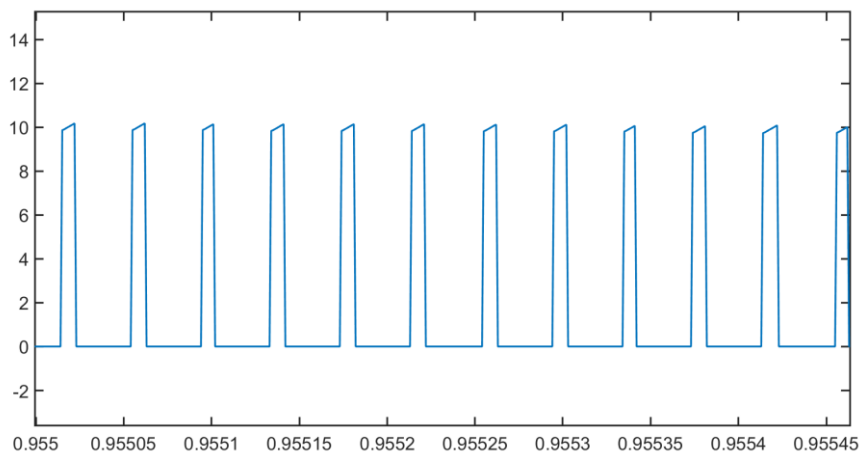


Figura 7.40. Onda de intensidad del transistor del convertidor de una sola fase.

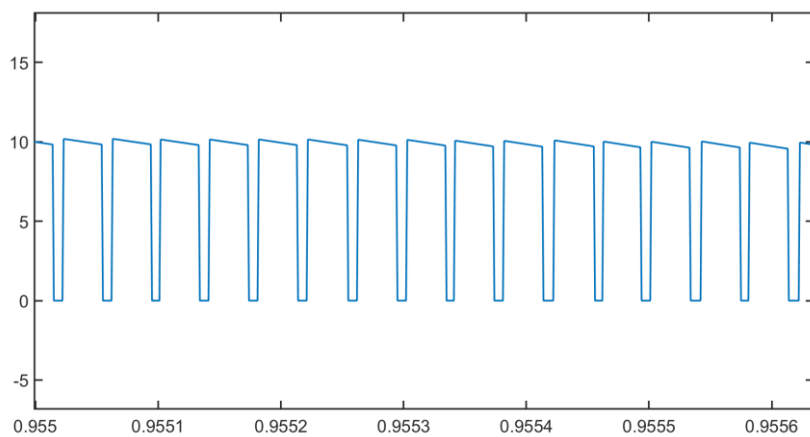


Figura 7.41. Onda de intensidad del diodo del convertidor de una sola fase.

Podemos ver que un único transistor y diodo están siendo saturados por toda la corriente de entrada, por tanto, en comparación con el convertidor entrelazado tal como ocurre con la bobina, la vida útil de estos componentes se verá reducida notablemente y además trabajarán a mayor temperatura, lo cual conlleva

mayores pérdidas en la conducción, y por tanto, el rendimiento del convertidor será menor.

8. POSIBLES APLICACIONES DEL SISTEMA PFC DISEÑADO:

Una vez diseñado el sistema PFC, es importante mencionar las posibles aplicaciones en las que se puede implementar. Para ello, debemos tener en cuenta sobre todo su potencia máx. (3000 W) y su tensión de salida (400 V) suministrada a la carga, dando como resultado las siguientes aplicaciones:

- Equipo de aire acondicionado.
- Equipo de soldadura.
- Cargadores de vehículos eléctricos.
- Equipo frigorífico.
- Lavadoras.
- Torres de PC.
- Motores de ascensores.

En las siguientes figuras se muestran algunos de los posibles esquemas de aplicación de un sistema PFC:

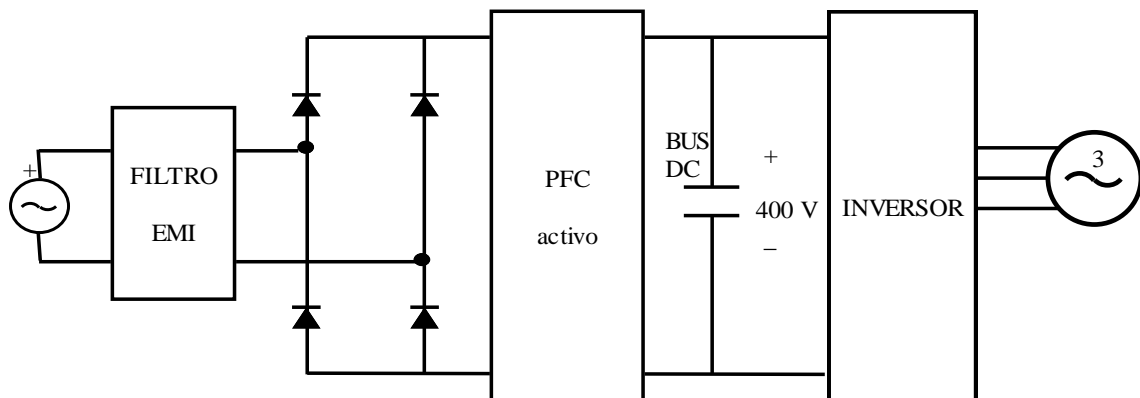


Figura 8.1. Esquema de un PFC activo conectado al BUS DC de un inversor.

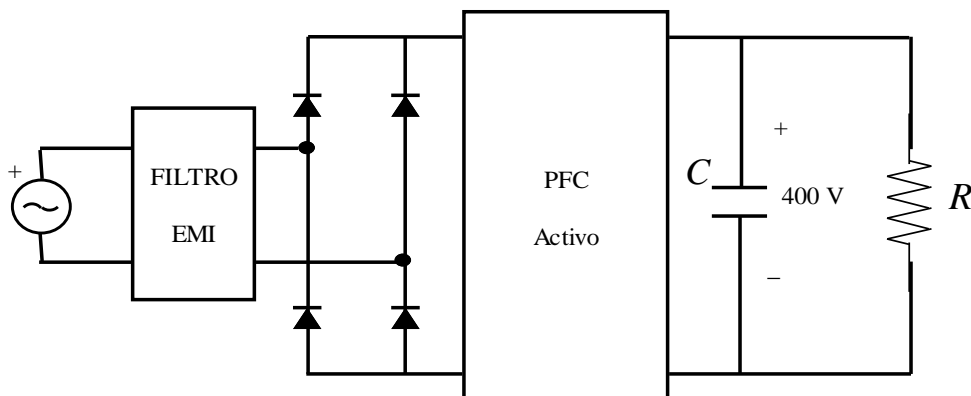


Figura 8.2. Esquema de aplicación de un PFC activo para suministro de potencia a una carga resistiva.

9. PRESUPUESTO.

En la siguiente tabla se detallan los precios unitarios y totales de los componentes del sistema PFC diseñado, los cuales servirían para la implementación del mismo. Como en este trabajo no se ha llevado a cabo la implementación, se ha estimado el presupuesto de los componentes destinados exclusivamente a la implementación del sistema:

ELEMENTO	MODELO	CANTIDAD	PRECIO/UD(€)	PRECIO TOTAL (€)
Filtro EMI	FN20090	1	20,87	20,87
Bobina (núcleo)	EC70-3C90	2	7,5	15
Transistor MOSFET	SiHG30N60E	2	6,13	12,26
Driver MOSFET	LMG1210	2	3,87	7,74
Diodo D ₀ , D ₁ , D ₂	IDH16G65C6	3	6,81	20,43
Condensador de salida (1300 µF)	ALF80C132EL 400	1	22,13	22,13
Microcontrolador (DSP)	TMS320F2833 5ZJZA	1	30,10	30,10
Fabricación placa PCB (estimación)	A elección del fabricante	1	150	150
Resto de componentes (resistencias, conectores, soldadura...)	A elección del fabricante	-	-	20
TOTAL				298,53

Tabla 9.1. Coste de material

A continuación, se recoge el coste de personal, en el que se ha tenido en cuenta el coste/hora que se ha dedicado a la realización de este trabajo, además de una estimación del coste del futuro montaje:

ACTIVIDAD	COSTE (€/hora)	Nº DE HORAS	COSTE TOTAL (€)
Realización del diseño	15	300	4500
Montaje	12	10	120
TOTAL			4620

Tabla 9.2. Coste de personal

Por último, se detalla el precio total del trabajo teniendo en cuenta el IVA.

TIPO DE COSTE	COSTE (€)
MATERIAL	298,53
PERSONAL	4620
SUBTOTAL	4918,53
IVA (21%)	1032,89
TOTAL	5951,42

Tabla 9.3. Presupuesto final del proyecto.

El presupuesto final del proyecto asciende a la cantidad de **cinco mil novecientos cincuenta y un euros con cuarenta y dos céntimos**.

10. CONCLUSIONES.

Tras realizar las simulaciones anteriores, se han demostrado las ventajas más importantes de un convertidor entrelazado respecto de uno sin entrelazado. Por ello, se ha optado por esa configuración, además del hecho de que su potencia máxima pueda llegar a ser de unos 3000 W, lo cual es una gran ventaja de cara a sus posibles aplicaciones.

En cuanto a los resultados de las simulaciones del convertidor entrelazado, se puede llegar a la conclusión de que se ha cumplido el objetivo fundamental de corregir la forma de onda de intensidad alterna de entrada, lo cual ha conllevado una reducción considerable del porcentaje de su THD (hasta un 2,6% aprox.) y a su vez la mejora del factor de potencia (muy próximo a la unidad), tal como puede verse en las siguientes figuras:

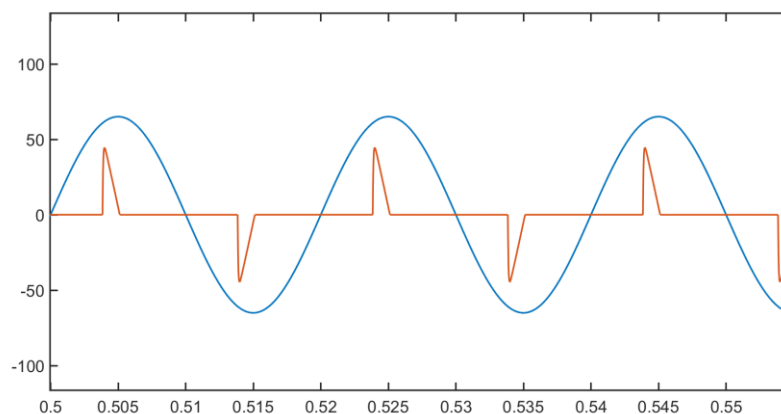


Figura 10.1. Onda de intensidad y de tensión a la entrada de un circuito sin PFC.

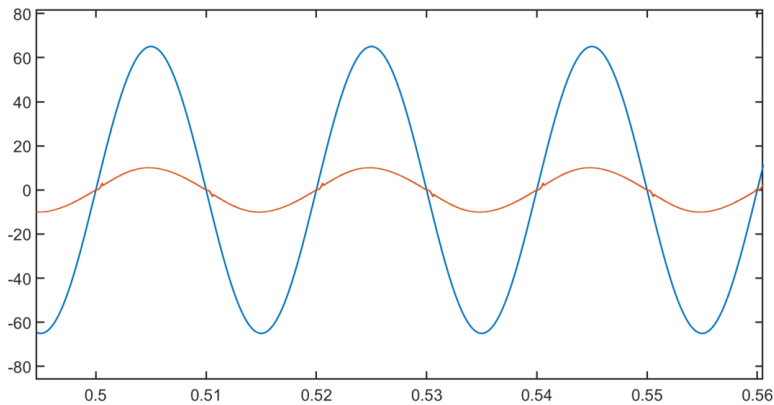


Figura 10.2. Onda de intensidad y de tensión a la entrada de un circuito con el sistema PFC diseñado.

Además, se puede apreciar una rápida respuesta del sistema diseñado, ya que el periodo transitorio es muy corto (tan solo 0,3 s aprox.). Este es el tiempo que tarda en corregir la forma de onda de intensidad para que sea proporcional a la de la tensión, tal como puede verse en la siguiente figura:

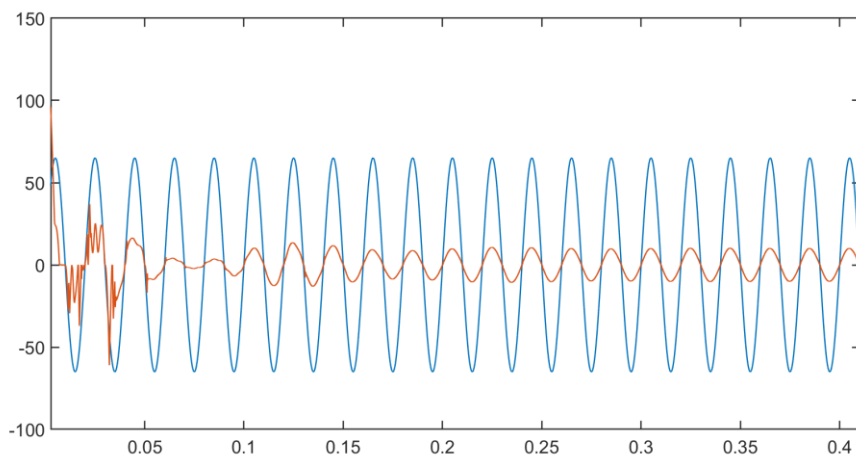


Figura 10.3. Respuesta transitoria de las ondas de intensidad y de tensión a la entrada del sistema PFC diseñado.

El resto de ventajas de este convertidor entrelazado también han quedado justificadas. Cabe resaltar el aumento considerable de la vida útil de los componentes del convertidor o poder aumentar su límite de potencia hasta casi el doble en comparación con el convertidor de una sola fase. Además de la reducción del rizado de la onda de intensidad a la entrada del convertidor.

Por otro lado, a la salida del sistema se ha obtenido una tensión e intensidad de salida con un rizado que se ajusta a los requisitos exigidos, y permitirán suministrar a la carga una potencia lo más cte posible. Además, el periodo transitorio de la onda de tensión a la salida del convertidor también es muy corto (de unos 0,3 s aprox.) al igual que el de la onda de intensidad alterna de entrada

al rectificador, tal como puede verse en las gráficas de las simulaciones del apartado 7.2.

Por último, resaltar que el coste de fabricación (sin tener en cuenta el coste del diseño) que se ha obtenido es relativamente asequible y no es muy elevado (398,53 € + IVA), por tanto, podría llamar la atención de ciertos fabricantes que cuenten con muchos equipos de producción, ya que podrían amortizarlo y rentabilizarlo a corto plazo.

11. LÍNEAS DE TRABAJO FUTURAS.

Tras la realización de este trabajo, se pueden deducir o proponer las siguientes líneas de trabajo futuras con el objetivo de mejorar y aumentar la complejidad del diseño presentado en este trabajo:

- Incrementar la potencia del convertidor disminuyendo aún más el rizado de la tensión de la salida de manera que sea lo más constante posible.
- Aumentar el número de convertidores en paralelo (tres o más).
- Diseñar un sistema de control más dinámico, que permita que el desfase de las señales portadoras de los convertidores y la intensidad que circule por los mismos no sea cte, sino que un algoritmo de control decida cuál es el ángulo de desfase óptimo y cuál es la intensidad óptima que circule por cada convertidor, provocando incluso la desconexión y conexión de alguno de los convertidores en función de la potencia demandada.
- Diseñar un circuito PFC activo de doble etapa empleando en la primera etapa el convertidor Boost diseñado en este trabajo.
- Llevar a cabo la implementación del diseño presentado en este trabajo.

12. Bibliografía.

- [1] Grillo Martín, Marco Antonio “Diseño electrónico de una fuente conmutada para uso médico con PFC”, Instituto Superior Politécnico José Antonio Echeverría, La Habana 2012.
- [2] V.M. García López “Diseño y creación de un convertidor elevador con las etapas de potencia, actuación y sensado”, Universidad Autónoma de Madrid, septiembre 2014.
- [3] Bayón Sandoval, Alejandro “Diseño e implementación de un corrector de factor de potencia”, Universidad Carlos III de Madrid, febrero 2014.
- [4] Romero Madera, Fernando “Simulación, diseño y puesta en marcha de un convertidor DC/DC en interleaving”, Universidad de Sevilla, 2022.
- [5] Muñoz Sánchez, Rafael “Puesta en marcha de un convertidor DC/DC elevador en interleaving mediante el uso de una plataforma de rapid control prototyping”, Universidad de Sevilla, 2022.
- [6] Robert W. Erickson, Dragan Maksimovic, “Fundamentals of Power electronics”, University of Colorado, 2001.
- [7] Ariel Medero Borrell, “Diseño de un lazo de seguimiento de fase (PLL) usando aproximaciones del retardo fraccionario”, ETSI de Barcelona, Febrero 2017.
- [8] Daniel Rabinovich, Oscar Santa Cruz, “PLL-Phase Loop Locked- Lazos enganchados de fase”.
- [9] Datasheet Infineon diodo IDH16G65C6 “650 V SiC Schottky Diode”.
- [10] Datasheet Vishay transistor SiHG30N60E, “E Series Power MOSFET”
- [11] Infineon Application Note PFC Boost Converter Design Guide.
- [12] Ferroxcube Data Handbook “Soft ferrites and accessories”, 2013.
- [13] Power Factor Correction (PFC) Handbook, “Choosing the Right Power Factor Controller Solution”, ON Semiconductor, Abril 2014.
- [14] LU Xiang, “Analysis and design for 5 kW PFC Converter”, School of electric power South China University of Technology Guangzhou, China.