

Diseño Electrónico de un Píxel de tipo DVS



Pablo Fernández Peramo

Departamento de Electrónica y Electromagnetismo

Grado en Física

Universidad de Sevilla

Tutor: Dr. Juan Antonio Leñero Bardallo

Agradecimientos

Una vez finalizado el proyecto, me gustaría agradecer a mi tutor Juan Antonio Leñero Bardallo el esfuerzo y soporte prestados así como su gran disponibilidad incluso en situaciones extraordinarias, que me han permitido la realización del mismo. Ha sido un placer trabajar con él, he aprendido mucho y ha sido una gran experiencia. Además, en general, quería agradecer a los profesores del departamento de Electrónica y Electromagnetismo por mostrarme un campo tan apasionante como es el de la microelectrónica.

A mi familia por supuesto, no tengo palabras para describir lo que pienso. Gracias por el apoyo incondicional ante cualquier adversidad, en especial a mis padres y a Cristina.

Y a mis amigos, por haberme alegrado cada día a lo largo de mi vida.

Sin todos vosotros, esto no habría sido posible. Muchas gracias.

Dedicarle todo mi trabajo a mis abuelos, Joaquín y Salvador, quienes me enseñaron la importancia que tiene el esfuerzo para alcanzar cualquier objetivo.

Resumen

El presente Trabajo de Fin de Grado trata el diseño de un píxel de tipo DVS (Dynamic Vision Sensor) con una tecnología de fabricación moderna y especificaciones de diseño que collean unas prestaciones competitivas. Los campos de aplicación de este píxel son en su mayoría a nivel de investigación, siendo comercializado por muy pocas empresas. De esta forma, resulta de interés realizar un diseño propio para su operación en un grupo de investigación. Además, el coste de un sensor DVS comercial puede ser de miles de euros en la actualidad debido a la baja oferta que hay. Por ello, si se desea un diseño custom, puede compensar diseñar un sensor de baja resolución y fabricar múltiples sensores con las especificaciones dadas por el propio grupo de investigación, con el fin de utilizarlo en una gran variedad de aplicaciones. Para llevar a cabo dicho diseño, nos encontramos con el amplio rango de retos que ello supone.

En primer lugar, en la parte de síntesis del diseño, comenzamos con las consideraciones de las especificaciones de diseño proporcionadas, las cuales centraban su atención en un equilibrio entre la maximización de la ganancia y la reducción del consumo. Teniendo esto en cuenta, definimos y analizamos la arquitectura de nuestro píxel DVS, así como la comprobación de su funcionamiento a través de la realización de diversas simulaciones. En este proceso, entre otros resultados, se obtiene un rango dinámico de al menos 8 décadas, ó 160 dB, un consumo de 80,83 nW y un *jitter* máximo de 4,71 ms.

Una vez finalizada la parte de síntesis con éxito, se da paso al diseño físico comprendido dentro del proceso de Layout en el diseño de circuitos integrados. En ésta, se ha tenido en cuenta las restricciones impuestas por la tecnología CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process) utilizada. Finalmente, se ha logrado realizar la comparación Layout Vs. Esquemático (LVS) con éxito y construido matrices de píxeles $M \times N$. Cada uno de los procesos nombrados serán descritos y analizados detenidamente en los capítulos que forman nuestro trabajo.

Dentro de las posibles aplicaciones de nuestro diseño, cabe destacar el uso de píxeles DVS en microscopía electrónica, que consiste en aprovechar la capacidad de estos píxeles para detectar variaciones temporales de carga con una excelente resolución temporal. Siendo la corriente detectada, la producida en las proximidades de las uniones PN por los electrones generados por los microscopios electrónicos de barrido. Para ello, la alta ganancia obtenida en nuestro diseño resultará de gran utilidad, permitiendo detectar incidencias de un número de cargas extraordinariamente bajo.

Índice general

Agradecimientos	I
Resumen	II
1. Introducción	1
1.1. Motivación y Objetivos del Proyecto	2
2. Análisis de la arquitectura del píxel DVS	4
2.1. Fotorreceptor	4
2.1.1. Análisis Cualitativo	5
2.1.2. Análisis en Gran Señal y en Pequeña Señal	7
2.2. Seguidor de Tensión	13
2.2.1. Análisis Cualitativo	13
2.2.2. Análisis en Gran Señal y en Pequeña Señal	14
2.3. Amplificador Diferenciador	17
2.3.1. Análisis Cualitativo	17
2.3.2. Análisis en Gran Señal y en Pequeña Señal	18
2.4. Comparadores	19
2.4.1. Análisis Cualitativo	19
2.4.2. Análisis en Gran Señal y en Pequeña Señal	21
2.5. Circuitería para la Comunicación Asíncrona	24
2.6. Píxel DVS	24
3. Simulaciones y Resultados	28
3.1. Fotorreceptor	28
3.2. Seguidor de Tensión	31
3.3. Amplificador Diferenciador	33
3.4. Comparador	35
3.5. Píxel Completo	38
4. Layout del píxel DVS	42
4.1. Layout de las distintas componentes	42
4.2. Layout del píxel DVS y Matriz de píxeles	43
5. Conclusiones y líneas futuras	46

Índice de figuras

1.1. Diagrama de bloques del píxel DVS diseñado.	3
2.1. Esquemático del Fotorreceptor. Se han utilizado transistores de óxido fino de la tecnología CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu\text{m}/\mu\text{m})$ y valor de capacidades: M_{fb} 2/2, M_{pr} 1,6/5,6, M_{cas} 1/0,6, M_n 1/0,6. $C_0 \approx 20$ fF. Usando las tensiones de polarización señaladas, se ha comprimido el rango dinámico de la señal de entrada y se ha logrado una ganancia máxima de $A_0 \approx 25,83$ G Ω en esta parte del diseño.	4
2.2. Modelo en Pequeña Señal de un transistor MOS.	11
2.3. Modelo en Pequeña Señal del Fotorreceptor.	11
2.4. Esquemático del Seguidor de Tensión. Se han utilizado transistores de óxido fino de la tecnología CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu\text{m}/\mu\text{m})$: M_{sf} 0,6/0,6, M_f 0,6/0,6. Aplicando una polarización $V_{bias_f} = 0,3$ V se ha copiado de forma óptima los pulsos de la señal de entrada en la de salida y a su vez, se han aislado los respectivos nodos para evitar que la carga afecte a la señal de entrada y a su transmisión.	13
2.5. Modelo en Pequeña Señal del Seguidor de Tensión.	15
2.6. Esquemático del Amplificador Diferenciador. Se han utilizado transistores de óxido fino de la tecnología CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu\text{m}/\mu\text{m})$ y valor de capacidades MIMCAPs: M_r 0,48/0,8, M_{gr} 0,4/0,35, M_{dp} 0,48/0,8, M_{dn} 0,38/0,8. $C_1 \approx 50$ fF, $C_2 \approx 2$ fF. Usando los parámetros señalados, se debe lograr una ganancia de $A_v \approx -25$ en esta parte del diseño.	17
2.7. Esquemático del Comparador. Se han utilizado transistores de óxido fino de la tecnología CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu\text{m}/\mu\text{m})$: M_0 2,8/0,7, M_1 2,8/0,7, M_2 2/0,7, M_3 2/0,7, M_4 6/0,7, M_5 1/2, M_6 1/2. Con esta parte del diseño podremos detectar las variaciones por encima de un umbral predefinido, generando así los eventos.	19
2.8. Esquemático a alto nivel del Comparador.	20
2.9. Modelo en Pequeña Señal del Comparador.	22
2.10. Esquemático de la lógica AE incluida en el píxel.	24
2.11. (a) Esquemático de nuestro píxel DVS. (b) Parte de la lógica AER incluida en el píxel. Tendremos un OTA operando como amplificador inversor y otros dos como comparadores. Además tendremos un amplificador inversor de una puerta en el fotorreceptor.	25
2.12. Diagrama de bloques del píxel DVS. Se presentan las señales en el dominio de Laplace así como las funciones de transferencia de cada bloque.	26

3.1. Compresión del Rango Dinámico en la primera etapa del Fotorreceptor	29
3.2. Diagrama de BODE del Fotorreceptor	30
3.3. Característica Intensidad-Tensión del Fotorreceptor para distintos valores de Frecuencia de la señal de entrada.	31
3.4. Comportamiento del nodo de salida del Seguidor de Fuente	32
3.5. Comportamiento Frecuencial del Seguidor de Fuente.	32
3.6. Comportamiento Temporal de la señal de salida V_{diff} para $C1 = 10$ fF, 50 fF y 100 fF.	33
3.7. Respuesta en Frecuencia del Amplificador Diferenciador para distintos valores de la capacidad C_1	34
3.8. Respuesta en Frecuencia del Amplificador Diferenciador para distintos valores de la tensión de polarización $diff$	35
3.9. Simulación de Montecarlo para observar la Desviación Estándar en la Generación de Eventos (ev^+ en este caso) ante una Entrada Rampa.	36
3.10. Simulación de Montecarlo para observar la Desviación Estándar en la Generación de Eventos (ev^+ en este caso) ante una Entrada Triangular.	37
3.11. Simulación de Montecarlo para observar el comportamiento de los Comparadores en la Generación de Eventos (ev^+ en este caso) ante una Entrada de Pulsos de orden Sigma.	37
3.12. Esquema de la configuración NOR Distribuida para una fila de píxeles.	38
3.13. Evolución temporal de las señales de salida de los diferentes circuitos que conforma nuestro píxel DVS.	39
3.14. Evolución temporal de las señales de salida de los diferentes circuitos que conforma nuestro píxel DVS.	39
3.15. Evolución temporal de las señales de salida de los diferentes circuitos que conforma nuestro píxel DVS. Siendo $diff = 510$ mV, operando así el Derivador en Z.I.F.	40
4.1. Layout de las componentes del píxel DVS por separado con sus respectivas áreas. a) Fotorreceptor, $(9,55 \times 10,67) \mu m^2$. b) Seguidor de Tensión, $(1,92 \times 4,96) \mu m^2$. c) Amplificador Diferencial, $(4,05 \times 4,29) \mu m^2$. d) Comparador, $(7,13 \times 10,35) \mu m^2$. e) AERs, $(7,17 \times 7,16) \mu m^2$	43
4.2. Layout del píxel DVS completo. Área total $(25,44 \times 11,48) \mu m^2$, logrando un <i>fill factor</i> del 11,51%	44
4.3. Protección con las capas de metal-5 y metal-6.	44
4.4. Layout de una matriz de píxeles 2×2	44
4.5. Layout de una matriz de píxeles 8×6	45

CAPÍTULO 1

Introducción

El concepto “neuromórfico” fue introducido por Carver Mead a finales de 1980. Definió la ingeniería neuromórfica o sistemas neuromórficos como sistemas artificiales que comparten sus principios de organización con el sistema nervioso biológico.

“*The brain is imagination, and that was exciting to me; I wanted to build a chip that could imagine something.*” fue la inspiradora frase de Misha Mahowald, graduada en biología por el Instituto de Tecnología de California (Caltech) en 1985, donde continuó su carrera como PhD en el programa “Computation and Neural Systems” bajo la supervisión del mayor especialista en la integración a muy gran escala (VLSI), el Profesor Carver Mead. Unos años más tarde, Mahowald realizó una tesis que abarcaba la combinación de diversos campos como el de la biología, computación e ingeniería electrónica, publicándola en la revista *Scientific American* en Mayo de 1991 [1], sacando a la luz la famosa “Silicon Retina”. Este trabajo, mostró por primera vez el desafío de reproducir la arquitectura neuronal del ojo, o funciones biológicas de bastones, conos u otras células fotorreceptoras que constituyen nuestra retina, a partir de dispositivos analógicos integrados. Dentro de la brillante carrera de Misha Mahowald cabe destacar su libro “An Analog VLSI System for Stereoscopic Vision” publicado en 1994 [2], donde se investiga por primera vez la interacción entre el medio físico y la computación en sistemas tanto biológicos como VLSI analógicos (aVLSI) sintetizando un sistema neuromórfico funcional en silicio. Estos científicos del Instituto de Tecnología de California fueron los pioneros que abrieron este increíble campo al resto del mundo, siendo los primeros pasos que llevaron al desarrollo de los sensores de visión o de imagen constituidos por píxeles como el que se ha diseñado en este trabajo.

Los primeros sensores de imagen fueron los tubos de cámara de video que aparecieron en los años 30. No obstante, éstos estaban basados en tubos de rayos catódicos, por lo que todavía no se consideraba su implementación en circuitos integrados. De hecho, no fue hasta algunos años después de la invención del transistor MOSFET en 1959 [3], cuando apareció el primer sensor de imagen que utilizaba tecnología MOS en 1970 [4], denominado CCD del inglés “Charge-coupled device”, basado en el uso de condensadores MOS. Al igual que en cualquier rama dentro del mundo MEMS, los sensores de imagen han evolucionado a gran velocidad, llegando a los sensores CMOS, basados en amplificadores MOSFETs, que son los más comercializados desde mediados del año 2000. La principal diferencia con respecto a los CCDs es el hecho de que los CMOS pueden tanto detectar como procesar la imagen en un mismo circuito integrado. Además, tienen un menor coste tanto en potencia como en producción. Los sensores CMOS deben su evolución a la invención de los fotodiodos denominados “pinned photodiode” (PPD), que sabemos que tienen capas adicionales para minimizar la corriente oscura (en inglés *dark current*). También

optimizan la profundidad a la que se encuentra la región de Depleción para mejorar así la absorción de fotones con longitudes de onda cortas. De esta forma, se lograba un bajo ruido y una alta eficiencia cuántica (ratio entre el número de fotones incidentes y el número de cargas recolectadas).

Como ya sabemos, los elementos fotosensibles de un sensor de imagen son los denominados píxeles, acrónimo del inglés *picture element*. Estos están dispuestos formando una matriz cuya dimensión es proporcional a la resolución de la imagen resultante. Al comienzo de la integración de píxeles en los sensores de imagen se utilizaban píxeles que recibían el título de “pasivos” debido a que no amplificaban la señal sino que se limitaban a transformar la radiación electromagnética en una señal eléctrica y ésta era detectada directamente por la periferia. Sin embargo, más adelante se desarrollaron los píxeles “activos”, que utilizaban transistores MOSFET para amplificar la señal antes de iniciar la comunicación con el exterior. Nuestro píxel será de este último tipo.

1.1. Motivación y Objetivos del Proyecto

Las técnicas de diseño de píxeles se han desarrollado con el objetivo de mejorar el comportamiento de los sensores de imagen principalmente, ya que por lo general han sido multinacionales dedicadas a la producción de éstos los que han incentivado su evolución. De esta forma, en el año 2008 se publicó un artículo de Lichtsteiner et al. [5], en el que aparecía por primera vez el diseño de un píxel DVS (Dynamic Vision Sensor). Dicho trabajo inspiró a la investigación y al desarrollo de este tipo de píxeles como queda reflejado en el artículo presentado por C. Posch et al. [6], donde cabe destacar algunas evoluciones del píxel DVS original [7]-[8]-[9]-[10]-[11]-[12]-[13]-[14].

Lo más destacable de este tipo de píxeles es el hecho de que son totalmente autónomos, es decir, cada píxel de la matriz cuantifica la señal luminosa local transformándola en una señal eléctrica cuyas variaciones siguen a la anterior, detectando cambios en la intensidad de la luz incidente e informando de los mismos a través de la generación individual de eventos de forma asíncrona mediante el protocolo “*4-phase AE handshaking*”. Así, cuando uno de los píxeles comunica la detección de un cambio suficiente de luminosidad (generación de un evento) a través de una señal de solicitud, nos informará sobre el instante de tiempo y la posición exacta del mismo (*Address-Event Representation*). Por supuesto, solo se podrá producir un evento en cada píxel al mismo tiempo por lo que podremos compartir las señales de comunicación con el exterior independientemente del tipo de evento. Además, al tartarse de comunicación asíncrona, el bus de bits con la información de los eventos generados en la matriz será leído en el exterior siguiendo la organización FIFO (*first-in, first-out*). Cuando la información sea recibida en la periferia, se activarán las señales de confirmación reactivando la lectura del respectivo píxel. Este tipo de diseño, que constituye la base de las cámaras de evento, presentaba una serie de ventajas respecto a las cámaras convencionales: una resolución temporal muy alta y baja latencia (ambos del orden de μs), un rango dinámico muy alto (140 dB Vs. 60 dB en las cámaras convencionales), y un consumo muy bajo.

El píxel DVS original presentado por Lichtsteiner et al. [5], tenía varias características de las cuáles, cabe destacar el logro de un rango dinámico superior a 120 dB, un consumo de 23 mW y un área de $40 \times 40 \mu m^2$ con un *fill factor* del 9,4%. Sin embargo, la tecnología en el mundo MEMS se ha desarrollado a gran velocidad. Así, con el desarrollo de este trabajo se pretende diseñar un píxel DVS que presente unas mejores características que el original. De esta forma,

nuestro diseño, basado en el de 2008, presenta una ganancia mucho mayor que éste, menor área y menor consumo de energía. Obteniéndose un rango dinámico superior a 160 dB, un consumo de 80,83 nW y un área de $25,44 \times 11,48 \mu\text{m}^2$ con un *fill factor* del 11,51 %. Para ello, se han llevado a cabo una serie de modificaciones con respecto al diseño original, que veremos en los capítulos posteriores.

A modo de resumen previo, nuestro diseño es un píxel que detecta cambios de iluminación, lo que se lleva a cabo en tres pasos o etapas principalmente:

- Hay un fotorreceptor que convierte los niveles de intensidad luminosa en tensión comprimiendo el rango dinámico.
- Le sigue un circuito (Amplificador Diferencial) que calcula la derivada temporal de la salida del anterior, amplificando las variaciones temporales con una ganancia dada por la razón entre las capacidades del circuito.
- Finalmente, hay un bloque que detecta si esta derivada temporal es nula o no. Si no lo es, manda al exterior un evento (coordenadas del píxel en cuestión), indicando que el píxel ha detectado un cambio temporal de iluminación en su posición. Los umbrales de tensión podrán ser modificados variando así la resolución del píxel.

Además, veremos que se utiliza un Seguidor de Tensión con el fin de aislar la señal de salida del Fotorreceptor de las repentinas variaciones en tensión que se produzcan en el Amplificador Diferencial, así como una circuitería que llevará a cabo la comunicación asíncrona con la periferia. Podemos observar un esquema de bloques del mismo en la Figura 1.1.

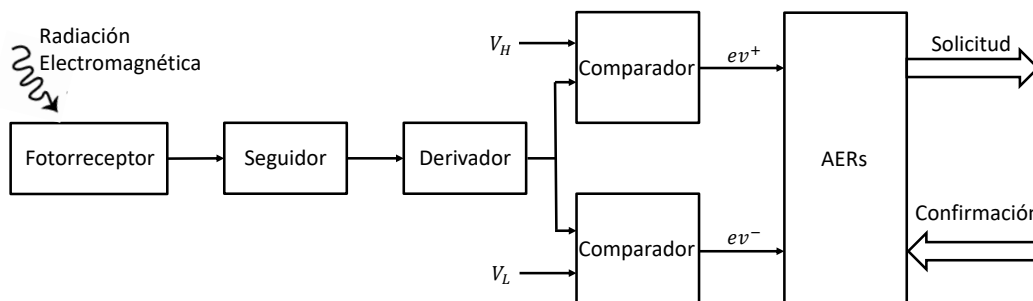


Figura 1.1: Diagrama de bloques del píxel DVS diseñado.

Finalmente, la principal motivación para el desarrollo del trabajo es la gran variedad de aplicaciones futuras que presenta, muchas de las cuales se recogen en el trabajo presentado por G. Gallego et al. [15]. Entre otros, un campo en el que se pretende probar el sensor es la microscopía electrónica. En los microscopios SEM, los electrones que bombardean el circuito generan pares electrón-hueco que pueden generar corriente en las uniones PN. La alta ganancia con la que se ha diseñado el sensor DVS permite detectar variaciones de carga muy pequeñas en los microscopios, logrando así una extraordinaria resolución. De hecho, idealmente, si la ganancia fuera suficientemente alta podría detectarse la llegada de electrones individuales, permitiendo un conteo directo del número de electrones que inciden y el instante de tiempo en el que se produce esta incidencia. Un ejemplo del uso de fotodiodos para este campo podemos observarlo en el artículo realizado por J. A. Leñero et al.[16].

CAPÍTULO 2

Análisis de la arquitectura del píxel DVS

En este capítulo se presenta un análisis, tanto cualitativo como cuantitativo, de las distintas partes que componen nuestro píxel cuyo diagrama de bloques se ha presentado en la Figura 1.1. Para ello, se utilizará el *modelo de orden 0* del transistor MOS, así como algunos conocimientos que se han adquirido mediante información adicional que serán referenciados. Todos los circuitos tendrán una polarización común con un carril positivo a $V_{DDA} = 1,8$ V y un carril negativo a tierra. Por otro lado, cabe destacar que el resto de tensiones de polarización son los valores que se han considerado óptimos para lograr nuestro objetivo.

2.1. Fotorreceptor

En primer lugar tendremos el fotorreceptor, cuyo esquemático podemos observar en la Figura 2.1.

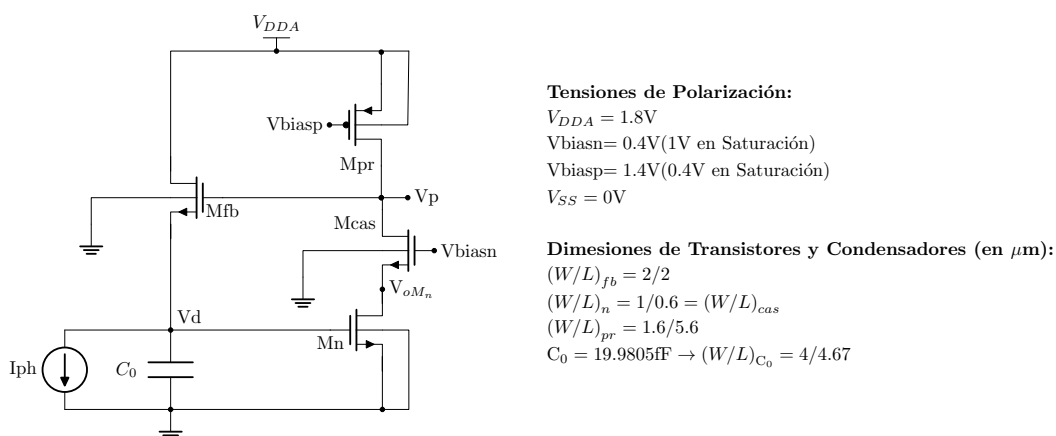


Figura 2.1: Esquemático del Fotorreceptor. Se han utilizado transistores de óxido fino de la tecnología CMOS(1-poly 6-metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu m/\mu m)$ y valor de capacidades: M_{fb} 2/2, M_{pr} 1,6/5,6, M_{cas} 1/0,6, M_n 1/0,6. $C_0 \approx 20$ fF. Usando las tensiones de polarización señaladas, se ha comprimido el rango dinámico de la señal de entrada y se ha logrado una ganancia máxima de $A_0 \approx 25,83$ G Ω en esta parte del diseño.

2.1.1. Análisis Cualitativo

Comencemos con un análisis cualitativo del fotorreceptor. En primer lugar, contamos con una primera etapa donde tendremos un fotodiodo (simulado por I_{ph} en paralelo con C_0) en serie con un transistor nMOS (M_{fb}) donde, tal y como aparece en [17], se generará la fotocorriente cuyo rango dinámico se comprimirá y se transformará en la tensión de salida ($V_p \propto \ln I_{ph}$). Nótese que C_0 se incluye para modelar el condensador parásito del fotodiodo. Luego, con una segunda etapa que consta de tres transistores en serie (dos nMOS: M_n, M_{cas} y un pMOS: M_{pr}) podremos modificar la ganancia negativa del fotorreceptor. Esta segunda etapa junto con M_{fb} formarán en definitiva un amplificador logarítmico con realimentación negativa. A continuación, vamos a explicar las funciones de cada transistor para profundizar más en nuestro análisis:

Primera Etapa

$M_{fb} \rightarrow$ Transconductor

Por este transistor pasará la fotocorriente, que comprende unos valores de intensidad muy pequeños, lo que fuerza al transistor a operar en la Zona de Inversión Débil. Aunque I_{ph} sea muy pequeña, la amplitud de los pulsos será muy grande (de nA a fA) por lo que necesitaremos comprimir estos valores. Para ello, utilizaremos el transistor M_{fb} , que funcionará como transconductor transformando la corriente I_{ph} en la tensión V_p siendo $V_p \propto \ln I_{ph}$, comprimiendo así el rango dinámico de la señal de entrada dentro de un rango en tensión comprendido entre los carriles de polarización.

Para la segunda etapa los transistores operarán en una zona u otra en función de la tensión con la que polaricemos la puerta de los mismos. Tendremos que elegir entre su operación en la Zona de Inversión Débil (Z.I.D) o la Zona de Inversión Fuerte (Z.I.F) donde, en ésta última, tendremos que asegurar que se encuentren en la Región de Saturación para un resultado óptimo. Tras realizar el análisis cualitativo de la función de los transistores que componen ésta segunda etapa para las zonas de operación posibles, se comentarán las consecuencias y el motivo de la decisión tomada.

Segunda Etapa (Z.I.F)

$M_n \rightarrow$ Fuente de corriente

Conociendo V_d tendremos la tensión de puerta del transistor, que supondremos que es mayor que su tensión umbral y por tanto, opera en la Zona de Inversión Fuerte. Además, para lograr un buen funcionamiento, necesitamos que se encuentre en la región de Saturación, por lo que será necesario que la tensión del drenador V_{oM_n} , sea mayor que la tensión de overdrive del mismo ($V_{oM_n} > V_d - V_T$), obteniendo una corriente drenador-fuente con una impedancia de salida moderada.

$M_{cas} \rightarrow$ Transistor Cascode

El comportamiento del transistor cascode ha sido estudiado con detenimiento en [18]. Cabe destacar que comprende varias funciones:

- Aisla V_{oM_n} de V_p , es decir, permitirá altas variaciones en la tensión de salida del fotorreceptor mientras V_{oM_n} permanece prácticamente constante. De esta forma, podemos tener mayor seguridad de que el transistor M_n siga operando en saturación y no entre en óhmica.
- La tensión con la que polarizamos la puerta del cascode (V_{bias_n}) será la que defina el valor de V_{oM_n} , siendo $V_{oM_n} \approx V_{bias_n} - V_T$. Nótese que para que M_n permanezca en saturación debe cumplirse que, sustituyendo el valor de V_{oM_n} en la condición anterior, $V_{bias_n} - V_{Tcas} > V_d - V_{Tn} \rightarrow V_{bias_n} > V_d - V_{Tn} + V_{Tcas}$.
- Toma la corriente generada por M_n con una entrada de baja impedancia y la copia con una impedancia de salida mucho más alta. Esto nos permitirá tener una gran ganancia. Veremos en el análisis de pequeña señal que $g_m|_{cas} \approx g_m|_{M_n}$ y $R_{out}|_{cas} \gg R_{out}|_{M_n}$.
- El efecto Miller de la capacidad existente entre V_d y V_{oM_n} se mitiga prácticamente.

Con los transistores explicados hasta el momento podemos obtener el límite inferior de la tensión V_p para que no afecte a los modos de operación de M_n y M_{cas} . Debido a que se trata de dos transistores en serie, solo debemos asegurar que V_p sea mayor que las dos tensiones de overdrive correspondientes a M_n y M_{cas} :

$$V_p > V_{OV_n} + V_{OV_{cas}} \Rightarrow V_p > V_d - V_{Tn} + V_{bias_n} - V_{oM_n} - V_{Tcas} \quad (2.1)$$

$M_{pr} \rightarrow$ Fuente de corriente

Teniendo en cuenta que por la puerta del transistor M_{fb} la corriente es nula, tenemos que la corriente generada por M_{pr} debe ser la misma que la generada por M_n para que se cumpla la ley de Kirchoff de intensidades, ya que al no haber carga en la salida la corriente será nula por esa rama. Por ello, podemos considerar que a la salida tenemos una resistencia infinita y entonces, en caso de que discrepen las corrientes generadas, la tensión de salida irá variando su valor buscando el equilibrio. De esta forma, variando la polarización de la puerta del transistor pMOS cambiaremos el valor de la tensión de salida. No obstante, para ello será necesario que el transistor M_{pr} opere en saturación, es decir, tenemos un límite superior para V_p . Este límite será la tensión de overdrive del pMOS:

$$\begin{aligned} V_{SD} = V_{DDA} - V_p > V_{OV_{pr}} = V_{SG} - |V_{Tpr}| = V_{DDA} - V_{bias_p} - |V_{Tpr}| \Rightarrow \\ \Rightarrow V_p < V_{bias_p} + |V_{Tpr}| \end{aligned} \quad (2.2)$$

Segunda Etapa (Z.I.D)

Si polarizamos los transistores de la segunda etapa con el objetivo de que operen en la Zona de Inversión Débil, seguirán teniendo la misma función que cuando operan en la Región de Saturación, y por tanto, la segunda etapa también lo hará. Sin embargo, en lugar de tener las limitaciones descritas sobre el rango de la tensión de salida, ahora tendremos unos límites sobre las tensiones de polarización para que los transistores permanezcan operando en la Z.I.D.

Para ello, la tensión puerta-fuente de cada transistor deberá ser menor que su tensión umbral, obteniendo:

$$V_{bias_p} > V_{DDA} - |V_{T_{pr}}| \quad (2.3)$$

$$V_{bias_n} < V_{oM_n} + V_{T_{cas}} \quad (2.4)$$

A continuación, vamos a discutir la elección de la zona de operación de la segunda etapa de esta parte del diseño. Para ello, cabe destacar que tendremos tres objetivos principales que trataremos de lograr durante el diseño de nuestro píxel:

En primer lugar, aumentar la ganancia de forma que la amplitud de los pulsos de la señal recibida se amplifiquen lo máximo posible (amplificar las variaciones de luz medidas). En segundo lugar, intentaremos reducir el desapareamiento ó mismatch entre las componentes del circuito. Y por otro lado, buscaremos poder crear una matriz con el mayor número de píxeles posibles, es decir, necesitaremos disminuir el consumo todo lo que podamos. Lamentablemente, para lograr uno de los objetivos tendremos que sacrificar en parte la obtención de los otros. Por ejemplo, en este caso, la ganancia obtenida con los transistores de la segunda etapa operando en la Región de Saturación ($A|_{Z.I.F} \approx 25,34 \text{ G}\Omega$) es similar a la obtenida si estos transistores operan en Inversión Débil ($A|_{Z.I.D} \approx 25,83 \text{ G}\Omega$). Sin embargo, las corrientes en la Z.I.F son varios ordenes de magnitud mayores que en la Z.I.D por lo que si trabajamos en la Z.I.F será mucho mayor el consumo. Por otro lado, al ser las corrientes en ZID muy pequeñas, el consumo será mínimo, aunque aumentará el desapareamiento. No obstante, cabe destacar que el mismatch de los fotodiodos y de las capacidades parásitas de los mismos no es demasiado alto y podremos asumirlo. Por ello, se ha decidido trabajar en Z.I.D puesto que el sacrificio en el mismatch será mucho menor que el impacto en consumo. Siempre buscaremos la opción óptima y para ello tendremos que hacer algunos sacrificios.

2.1.2. Análisis en Gran Señal y en Pequeña Señal

En este subapartado, realizaremos un análisis en gran señal y en pequeña señal del fotoreceptor. Para ello, tendremos en cuenta que los transistores que componen la segunda etapa operan en Z.I.D, aunque también se añadirán los resultados finales correspondientes a la operación en Saturación para una mayor profundidad de nuestro análisis.

Análisis en Gran Señal

A continuación, comenzamos con el análisis en gran señal. Para ello, consideraremos que el lazo de realimentación negativa compensa las variaciones de la señal de entrada y su ganancia en pequeña señal permanece constante durante todo el rango de operación.

Para el análisis en gran señal ha sido de gran utilidad [17] donde podemos observar algunas posibles estructuras de receptores logarítmicos así como un profundo análisis de los mismos. En primer lugar, sabemos que la corriente drenador-fuente de un transistor operando en la Zona de Inversión Débil viene dada por la siguiente expresión:

$$I_{DS,weak} = I_S \cdot e^{\frac{\kappa V_G - V_S - V_T}{U_T}} \left(1 - e^{-\frac{V_{DS}}{U_T}} \right) \approx I_S \cdot e^{\frac{\kappa V_G - V_S - V_T}{U_T}} \quad (2.5)$$

Donde I_s es la intensidad máxima en inversión débil, $\kappa = 1/n$ siendo n un parámetro de ajuste con valor entre 1 y 2 que depende del efecto substrato, y $U_T = \left(\frac{kT}{q}\right)$ es la tensión térmica siendo $U_T \approx 26mV$ a temperatura ambiente en el Silicio. Nótese que si consideramos que V_{DS} es algún orden de magnitud mayor que la tensión térmica podemos desprejciar la exponencial y aplicar la aproximación anterior.

De esta forma, las corrientes que circulan por los transistores del circuito de la Figura 2.1, confiando en que el transistor cascode copiará la corriente sin tener ninguna repercusión sobre ella, son:

$$\left\{ \begin{array}{ll} I_{DS,fb} = I_{S_{fb}} e^{\frac{\kappa V_p - V_d - V_{Tfb}}{U_T}} & \text{Transistor } M_{fb} \text{ (nMOS)} \\ I_{DS,n} = I_{S_n} e^{\frac{\kappa V_d - V_{Tn}}{U_T}} & \text{Transistor } M_n \text{ (nMOS)} \\ I_{SD,pr} = I_{S_{pr}} e^{\frac{V_{DDA} - \kappa V_{biasp} - |V_{Tpr}|}{U_T}} & \text{Transistor } M_{pr} \text{ (pMOS)} \end{array} \right. \quad (2.6)$$

Nótese que para M_{pr} , al tratarse de un transistor pMOS, hemos cambiado las variables ($V_{GS} \rightarrow V_{SG}$, $V_{DS} \rightarrow V_{SD}$, $I_{DS} \rightarrow I_{SD}$, $V_T \rightarrow |V_T|$), llevándonos las características del tercer cuadrante al primero obteniendo así un comportamiento totalmente equivalente al del nMOS.

Entonces, tras el análisis cualitativo anterior, teniendo en cuenta que la corriente por la puerta del transistor M_n es despreciable, sabemos que en la primera etapa la corriente drenador-fuente del transistor M_{fb} será la ya definida fotocorriente, proporcionando la siguiente relación:

$$I_{ph} = I_{DS,fb} = I_{S_{fb}} e^{\frac{\kappa V_p - V_d - V_{Tfb}}{U_T}} \quad (2.7)$$

Donde, aplicando logaritmos y despejando la tensión de salida V_p , llegamos a la siguiente expresión:

$$V_p = nV_d + nV_{Tfb} + nU_T \ln \left(\frac{I_{ph}}{I_{S_{fb}}} \right) \quad (2.8)$$

Por otro lado, en la segunda etapa, teniendo en cuenta ahora que la corriente que circula por la puerta del transistor M_{fb} es despreciable y que el transistor cascode no modifica la corriente que circula por él, tendremos que las corrientes drenador-fuente de los transistores M_{pr} y M_n deben ser iguales:

$$I_{DS,n} = I_{SD,pr} \Rightarrow I_{S_n} e^{\frac{\kappa V_d - V_{Tn}}{U_T}} = I_{S_{pr}} e^{\frac{V_{DDA} - \kappa V_{biasp} - |V_{Tpr}|}{U_T}} \quad (2.9)$$

A continuación, con el objetivo de simplificar nuestro análisis, vamos a realizar dos aproximaciones:

- Todos los transistores tienen el mismo valor de tensión umbral, $|V_{Tpr}| \approx V_{Tn} \approx V_{Tfb} = V_T$.
- Las corrientes de saturación de los transistores M_{pr} y M_n son iguales, $I_{S_n} \approx I_{S_{pr}}$.

Sin embargo, tal y como la palabra indica, son aproximaciones por lo que se alejan en cierta medida de la realidad. En la práctica nunca tendremos valores idénticos de las tensiones umbrales debido al desapareamiento (mismatch) que presentan entre ellos los transistores. Pero, incluso si estuvieran apareados, cabe destacar que el transistor M_{fb} tendrá efecto substrato, lo

que provoca una variación en la tensión umbral del mismo. Dicho efecto es un ejemplo de los fenómenos que despreciamos con estas aproximaciones pero no será el único.

Suponiendo que se cumplen las aproximaciones anteriores, podemos llegar a la siguiente expresión:

$$V_d = nV_{DDA} - V_{bias_p} \quad (2.10)$$

Finalmente, si sustituimos esta última relación en la expresión (2.8), llegamos a la ecuación final donde tendremos la señal de salida en función de las tensiones de polarización, la tensión umbral y la fotocorriente:

$$V_p = n^2V_{DDA} - nV_{bias_p} + nV_T + nU_T \ln \left(\frac{I_{ph}}{I_{sfb}} \right) \quad (2.11)$$

Podemos observar que se cumple el comportamiento descrito en el análisis cualitativo donde ya comentábamos que la relación de proporcionalidad de la señal de salida V_p con la señal de entrada I_{ph} iba a ser logarítmica para comprimir el rango dinámico de la señal de entrada. Así, el diseño proporciona una forma de medir variaciones de la fotocorriente entorno a un valor estático, pero también aportará una menor sensibilidad ante el ruido y una mayor estabilidad.

Por otro lado, si los transistores de la segunda etapa operasen en la Región de Saturación de la Z.I.F, deberíamos utilizar la expresión por la que se rige la corriente drenador-fuente en dicha zona:

$$I_{DS} = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (2.12)$$

Siendo las corrientes de los distintos transistores:

$$\begin{cases} I_{DS,n} = \frac{\beta_n}{2} (V_d - V_{Tn})^2 (1 + \lambda V_{oMn}) & M_n \text{ (nMOS)} \\ I_{SD,pr} = \frac{\beta_{pr}}{2} (V_{DDA} - V_{bias_p} - |V_{Tpr}|)^2 (1 + \lambda(V_{DDA} - V_p)) & M_{pr} \text{ (pMOS)} \end{cases} \quad (2.13)$$

De nuevo, igualando las corrientes, podemos obtener una relación entre la señal de salida y la señal de entrada, haciendo uso también de la ecuación (2.8) puesto que el comportamiento de la primera etapa no cambia. Para ello, hemos obtenido dos resultados realizando dos consideraciones distintas: En primer lugar, considerando que el efecto de modulación del canal es prácticamente despreciable, y por tanto, su coeficiente $\lambda \ll$ de forma que podamos realizar la aproximación $\sqrt{1 + cte\lambda} \approx 1 - \frac{cte\lambda}{2}$. Obteniendo:

$$V_p = \frac{\sqrt{\frac{\beta_{pr}}{\beta_n}} \left[\frac{V_{DDA} - V_{bias_p} - |V_{Tpr}|}{2 - \lambda V_{oMn}} \right] (2 - \lambda V_{DDA}) + V_{Tn} + V_{Tfb} + U_T \ln \left(\frac{I_{ph}}{I_{sfb}} \right)}{\kappa - \lambda \sqrt{\frac{\beta_{pr}}{\beta_n}} \left[\frac{V_{DDA} - V_{bias_p} - |V_{Tpr}|}{2 - \lambda V_{oMn}} \right]} \quad (2.14)$$

Y por otro lado, sin considerar directamente el efecto de modulación del canal, siendo $\lambda \approx 0$, una aproximación que se aleja bastante más de la realidad:

$$V_p = n(V_{Tfb} + V_{Tn}) + nU_T \ln \left(\frac{I_{ph}}{I_{sfb}} \right) + n \sqrt{\frac{\beta_{pr}}{\beta_n}} (V_{DDA} - V_{bias_p} - |V_{pr}|) \quad (2.15)$$

Nótese que la movilidad de los portadores de carga en el transistor M_n (electrones) será entorno a tres veces la de los portadores en M_{pr} (huecos), $\mu_n \approx 3\mu_p$. De esta forma,

$$\sqrt{\frac{\beta_{pr}}{\beta_n}} = \sqrt{\frac{\mu_p C'_{ox} \left(\frac{W}{L}\right)_{pr}}{\mu_n C'_{ox} \left(\frac{W}{L}\right)_n}} \approx \sqrt{\frac{\left(\frac{W}{L}\right)_{pr}}{3 \left(\frac{W}{L}\right)_n}} \approx 0,24 \quad (2.16)$$

Donde hemos considerado que la capacidad de óxido-puerta es la misma en ambos transistores. De esta forma, vemos que desaparece la dependencia con la movilidad de portadores en las expresiones anteriores y por tanto el fenómeno de segundo orden denominado degradación de movilidad no perjudicará los resultados.

Análisis en Pequeña Señal

Generalmente, un transistor tiene interés práctico cuando se utiliza en aplicaciones dinámicas. Resulta primordial conocer, además de la relación entre las variables para un punto de operación dado, Q , la relación entre las variaciones de estas mismas variables entorno a dicho punto. En la Zona de Inversión Débil la corriente de drenador, I_D , viene dada por la expresión (2.5), donde podemos observar que depende de dos variables (sin considerar el efecto substrato ya que al tratarse de corrientes tan pequeñas será despreciable): V_{GS} y V_{DS} . Si ahora asumimos que entorno al valor en DC añadimos una pequeña excitación AC (consideradas cuasi-lineales), podemos definir estas variables como:

$$\begin{cases} V_{GS} = V_{GSQ} + \nu_{gs} \\ V_{DS} = V_{DSQ} + \nu_{ds} \end{cases} \quad (2.17)$$

A continuación, sabemos que $I_D = I_D(V_{GS}, V_{DS})$ puede expresarse en función de estas variaciones utilizando un desarrollo en serie de Taylor entorno al punto de operación:

$$I_D = I_{DQ} + i_d = I_D + \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{V_{GSQ}} \cdot (\nu_{gs} - V_{GSQ}) + \left. \frac{\partial I_D}{\partial V_{DS}} \right|_{V_{DSQ}} \cdot (\nu_{ds} - V_{DSQ}) \quad (2.18)$$

Ahora, al considerar que las variaciones son tan pequeñas que son lineales, podemos aplicar el principio de superposición y separar la parte de continua de la parte en pequeña señal. Entonces, tenemos:

$$i_d = g_m \nu_{gs} + g_{ds} \nu_{ds} \quad (2.19)$$

Siendo,

$$\begin{cases} g_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{V_{GSQ}} = I_D \frac{V_{GS} - V_T}{(nU_T)^2} & \text{Transconductancia de Puerta} \\ g_{ds} = \left. \frac{\partial I_D}{\partial V_{DS}} \right|_{V_{DSQ}} = \left(I_S e^{\frac{V_{GS} - V_T}{nU_T}} - I_D \right) \frac{V_{DS}}{U_T^2} & \text{Conductancia de Salida} \end{cases} \quad (2.20)$$

Para la operación en Z.I.D. Y para la Región de Saturación siguiendo el mismo procedimiento,

$$\left\{ \begin{array}{ll} g_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{V_{GSQ}} = \frac{2I_D}{V_{DSAT}} & \text{Transconductancia de Puerta} \\ g_{ds} = \left. \frac{\partial I_D}{\partial V_{DS}} \right|_{V_{DSQ}} = \frac{\lambda I_D}{1+\lambda V_{DS}} & \text{Conductancia de Salida} \\ g_{mb} = \left. \frac{\partial I_D}{\partial V_{SB}} \right|_{V_{SBQ}} = \frac{\gamma}{2\sqrt{2\phi+V_{SB}}} & \text{Transconductancia de Bulk} \end{array} \right. \quad (2.21)$$

Entonces, el circuito equivalente en pequeña señal de un transistor MOS, teniendo en cuenta las capacidades parásitas, será:

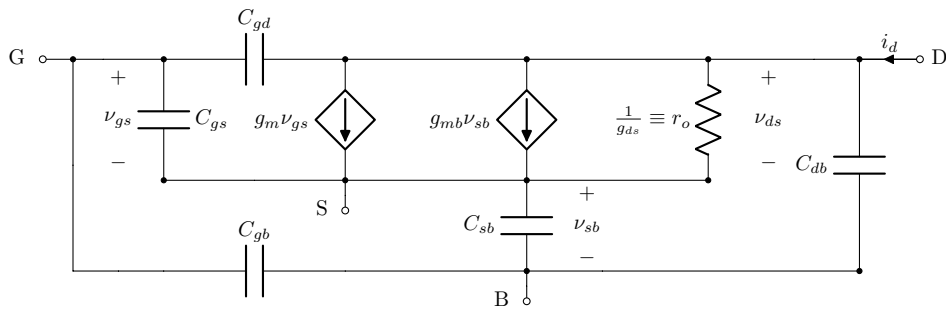


Figura 2.2: Modelo en Pequeña Señal de un transistor MOS.

Una vez explicado el circuito en pequeña señal para un transistor MOS, podemos obtener el circuito equivalente en pequeña señal del fotorreceptor de forma sencilla:

Para ello, consideraremos que la tensión V_{GS} del transistor cascode será prácticamente constante puesto que era una de las características de éste. De esta forma, las transconductancias que afectarán a nuestro análisis serán las correspondientes a los transistores M_n y M_{fb} puesto que las tensiones de puerta de los demás transistores tendrán valores de tensión en DC, y sabemos que en pequeña señal se consideran nulas, así como las tensiones de los carriles de polarización. Teniendo esto en cuenta, llegamos al circuito equivalente en pequeña señal presentado en la Figura 2.3. Donde hemos utilizado el efecto Miller para simplificar los cálculos, quedando

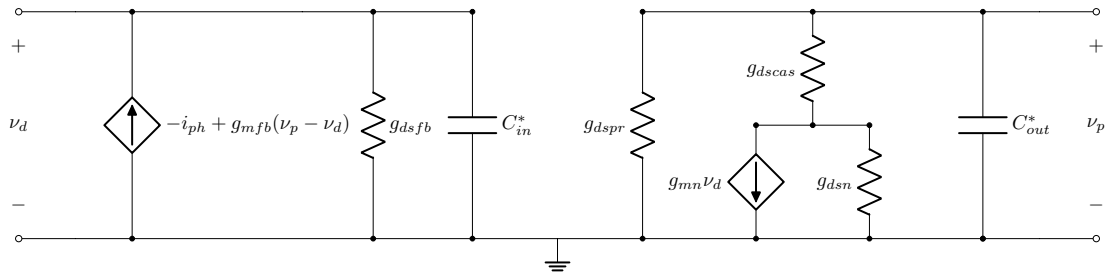


Figura 2.3: Modelo en Pequeña Señal del Fotorreceptor.

las capacidades equivalentes como $C_{in}^* \approx C_{in} + A_v C_{gsfb}$ y $C_{out}^* \approx C_{out} + C_{gsfb}$, siendo A_v la

ganancia en tensión del circuito y las capacidades de entrada y salida:

$$\left\{ \begin{array}{ll} C_{in} \approx C_0 + C_{gsn} + C_{gdn} \approx C_0 & \text{Capacidad de Entrada} \\ C_{out} \approx C_{gdfb} + C_{gbfb} + C_{dbcas} + C_{gdp} + C_{dbp} & \text{Capacidad de Salida} \end{array} \right. \quad (2.22)$$

Nótese que para la obtención de las capacidades la aproximación de que la tensión en la fuente del transistor M_{cas} es prácticamente constante ($V_{oM_n} \approx cte$) ha simplificado en gran medida los cálculos. Además, cabe destacar que se tratará de una buena aproximación puesto que una de las funciones de un transistor cascode por las que lo hemos utilizado es conseguir que la tensión de drenador del transistor M_n permanezca aproximadamente constante.

A continuación, una vez obtenido el modelo en pequeña señal del fotorreceptor, podemos realizar un análisis frecuencial del mismo. La función de transferencia obtenida viene dada por la siguiente expresión:

$$A(s) = \frac{V_p}{i_{ph}} = \frac{g_{mn} \cdot g_{dscas}}{as^2 + bs + c} \quad (2.23)$$

Donde los coeficientes del denominador se presentan a continuación:

$$\left\{ \begin{array}{l} a = C_{in}^* C_{out}^* (g_{dscas} + g_{dsn}) \\ b = C_{in}^* [g_{dspr} (g_{dscas} + g_{dsn}) + g_{dscas} \cdot g_{dsn}] + C_{out}^* (g_{dscas} + g_{dsn}) (g_{mfb} + g_{dsfb}) \\ c = (g_{mfb} + g_{dsfb}) [g_{dsn} \cdot g_{dscas} + g_{dspr} (g_{dscas} + g_{dsn})] + g_{mfb} \cdot g_{dscas} \cdot g_{mn} \end{array} \right. \quad (2.24)$$

Como podemos observar, se trata de un sistema cuya ganancia se verá degradada por las capacidades parásitas mediante dos polos que la atenuarán en 20 dB/década cada uno. Además, a partir de la expresión (2.23) podemos obtener la ganancia máxima del amplificador inversor de transimpedancia $A(s=0)$:

$$A(0) = \frac{g_{mn} \cdot g_{dscas}}{(g_{mfb} + g_{dsfb}) [g_{dsn} \cdot g_{dscas} + g_{dspr} (g_{dscas} + g_{dsn})] + g_{mfb} \cdot g_{dscas} \cdot g_{mn}} \quad (2.25)$$

Cabe destacar que este será el resultado más importante puesto que las capacidades parásitas del circuito serán prácticamente despreciables al trabajar en la Zona de Inversión Débil donde las corrientes serán muy pequeñas.

2.2. Seguidor de Tensión

A continuación, antes de llegar a la parte diferencial, añadiremos un seguidor de tensión cuyo esquemático podemos observar en la Figura 2.4. De nuevo se han añadido las dimensiones de los transistores utilizados así como las tensiones de polarización.

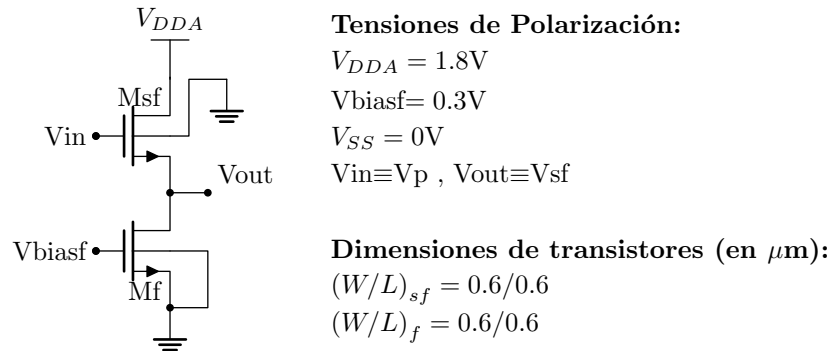


Figura 2.4: Esquemático del Seguidor de Tensión. Se han utilizado transistores de óxido fino de la tecnología CMOS(1-poly 6-metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu m/\mu m)$: M_{sf} 0,6/0,6, M_f 0,6/0,6. Aplicando una polarización $V_{biasf} = 0,3 V$ se ha copiado de forma óptima los pulsos de la señal de entrada en la de salida y a su vez, se han aislado los respectivos nodos para evitar que la carga afecte a la señal de entrada y a su transmisión.

2.2.1. Análisis Cualitativo

Nos encontramos ante un seguidor de tensión o seguidor de fuente con transistores MOS. Como podemos observar, este dispositivo está compuesto por dos transistores de canal n conectados en serie. El transistor M_f actúa como circuito de polarización fijando una corriente en la rama, mientras que M_{sf} actúa como driver, es decir, es el que recibe la señal de entrada. Nótese que M_f podría operar tanto en la Z.I.D como en la Z.I.F dependiendo de la tensión con la que polaricemos la puerta del mismo (V_{biasf}). En nuestro caso, se ha escogido dicha tensión de forma que el transistor opere en Inversión Débil para reducir el consumo. De esta forma, la corriente de polarización será muy pequeña y al circular por el transistor M_{sf} forzará que éste opere también en Inversión Débil. Entonces, al permanecer la corriente constante la tensión de overdrive del driver permanece constante y por tanto, las variaciones de la señal de entrada se copian en la de salida. Es decir, la señal de salida seguirá prácticamente a la señal de entrada, aunque tendrá un offset cuyo valor dependerá principalmente de la tensión de overdrive del transistor M_f . Además, nótese que el comportamiento del seguidor se verá afectado por el efecto substrato que se presenta en el transistor M_{sf} que dependerá de la tensión del nodo de salida.

Por otro lado, cabe destacar que el seguidor de tensión se ha utilizado con el objetivo de aislar el nodo de entrada del de salida, transmitiendo la señal sin que dicha transmisión se vea afectada significativamente a resultados de la carga que pongamos a la salida. Esto es posible ya que este circuito prácticamente no drena corriente por lo que no afecta a la señal de entrada y le proporciona a la carga toda la corriente necesaria para conseguir la tensión nominal en el

nodo de salida. Además, veremos que si se cumplen ciertas condiciones, idealmente podría tener ganancia unidad.

2.2.2. Análisis en Gran Señal y en Pequeña Señal

En este subapartado, realizaremos un análisis en gran señal y en pequeña señal del Seguidor de Tensión.

Análisis en Gran Señal

A continuación, comenzamos con el análisis en gran señal. De nuevo, teniendo en cuenta que la corriente drenador-fuente de un transistor operando en la Zona de Inversión Débil viene dada por la expresión (2.5), tenemos que la corriente que circula por cada transistor se rige por:

$$\left\{ \begin{array}{ll} I_{DS,sf} = I_{S_{sf}} e^{\frac{\kappa V_p - V_{sf} - V_{Tsf}}{U_T}} & \text{Transistor } M_{sf} \text{ (nMOS)} \\ I_{DS,f} = I_{S_f} e^{\frac{\kappa V_{bias_p} - V_{Tf}}{U_T}} & \text{Transistor } M_f \text{ (nMOS)} \end{array} \right. \quad (2.26)$$

Donde se ha considerado que la tensión de drenador es suficientemente grande para poder realizar la aproximación dada en (2.5).

Ahora, teniendo en cuenta que la corriente que circula por ambos transistores es la misma y considerando que las corrientes de saturación de ambos transistores son prácticamente iguales, $I_{S_{sf}} \approx I_{S_f}$, aplicamos logaritmos y despejamos la tensión de salida llegando a la siguiente relación:

$$V_{sf} = \kappa V_p - V_{Tsf}(V_{sf}) - (\kappa V_{bias_p} - V_{Tf}) = \kappa(V_p - V_{bias_p}) - V_{Tsf}(V_{sf}) + V_{Tf} \quad (2.27)$$

Donde podemos observar que la señal de salida será función de las tensiones de overdrive, aunque lo que nos importa es que seguirá la señal de entrada con un offset dado principalmente por la tensión de polarización. Nótese que se ha tenido en cuenta el efecto substrato a través de la tensión umbral del transistor M_{sf} , que implicará una pendiente distinta de la unidad en la característica tensión entrada-salida. Para alcanzar nuestro objetivo no nos importará el offset ya que lo único que nos interesa son los pulsos. Sin embargo, tal y como hemos comentado, el efecto substrato si afectará a la amplitud de los pulsos y por tanto habrá que intentar reducirlo. Podríamos hacerlo variando las dimensiones del transistor M_{sf} .

Análisis en Pequeña Señal

Para realizar el análisis en pequeña señal asumiremos que las señales toman valores incrementales alrededor de las condiciones de polarización definidas por la tensión de polarización V_{bias_p} . Entonces, sustituyendo los transistores por su modelo en pequeña señal obtenemos el circuito equivalente que aparece en la Figura 2.5. En ella, se ha reflejado el efecto substrato a través de la fuente de corriente controlada por tensión proporcional a η_{sf} , y las capacidades del circuito

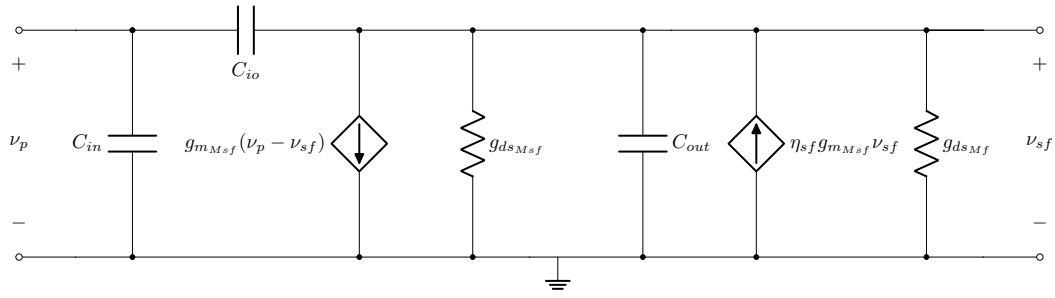


Figura 2.5: Modelo en Pequeña Señal del Seguidor de Tensión.

vendrán dadas por las capacidades parásitas del sistema como:

$$\left\{ \begin{array}{ll} C_{in} \approx C_{gd_{Msf}} + C_{gb_{Msf}} \approx C_{gb_{Msf}} & \text{Capacidad de Entrada} \\ C_{out} \approx C_{sb_{Msf}} + C_{db_{Mf}} + C_{gd_{Mf}} \approx 0 & \text{Capacidad de Salida} \\ C_{io} \approx C_{gs_{Msf}} \approx 0 & \text{Capacidad de Miller} \end{array} \right. \quad (2.28)$$

Nótese que, al igual que en el fotorreceptor, al operar en Inversión Débil todas las capacidades parásitas serán despreciables excepto la dada entre puerta-substrato. Sin embargo, para obertener la función de transferencia más completa vamos a considerarlas y luego se añadirá la expresión por la que se rige la ganancia máxima del sistema que volverá a ser lo más interesante. De esta forma, la función de transferencia que rige el comportamiento frecuencial del seguidor de tensión viene dada como,

$$A(s) = \frac{v_{sf}}{v_p} = A_0 \frac{1 + \frac{s}{\omega_z}}{1 + \frac{s}{\omega_p}} \quad (2.29)$$

Donde A_0 es la ganancia máxima y podemos observar que el sistema tendrá un polo y un zero dados por:

$$\left\{ \begin{array}{l} A_0 = \frac{g_{m_{Msf}}}{g_{m_{Msf}}(1+\eta_{sf})+g_{ds_{Msf}}+g_{ds_{Mf}}} \\ \omega_z = \frac{g_{m_{Msf}}}{C_{io}} \\ \omega_p = \frac{g_{m_{Msf}}(1+\eta_{sf})+g_{ds_{Msf}}+g_{ds_{Mf}}}{(C_{in}+C_{out})} \end{array} \right. \quad (2.30)$$

Nótese que al ser $C_{io} \rightarrow 0$ el zero se encontrará a una frecuencia muy alta por lo que será prácticamente despreciable. Sin embargo, no podemos decir lo mismo sobre el polo, donde C_{in} no podremos despreciarla y por tanto afectará al sistema atenuando su ganancia en -20 dB/década.

Por último, es importante destacar que si despreciamos el efecto substrato y conseguimos unas resistencias de salida suficientemente grandes, la ganancia máxima sería aproximadamente la unidad, es decir,

$$\left. \begin{array}{l} \eta_{sf} \ll 1 \\ g_{ds_{sf}} \approx 0 \\ g_{ds_f} \approx 0 \end{array} \right\} \Rightarrow A_{v0} \approx 1 \quad (2.31)$$

2.3. Amplificador Diferenciador

A continuación, pasaremos al amplificador diferenciador, cuyo esquemático podemos observar en la Figura 2.6. Nótese que se han añadido las dimensiones de los transistores utilizados así como las tensiones de polarización y los valores de las capacidades MIMCAPs.

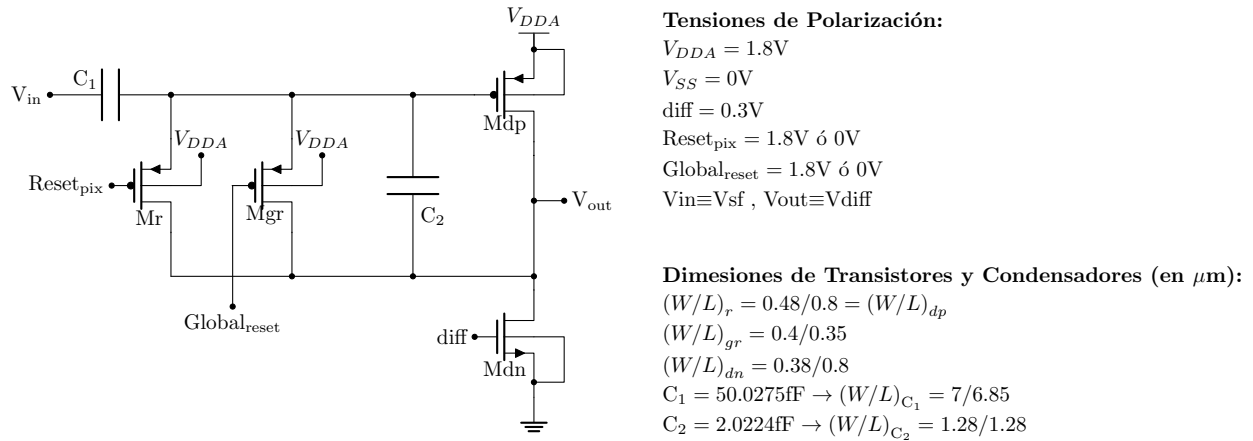


Figura 2.6: Esquemático del Amplificador Diferenciador. Se han utilizado transistores de óxido fino de la tecnología CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu\text{m}/\mu\text{m})$ y valor de capacidades MIMCAPs: M_r 0,48/0,8, M_{gr} 0,4/0,35, M_{dp} 0,48/0,8, M_{dn} 0,38/0,8. $C_1 \approx 50$ fF, $C_2 \approx 2$ fF. Usando los parámetros señalados, se debe lograr una ganancia de $A_v \approx -25$ en esta parte del diseño.

2.3.1. Análisis Cualitativo

El amplificador diferenciador o derivador tendrá diferentes funciones:

En primer lugar, se trata de un circuito que amplificará las variaciones temporales de la señal de entrada (de ahí el nombre de “derivador”) con una ganancia negativa dada por el cociente entre las capacidades como se demostrará más adelante.

Por otro lado, nos aportará una forma de resetear el circuito tanto de forma interna (Reset_{pix}) como externa (Global_{reset}). Estos transistores pMOS (M_r , M_{gr}) dispuestos en paralelo con C_2 operarán en la Zona de Inversión Fuerte de forma que alternando la tensión de puerta entre los carriles de polarización presenten el comportamiento de un switch a efectos prácticos. Esto es posible debido a que cuando polarizamos la puerta de uno de estos transistores a 1,8 V, $V_{SG} \approx 0$ V y por tanto el transistor está en corte. De forma análoga, cuando aplicamos una tensión de 0 V, $V_{SG} = V_{SGmax}$ y el transistor opera en un alto nivel de la Región Óhmica donde la corriente que circula por el transistor es máxima. Este comportamiento nos será útil para resetear el dispositivo cada vez que se produzca un evento como veremos de forma más detallada en el análisis del esquemático completo.

También, cabe destacar que los transistores M_{dp} y M_{dn} tendrán un comportamiento similar al explicado anteriormente en la segunda etapa del fotorreceptor. Es decir, la corriente que circula por ambos transistores deberá ser la misma y, en caso de que haya alguna discrepancia, la tensión de salida cambiará su valor. De esta forma, esta parte actúa como un amplificador operacional OTA.

Por último, vamos a analizar el comportamiento para las dos posiciones posibles de los switches, es decir, para una tensión de polarización de puerta de M_r y M_{gr} de 1,8 V ó 0 V. En caso de que algunos de los transistores permita circular la corriente (switch on), $Reset_{pix}$ ó $Global_{reset}$ sean 0 V, la corriente no circulará por la rama de C_2 y por tanto la tensión de salida vendrá dada en función de la polarización de puerta del transistor M_{dn} , $V_{diff} \approx nV_{DDA} - diff$.

Por otro lado, si ambos transistores están en corte (switch off), es decir, tanto $Reset_{pix}$ como $Global_{reset}$ sean 1,8 V, toda la corriente circulará por la rama de C_2 y las variaciones temporales de la señal de entrada serán amplificadas en la salida.

2.3.2. Análisis en Gran Señal y en Pequeña Señal

Tras un análisis cualitativo del circuito, realizaremos un análisis en gran señal y en pequeña señal del Derivador.

En primer lugar, recordemos que la corriente que circula por un condensador es proporcional a la variación temporal de la tensión entre sus terminales,

$$i = C \frac{dV}{dt} \Rightarrow i = C \frac{\Delta V}{\Delta t} \quad (2.32)$$

Entonces, teniendo esto en cuenta, vamos a analizar el comportamiento para las dos posiciones posibles de los switches:

- Si $Reset_{pix}$ ó $Global_{reset}$ son 0 V, el nodo de salida estará conectado con el de la puerta del transistor M_{dp} , y por tanto $V_{diff} = V_{G_{dp}}$. Donde, ésta tensión estará relacionada con la tensión de polarización de puerta del transistor M_{dn} . A continuación, realizamos un análisis en gran señal para obtener dicha relación: igualamos las corrientes que circulan por ambos transistores y, aplicando logaritmos y considerando que tanto las corrientes de saturación como las tensiones umbrales son aproximadamente iguales, obtenemos que

$$V_{diff} = V_{G_{dp}} \approx nV_{DDA} - diff \quad (2.33)$$

Nótese que este valor de tensión será aproximadamente el valor medio de la señal de salida, por lo que podremos variarlo cambiando la tensión de polarización $diff$.

- Si tanto $Reset_{pix}$ como $Global_{reset}$ son 1,8 V, realizando un análisis en pequeña señal, la corriente que circula por ambos condensadores será la misma,

$$i_{C_1} = i_{C_2} \Rightarrow C_1 \Delta V_{C_1} = C_2 \Delta V_{C_2} \quad (2.34)$$

Donde ΔV_{C_1} y ΔV_{C_2} son:

$$\begin{cases} \Delta V_{C_1} = \Delta (V_{sf} - V_{G_{dp}}) = \Delta V_{sf} \\ \Delta V_{C_2} = \Delta (V_{G_{dp}} - V_{diff}) = -\Delta V_{diff} \end{cases} \quad (2.35)$$

Nótese que $V_{G_{dp}}$ vendrá dada por tensiones en DC por lo que no tiene sentido considerar variaciones de la misma.

Entonces, sustituyendo en (2.34), obtenemos el resultado que confirma el comportamiento explicado:

$$\Delta V_{diff} = -\frac{C_1}{C_2} \Delta V_{sf} \quad (2.36)$$

Donde podemos observar que, efectivamente, el derivador amplificará las variaciones temporales de la señal de entrada con una ganancia negativa dada por el cociente entre las capacidades de los condensadores. Por ello, para maximizar la ganancia sin aumentar excesivamente el tamaño, se han utilizado los valores para las capacidades reflejados en la Figura 2.6, escogiendo C_2 igual al valor mínimo permitido por la tecnología y C_1 con un valor que se ha considerado óptimo para que sus dimensiones no fueran un problema.

2.4. Comparadores

A continuación, tras el derivador, tendremos dos comparadores que fijarán los umbrales que definirán lo que el pixel considere como “variación suficiente de luz”. El esquemático viene dado en la Figura 2.7.

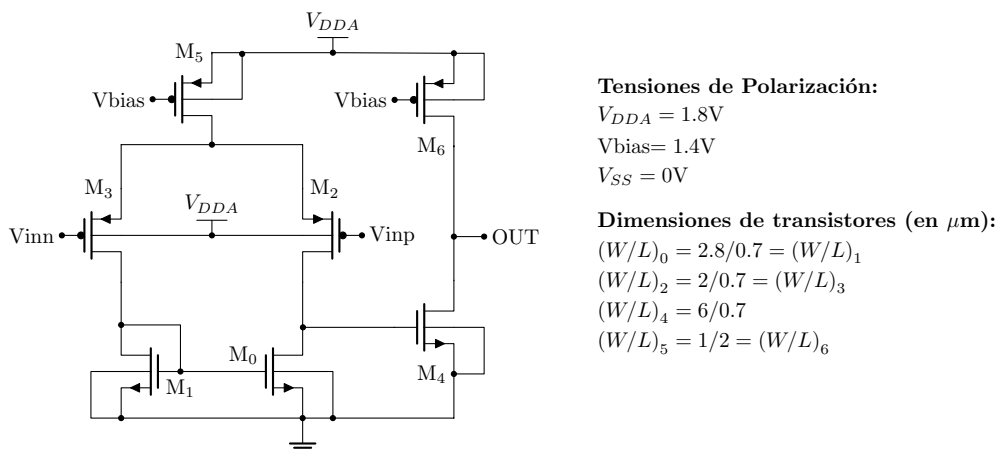


Figura 2.7: Esquemático del Comparador. Se han utilizado transistores de óxido fino de la tecnología CMOS(1-poly 6-metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu m/\mu m)$: M_0 2,8/0,7, M_1 2,8/0,7, M_2 2/0,7, M_3 2/0,7, M_4 6/0,7, M_5 1/2, M_6 1/2. Con esta parte del diseño podremos detectar las variaciones por encima de un umbral predefinido, generando así los eventos.

2.4.1. Análisis Cualitativo

Como podemos observar en la Figura 2.7, hemos utilizado un OTA de dos etapas: una primera etapa compuesta por un OTA simple con entrada pMOS (M_5) y luego una segunda etapa que consta de un amplificador a fuente común con entrada nMOS (M_4). A menor escala podemos observar que el circuito está constituido por una parte de polarización dada por un espejo de corriente pMOS en la parte superior cuya corriente de polarización será modificada por V_{bias} , la presencia de un par diferencial pMOS donde se han especificado la entrada positiva y negativa del amplificador, y finalmente otro espejo de corriente nMOS en la parte inferior del mismo.

En primer lugar, vamos a explicar la operación del circuito en modo común:

Trabajar en modo común significa que la tensión de puerta de los transistores que componen el par diferencial es la misma. En tal caso, la corriente de polarización se dividirá en partes iguales por ambas ramas del par diferencial y con el espejo de corriente nMOS será transportada dicha corriente a la segunda etapa con un factor de escala $\times(6/2,8) \approx \times 2$ (nótese que las dimensiones de los transistores que componen el espejo de corriente nMOS no son las mismas que las de M_4), resultando una corriente en la rama de salida de $I_{DS4} \approx I_{bias} = I_{SD6}$ y por tanto, la tensión en el nodo de salida se mantiene constante. Es decir, nuestro OTA de dos etapas se encuentra totalmente balanceado con un offset sistemático nulo.

Por otro lado, para utilizar este circuito como comparador necesitamos que la señal de salida sea nula a menos que se superen los valores umbrales de tensión impuestos. De hecho, nótese que para que la tensión de salida alcance el carril de polarización positivo es necesario que la corriente que circula por M_4 sea menor que la que circula por M_6 . Para ello, al ser un nMOS tendremos que disminuir la tensión de puerta del mismo, lo que se traduce en que tendremos que aplicar una diferencia de potencial en el par diferencial tal que la corriente que circula por M_2 sea menor que la que circula por M_0 y en definitiva por M_3 . Es decir, solo tendremos a la salida un valor de tensión $OUT = 1,8 V$ cuando la tensión V_{inp} supere la tensión V_{inn} . Y de esta forma, hemos obtenido un comparador, donde la salida da un uno lógico cuando la tensión de la pata positiva del amplificador supera la negativa.

En definitiva se trata de un OTA que se comporta como un amplificador operacional de tensión (OVA) actuando como comparador, donde una de las señales de entrada del par diferencial será un valor umbral y la otra la señal de salida del derivador.

En nuestro caso, necesitábamos imponer tanto un límite inferior como superior por lo que hemos utilizado dos comparadores. El esquemático a alto nivel viene dado en la Figura 2.8, donde la señal de salida serán los eventos y las de entrada serán la señal de salida del diferenciador y una tensión umbral que definirá el valor a partir del cuál se produce el evento. Como podemos

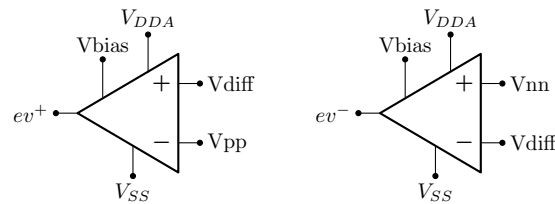


Figura 2.8: Esquemático a alto nivel del Comparador.

observar, los valores umbrales V_{pp} y V_{nn} serán los límites superior e inferior respectivamente. Teniendo en cuenta el comportamiento descrito, llegamos a la conclusión de que se generará un evento cuando,

$$\begin{cases} ev^+ \approx V_{DDA} & \text{sii} & V_{diff} > V_{pp} \\ ev^- \approx V_{DDA} & \text{sii} & V_{diff} < V_{nn} \end{cases} \quad (2.37)$$

De esta forma se generarán los eventos cuando se reciba un incremento de la luz detectado por el fotodiodo (ev^+) o un decremento de la misma (ev^-).

Nótese que hemos polarizado la puerta de los transistores del espejo de corriente pMOS con una tensión $V_{bias} = 1,4$ V, siendo su tensión umbral $|V_T| \approx 500$ mV, asegurándonos así que todos los transistores que componen el comparador operan en Inversión Débil, reduciendo de esta forma el consumo. Sin embargo, cuanto menores sean las corrientes con las que trabajemos, más lenta será la comparación.

2.4.2. Análisis en Gran Señal y en Pequeña Señal

Tras un análisis cualitativo del circuito, realizaremos un análisis en gran señal y en pequeña señal del OTA de dos etapas.

Análisis en Gran Señal

Para realizar el análisis en gran señal vamos a analizar el caso que nos concierne, es decir, vamos a observar el comportamiento del OTA de dos etapas cuando se utilizado como un OVA actuando como comparador. Para ello, consideraremos tres casos posibles:

- Caso modo común ($V_{inp} = V_{inn}$): Teniendo en cuenta que polarizamos el circuito con una corriente de polarización dada como:

$$I_{bias} = I_{s5} \cdot e^{\frac{V_{DDA} - \kappa V_{bias} - |V_{T5}|}{U_T}} \quad (2.38)$$

Al tener la misma tensión en ambas puertas del par diferencial, por la ley de intensidades de Kirchhoff, la corriente de polarización se distribuirá de igual forma por ambas ramas siendo la intensidad que circula por cada una de ellas $I_{SD3} = I_{SD2} = I_{bias}/2 (= I_{DS1} = I_{DS0}$ al ser un espejo de corriente) dejando de esta forma constante el nodo de salida de la primera etapa. A continuación, nótese que en el espejo de corriente de tipo n tendremos, en equilibrio, que $V_{DS1} = V_{DS0}$ y por tanto el transistor M_4 se comportará también como un espejo de corriente. No obstante, cabe destacar que las dimensiones de éste último transistor discrepará de las de los transistores que componen el espejo:

$$\left. \begin{array}{l} \left(\frac{W}{L}\right)_1 = \left(\frac{W}{L}\right)_0 = \frac{2,8}{0,7} \\ \left(\frac{W}{L}\right)_4 = \frac{6}{0,7} \end{array} \right\} \Rightarrow \frac{\frac{6}{0,7}}{\frac{2,8}{0,7}} \approx 2 \quad (2.39)$$

Esto se traduce en un escalado de la corriente ya que sabemos que la corriente de saturación será proporcional a las dimensiones del transistor:

$$I_s \propto \beta \propto \frac{W}{L} \Rightarrow I_{DS4} \approx 2I_{DS0} = I_{bias} \quad (2.40)$$

Entonces, observamos que en la rama de salida las corrientes coinciden y el OTA está totalmente balanceado, es decir, tendremos un offset sistemático nulo.

- Generación de evento ($V_{inp} > V_{inn}$): Este es el caso que realmente nos interesa puesto que será cuando se produzca un evento informando que el pixel a recibido una variación de luz

suficientemente grande como para superar el umbral impuesto. Al aplicar una tensión distinta en cada puerta del par diferencial la corriente ya no se distribuirá de forma simétrica sino que, de nuevo por la ley de intesidades de Kirchoff, se producirá una diferencia entre las corrientes de ambas ramas. La discrepancia con el valor que teníamos en modo común será igual en ambas ramas por lo que podemos definir las corrientes como:

$$\begin{cases} I_{SD3} = \frac{I_{bias}}{2} + \frac{I_D}{2} \\ I_{SD2} = \frac{I_{bias}}{2} - \frac{I_D}{2} \end{cases} \quad (2.41)$$

De esta forma, a través del espejo de corriente tendremos una discrepancia entre las corrientes de la rama de salida de la primera etapa. Dicha diferencia se traduce en nuestro caso ($I_{SD2} < I_{SD0}$) en una descarga del nodo de salida de dicha etapa. Es decir, disminuirá la tensión de puerta del transistor M_4 y por tanto la corriente que circula por él, lo que provocará una discrepancia en las corrientes de la rama de salida de la segunda etapa ($I_{SD6} > I_{SD4}$) cargando así el nodo de salida del circuito hasta alcanzar el valor del rail de polarización positivo y generando así un evento $OUT = 1,8 \text{ V}$.

- Generación de evento ($V_{inp} < V_{inn}$): En este caso tendremos el resultado contrario, es decir, la distribución de la corriente de polarización será al revés, generando así una carga del nodo de salida de la primera etapa y por tanto un aumento de la corriente que circula por M_4 y así una descarga del nodo de salida del circuito hasta alcanzar aproximadamente el carril negativo $OUT = 0 \text{ V}$.

De esta forma, queda descrito el comportamiento del circuito en gran señal.

Análisis en Pequeña Señal

Para realizar el análisis en pequeña señal asumiremos que las señales toman valores incrementales alrededor del punto de operación definido por las tensiones de polarización V_{bias} . Entonces, sustituyendo los transistores por su modelo en pequeña señal obtenemos el circuito equivalente que aparece en Figura 2.9. Donde podemos observar claramente diferenciadas ambas etapas,

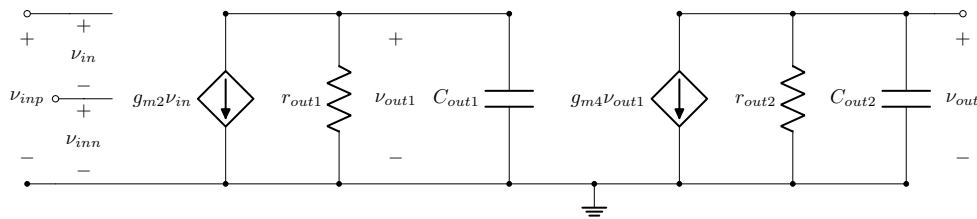


Figura 2.9: Modelo en Pequeña Señal del Comparador.

cuyas resistencias y capacidades de salidas vienen dadas como:

$$\left\{ \begin{array}{l} r_{out1} = \frac{1}{g_{ds2} + g_{ds0}} \\ C_{out1} \approx C_{gb2} \end{array} \right\} \text{ Primera Etapa} \quad (2.42)$$

$$\left\{ \begin{array}{l} r_{out2} = \frac{1}{g_{ds4} + g_{ds6}} \\ C_{out2} \approx C_{Load} \end{array} \right\} \text{ Segunda Etapa}$$

Cabe destacar que se han realizado una serie de aproximaciones:

- Se ha considerado que la tensión del nodo de polarización de la primera etapa permanece prácticamente constante definida por dicha polarización, por lo que en pequeña señal podemos considerarla nula, lo cuál simplifica bastante el análisis.
- Al operar en Inversión Débil sabemos que las capacidades parásitas son en su mayoría despreciables, por lo que únicamente nos afectarán la formada entre puerta y sustrato del transistor M_2 a la salida de la primera etapa, y una carga que se ha añadido para reflejar las implicaciones que tiene en al salida de la segunda etapa.
- Se ha considerado que el comparador es totalmente simétrico por lo que los parámetros de transistores del mismo tipo y mismas dimensiones son equivalentes.

Entonces, realizando el análisis del circuito de la Figura 2.9 obtenemos su función de transferencia dada por la siguiente expresión:

$$A(s) = A_1(s)A_2(s) = \frac{v_{out}(s)}{v_{in}(s)} = A_0 \frac{1}{\left(1 + \frac{s}{\omega_{p1}}\right) \left(1 + \frac{s}{\omega_{p2}}\right)} \quad (2.43)$$

Donde A_0 es la ganancia máxima y podemos observar que el sistema contará con dos polos que atenuarán la ganancia -20 dB/década cada uno. Vendrán dados como:

$$\left\{ \begin{array}{l} A_0 = A(0) = A_1(0)A_2(0) = (-g_{m2}r_{out1})(-g_{m4}r_{out2}) = \frac{g_{m2}g_{m4}}{g_{ds2} + g_{ds0} + g_{ds4} + g_{ds6}} \\ \omega_{p1} = \frac{1}{C_{out1}r_{out1}} \\ \omega_{p2} = \frac{1}{C_{out2}r_{out2}} \end{array} \right. \quad (2.44)$$

Nótese que C_{out2} será bastante mayor que C_{out1} por lo que tenemos que $\omega_{p2} < \omega_{p1}$ quedando el segundo polo más cerca del eje imaginario que el primero, siendo así el polo dominante del sistema.

Luego, al realizar las simulaciones, observaremos que las aproximaciones consideradas son bastante buenas, analizaremos las posiciones de los polos y discutiremos sus consecuencias.

2.5. Circuitería para la Comunicación Asíncrona

La comunicación asíncrona se lleva a cabo a través de canales de comunicación. Dicha comunicación se utiliza tanto para sincronizar las operaciones del sistema como para la transferencia de datos. Cada canal de comunicación, en general, está constituido por dos señales: una de solicitud y otra de confirmación. En nuestro caso, utilizaremos el protocolo denominado “4-phase AE handshaking” donde las señales de solicitud son activadas al producirse un evento y entonces la circuitería AER (*Adress-Event Representation*) de la periferia del píxel recibirá dichas señales y activará las de confirmación, que serán detectadas por el píxel. Para una mayor profundidad sobre este protocolo de comunicación asíncrona se recomienda ver las referencias [15] y [5].

Entonces, una vez se ha generado el evento, será necesario enviar la información mediante el proceso explicado, por el cuál podremos obtener la posición (x, y) del píxel y el instante de tiempo en el que se ha generado dicho evento. La parte incluida en nuestro píxel encargada de llevar a cabo la comunicación asíncrona con la periferia podemos observarla en la Figura 2.10.

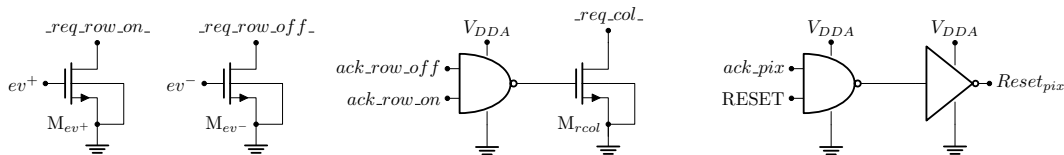


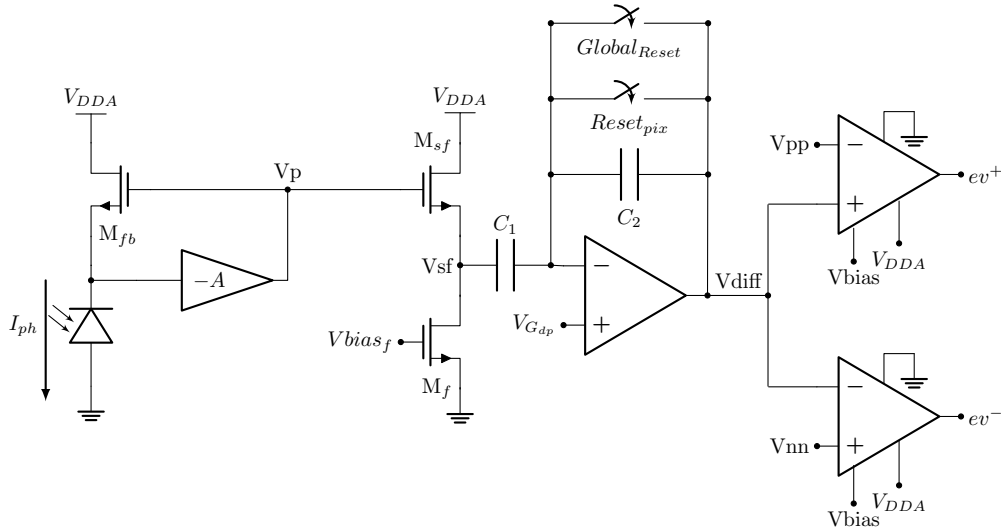
Figura 2.10: Esquemático de la lógica AE incluida en el píxel.

Donde podemos observar que, al producirse un evento, se activa la señal de solicitud correspondiente pasando de un ‘1’ a un ‘0’ lógico ($req_row_on_$ si se supera el límite superior ó $req_row_off_$ si sobrepasa el inferior). Esta señal será recibida en la periferia del píxel anotando la fila en la que se encuentre y activará su respectiva señal de confirmación ($ack_row_on_$ ó $ack_row_off_$). Nótese que, cuando se active una de las señales anteriores, la salida de la primera puerta NAND será un uno lógico y por tanto se activará la señal de solicitud $req_col_$. Cuando la circuitería de la periferia del píxel detecte esta señal, se determinará la posición exacta del mismo y activará la señal de confirmación $ack_pix_$ que será recibida por el píxel. Entonces, teniendo en cuenta que la señal $RESET$ se mantendrá en un uno lógico, a la salida de la segunda puerta NAND tendremos un ‘1’ que, tras pasar por un inversor, resultará en un valor de $Reset_{pix} = 0$ activando el interruptor del derivador y reseteando la señal V_{diff} a la tensión de referencia $V_{G_{dp}}$. Nótese que cada vez que se ha mencionado el término “activar” para una señal lógica se hacía referencia a un paso del ‘1’ al ‘0’ lógico.

2.6. Píxel DVS

Por último, antes de comenzar con las simulaciones, se ha creído conveniente explicar el funcionamiento de nuestro píxel DVS con los conocimientos adquiridos tras esta sección de análisis de cada una de sus partes. El esquemático global viene dado en la Figura 2.11. Nótese que se ha presentado un esquemático simplificado donde se han sustituido la gran mayoría de los transistores por sus circuitos equivalentes. En ella, podemos observar como se conectan las distintas partes ya analizadas.

a) Parte Central del Píxel DVS



b) Lógica AER

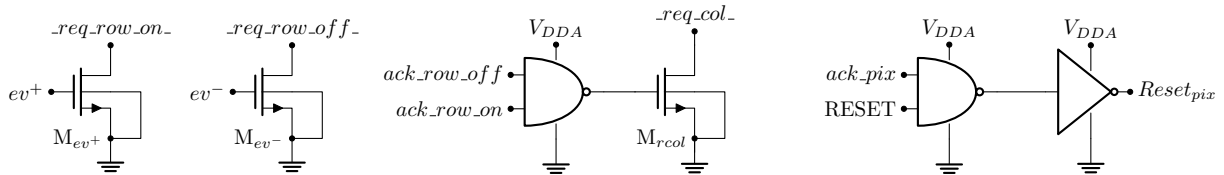


Figura 2.11: (a) Esquemático de nuestro píxel DVS. (b) Parte de la lógica AER incluida en el píxel. Tendremos un OTA operando como amplificador inversor y otros dos como comparadores. Además tendremos un amplificador inversor de una puerta en el fotorreceptor.

A continuación, vamos a realizar un breve análisis cualitativo acompañado de una estimación de la ganancia total del sistema.

En primer lugar, nos encontramos con el fotorreceptor, donde el fotodiodo se expone a una cierta cantidad de luz incidente que cuantificará, generando así la fotocorriente que será la señal de entrada de esta primera parte. Dicha corriente, se transformará en la tensión V_p comprimiendo su rango dinámico a través del transistor M_{fb} de transimpedancia, y a su vez, la tensión será amplificada con una ganancia negativa debido al amplificador inversor. De esta forma, a la salida del fotorreceptor tendremos una señal de tensión cuyas variaciones siguen los cambios percibidos de luz. Luego, tras esta primera parte, añadimos un seguidor de tensión con el objetivo principal de aislar el nodo de salida V_p de las rápidas variaciones de tensión producidas en el derivador. Así, obtendremos una señal de tensión V_{sf} que seguirá a V_p pero cuyas variaciones no afectarán al fotorreceptor. Ésta será la entrada del derivador, que sabemos que se encargará de amplificar las variaciones temporales de la misma con una ganancia negativa dada por el cociente entre ambas capacidades. Finalmente, una vez amplificada la señal, llegamos a los comparadores donde dicha señal será comparada con dos valores umbrales impuestos que constituyen los límites superior e inferior, a partir de los cuáles se genera un evento. La existencia de un evento será informada a la periferia del píxel a través de los circuitos de la Figura 2.11(b) generando las señales de solicitud y confirmación. De esta forma, una vez se emita la información sobre el evento generado, se activará el reset a través de la señal $Reset_{pix}$, que conducirá a V_{diff} al valor de referencia escogido a través de $diff$, finalizando así un ciclo activo de nuestro píxel DVS.

Ahora, si consideramos el circuito dividido en bloques como se presenta en la Figura 2.12, podemos obtener de forma aproximada la ganancia total del píxel.

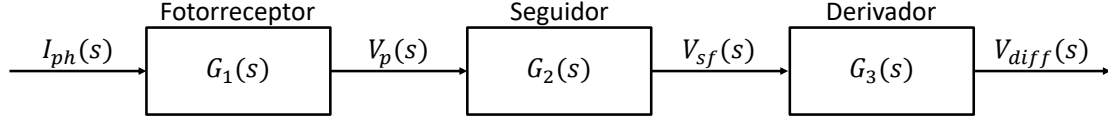


Figura 2.12: Diagrama de bloques del píxel DVS. Se presentan las señales en el dominio de Laplace así como las funciones de transferencia de cada bloque.

Nótese que únicamente se han añadido los bloques correspondientes a las partes que intervienen en la amplificación de la señal de entrada. Donde $G_1(s)$, $G_2(s)$ y $G_3(s)$ son las funciones de transferencia de las respectivas partes, que ya fueron halladas en los apartados anteriores de este capítulo, pero nos centraremos en mostrar la ganancia máxima que podemos conseguir. Para ello, sabemos que la función de transferencia total del sistema viene dada como $G_T(s) = G_1(s)G_2(s)G_3(s)$, por lo que para $s = 0$ tenemos:

$$A_{0T} = \frac{V_{diff}}{I_{ph}} = A_{01}A_{02}A_{03} \quad (2.45)$$

Donde A_{0T} está en Ω puesto que en definitiva resultaría un solo amplificador equivalente de transimpedancia. Recordemos que las ganancias de cada bloque vienen dadas por las siguientes expresiones:

$$\left\{ \begin{array}{l} A_{01} = \frac{V_p}{I_{ph}} = -\frac{g_{mn} \cdot g_{dscas}}{(g_{mfb} + g_{dsfb})[g_{dsn} \cdot g_{dscas} + g_{dspr}(g_{dscas} + g_{dsn})] + g_{mfb} \cdot g_{dscas} \cdot g_{mn}} \quad \text{Fotorreceptor} \\ A_{02} = \frac{V_{sf}}{V_p} = \frac{g_{m_{Msf}}}{g_{m_{Msf}}(1 + \eta_{sf}) + g_{ds_{Msf}} + g_{ds_{Mf}}} \quad \text{Seguidor} \\ A_{03} = \frac{V_{diff}}{V_{sf}} = -\frac{C_1}{C_2} \quad \text{Derivador} \end{array} \right. \quad (2.46)$$

Quedando la salida del derivador en función de la fotocorriente a través de la siguiente relación:

$$V_{diff} = A_{0T} I_{ph} \quad (2.47)$$

No obstante, con el fin de visualizar mejor esta relación, podemos utilizar las ecuaciones halladas en el análisis de gran señal de las distintas partes y considerar variaciones en las variables de las mismas entorno al punto de operación. Entonces, recordando las expresiones (2.11), (2.27) y (2.36), podemos obtener esta relación más simple:

$$\Delta V_{diff} = -A \Delta V_{sf} = -A \kappa_{sf} \Delta V_p = -A \frac{\kappa_{sf} U_T}{\kappa_{fb}} \Delta \ln \left(\frac{I_{ph}}{I_{sfb}} \right) \quad (2.48)$$

Siendo $A = A_{03}$ la ganancia del derivador, quedando en definitiva,

$$\Delta V_{diff} = -\frac{C_1}{C_2} \frac{\kappa_{sf} U_T}{\kappa_{fb}} \Delta \ln \left(\frac{I_{ph}}{I_{sfb}} \right) \quad (2.49)$$

Donde U_T es la tensión térmica y κ_i es el factor de la pendiente subumbral del transistor M_i . Y podemos observar que hemos obtenido una expresión que representa cómo la tensión de salida del derivador sigue las variaciones de la fotocorriente. Nótese que al considerar variaciones entorno al punto de operación, las tensiones en DC se han considerado nulas.

De esta forma, podemos estimar cómo de grande debe ser la variación de luz detectada para que se genere un evento. Para ello, sabemos que es necesario que V_{diff} supere uno de los umbrales de los comparadores, que estarán con un offset entorno al valor medio impuesto $V_{G_{dp}} \approx nV_{DDA} - diff$, alrededor del cuál se producen las variaciones de V_{diff} debido al interruptor de reset. Es decir, necesitamos que $\Delta V_{diff} > |V_{umbral} - V_{G_{dp}}|$, produciéndose un evento para un incremento o un decremento de la fotocorriente a partir de los siguientes límites:

$$\left\{ \begin{array}{ll} \Delta \ln \left(\frac{I_{ph}}{I_{sfb}} \right) \Big|_{ON} \geq -\frac{C_2}{C_1} \frac{\kappa_{fb}}{\kappa_{sf} U_T} (V_{pp} - V_{G_{dp}}) & \text{Límite superior, } ev^+ \\ \Delta \ln \left(\frac{I_{ph}}{I_{sfb}} \right) \Big|_{OFF} \geq -\frac{C_2}{C_1} \frac{\kappa_{fb}}{\kappa_{sf} U_T} (V_{nn} - V_{G_{dp}}) & \text{Límite inferior, } ev^- \end{array} \right. \quad (2.50)$$

Por último, una vez obtenido este resultado, me ha parecido interesante reflejar una estimación que nos proporciona el fotorreceptor: sabiendo que el píxel es sensible a contrastes temporales de luz que podemos cuantificar como las variaciones del logaritmo natural de la fotocorriente con respecto al tiempo ($d \ln(I_{ph})/dt$), podemos estimar de forma aproximada, para variaciones muy suaves de luz, el ratio con el que se producirán los eventos. Es decir, el número de eventos por unidad de contraste temporal:

$$\#Eventos(t) \approx \frac{1}{\Delta \ln \left(\frac{I_{ph}}{I_{sfb}} \right) \Big|_{ev^\pm}} \frac{d \ln \left(\frac{I_{ph}}{I_{sfb}} \right)}{dt} \quad (2.51)$$

CAPÍTULO 3

Simulaciones y Resultados

Una vez analizadas las distintas partes de la arquitectura de nuestro píxel DVS en el Capítulo 2, se van a presentar una serie de simulaciones realizadas con *Cadance* con el fin de visualizar el comportamiento previamente calculado, discutiendo los resultados obtenidos. Para llevar a cabo las simulaciones presentadas ha sido de gran utilidad el tutorial [19].

3.1. Fotorreceptor

En primer lugar, al igual que en el capítulo anterior, comenzamos con la parte del fotorreceptor, cuyo esquemático aparece en la Figura 2.1. Para ello, se ha pensado que lo más interesante sería comparar los resultados obtenidos en simulación con los calculados de forma teórica. Entonces, inicialmente, con una fotocorriente de 1 pA, realizamos un análisis en DC guardando el punto de operación para comprobar que, efectivamente, todos los transistores se encontraban operando en la Zona de inversión Débil con la polarización impuesta. Además, se ha aprovechado para obtener los parámetros del modelo en pequeña señal entorno al punto de operación, recogidos en la Tabla 3.1, y así poder calcular un resultado numérico para la ganancia máxima teórica en el fotorreceptor dada por la expresión (2.25).

Tabla 3.1: Transconductancias de puerta y Conductancias de Salida de cada transistor en esta parte

Parámetros de Pequeña Señal					
$g_{mn} (\Omega^{-1})$	$g_{dsn} (\Omega^{-1})$	$g_{dscas} (\Omega^{-1})$	$g_{m,fb} (\Omega^{-1})$	$g_{ds,fb} (\Omega^{-1})$	$g_{dspr} (\Omega^{-1})$
169,4 n	4677 n	3,215 n	37,69 p	295 f	49,39 p

Cabe destacar que los valores obtenidos son los esperados, donde podemos observar por ejemplo que la resistencia de salida ($R_{out} = 1/g_{ds}$) del transistor cascode es varios órdenes de magnitud mayor que la de M_n .

Finalmente, sustituyendo en la expresión de la ganancia obtenemos el siguiente resultado:

Tabla 3.2: Cálculo Teórico de la Ganancia en DC

$$A_0 = 208,2 \text{ dB}$$

Nótese que se ha expresado el resultado en decibelios para posteriormente realizar una mejor comparación presentando en la Figura 3.2 el diagrama de BODE.

A continuación, vamos a observar claramente el rango dinámico de nuestro píxel DVS. Sabemos que el rango dinámico está definido como el intervalo entre el valor máximo y mínimo de iluminación en el cuál se generan eventos ante estímulos por contrastes en dicha iluminación. Para obtener estos valores extremos, hemos realizado un barrido en DC de la fotocorriente entre 1 fA y 10 μ A. De esta forma, además de visualizar el rango dinámico verificamos la compresión del mismo representando en escala semilogarítmica la señal de salida del fotorreceptor en función de los valores de la fotocorriente, como queda reflejado en la Figura 3.1.

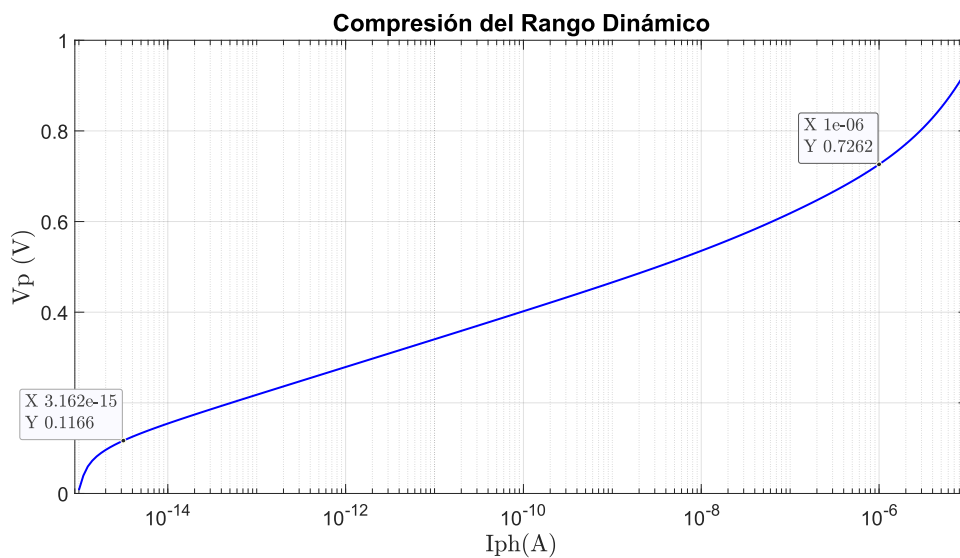


Figura 3.1: Compresión del Rango Dínamico en la primera etapa del Fotorreceptor

Nótese que, para un amplio rango de I_{ph} obtenemos un comportamiento lineal (en escala semilogarítmica) lo que verifica la expresión (2.11) obtenida de forma teórica. Es decir, podemos concluir que nuestro píxel tendrá un amplio rango dinámico de más de 8 décadas, o lo que es lo mismo, > 160 dB. Pero dicho comportamiento comienza a desviarse para ciertos valores de corriente anotados en la gráfica:

- **Límite Inferior:** en primer lugar, entorno a 3 fA, comienza el efecto de la denominada “dark current” que impondrá el límite inferior del rango dinámico de nuestro píxel DVS. Tal y como sabemos, la “dark current” se define como la corriente inversa a través del fotodiodo que podemos medir cuando no hay iluminación, es decir, ésta no dependerá de la luminosidad, sino que depende del dopado y la temperatura (a través del tiempo de semivida de los portadores minoritarios). Este efecto podría ser minimizado con “Pinned-Photodiodes”.
- **Límite Superior:** con respecto al otro extremo, podemos observar que comienza a desviarse del comportamiento lineal para $I_{ph} = 1 \mu$ A. Esto se debe principalmente a que, al tratarse de corrientes de éste orden, el transistor M_{fb} no puede seguir operando en la Zona de Inversión Débil, dejando así la dependencia logarítmica entre la fotocorriente y la tensión de puerta. Esta no es una zona apta para el trabajo puesto que ya no estaríamos comprimiendo el rango dinámico y la tensión de salida se saturaría.

Una vez finalizado el análisis en DC, se ha realizado un análisis en AC con el fin de obtener el diagrama de BODE del circuito fotorreceptor. Podemos observar el resultado en la Figura 3.2.

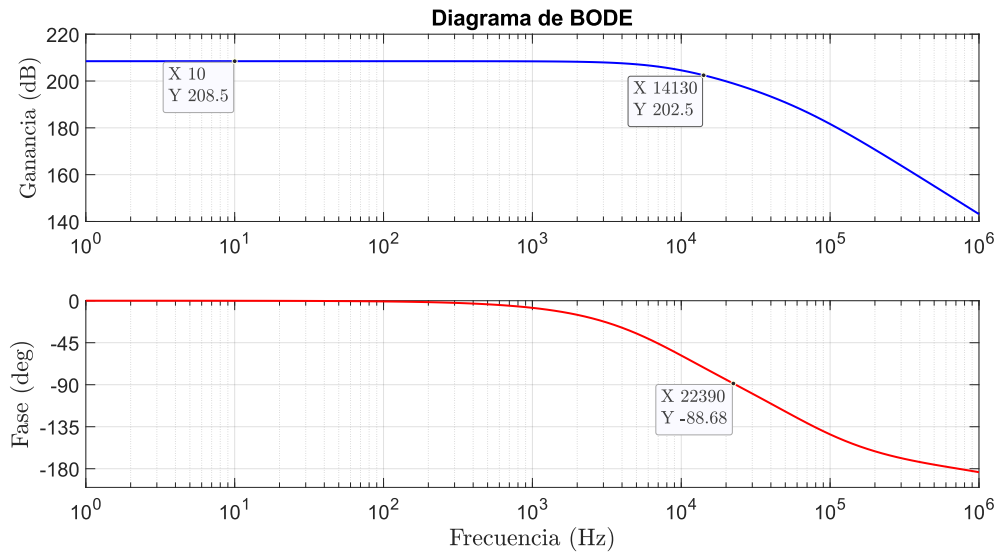


Figura 3.2: Diagrama de BODE del Fotorreceptor

En primer lugar, sabemos que la presencia de un polo se manifiesta en el diagrama de BODE atenuando la ganancia en -20 dB/década e introduciendo un desfase de -90 grados. Podemos observar que tenemos entonces dos polos afectando al comportamiento frecuencial puesto que se puede visualizar claramente que se ha introducido un desfase de -180 grados y una atenuación de la ganancia de -40 dB/década. Además ambos serán cercanos en frecuencia puesto que no podemos diferenciarlos en el diagrama. Nótese que se trata del comportamiento obtenido en el análisis teórico y que no se trata de polos conjugados ya que no se presenta resonancia.

También cabe destacar una discrepancia que se presenta en el valor de la frecuencia de corte entre magnitud y fase. Probablemente este hecho se deba al error de fase que viene dado como $\Delta\phi = -\frac{\omega k}{GBW}$.

Por otro lado, obtenemos una ganancia muy similar a la obtenida de forma teórica. Para resaltar este resultado se adjunta la Tabla 3.3. Además cabe destacar que hemos obtenido un ancho de banda bastante amplio de prácticamente 4 décadas en frecuencia.

Tabla 3.3: Ganancia en DC

Ganancia Teórica	Ganancia Simulación
$A_{0teor} = 208,2$ dB	$A_{0sim} = 208,5$ dB

Por último, se ha creído conveniente incluir un análisis del transitorio, mostrando en la Figura 3.3 la característica $I - V$ del Fotorreceptor para distintas frecuencias de la señal de entrada I_{ph} . En ella podemos observar que se presenta una figura de Lissajous diferente para cada frecuencia como cabía esperar tras observar el Diagrama de BODE. Como sabemos, estas figuras reflejan el desfase entre las señales de entrada y salida del Fotorreceptor que, como hemos visto en la Figura 3.2, aumenta a medida que se incrementa la frecuencia debido a la presencia de polos en el sistema. Además, cabe destacar que para los tres primeros valores de frecuencia la ganancia

permanece aproximadamente constante, no como en la última. Para una señal de entrada de frecuencia 100 kHz se puede apreciar la atenuación de la ganancia debida a la proximidad de la frecuencia de los polos.

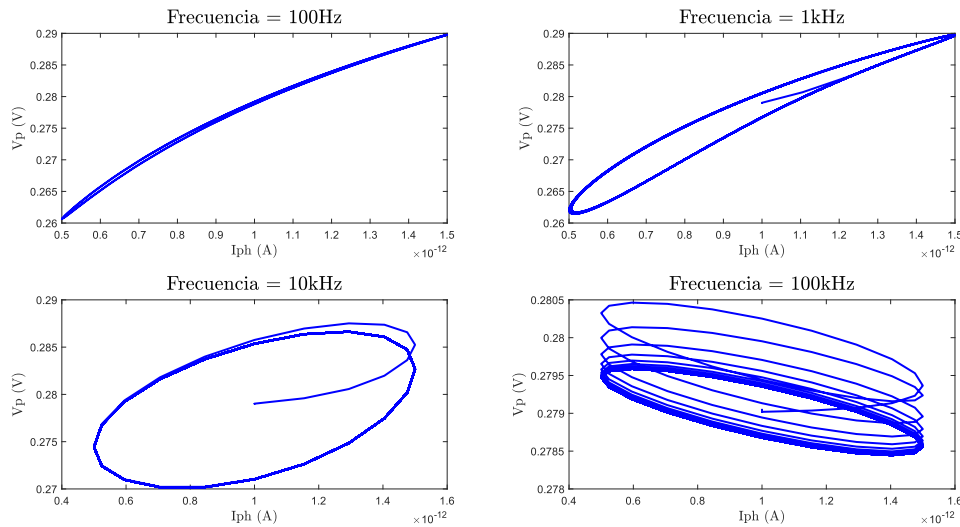


Figura 3.3: Característica Intensidad-Tensión del Fotorreceptor para distintos valores de Frecuencia de la señal de entrada.

3.2. Seguidor de Tensión

A continuación, para el seguidor de tensión (Figura 2.4), se han realizado distintas simulaciones de las cuales dos tendrán principal interés.

En primer lugar, con el fin de demostrar que tiene el comportamiento deseado, se ha llevado a cabo un barrido en DC de la señal de entrada V_p para valores comprendidos entre los railes de polarización. Así, hemos obtenido el resultado que se presenta en la Figura 3.4, donde podemos visualizar la característica de la tensión de salida V_{sf} frente a la de entrada.

Tal y como esperábamos, observamos que el nodo de salida del Seguidor tiene un comportamiento prácticamente idéntico al de la entrada. No obstante, se presentan dos fenómenos que provocan que no sea un seguimiento exacto de tensión:

- Para valores de la tensión de entrada comprendidos entre el raíl negativo y aproximadamente 300mV , la señal de salida permanece prácticamente nula y por tanto no se cumple la función de esta configuración en dicha zona. Esto se debe a que, para tensiones tan bajas en el nodo de entrada, el transistor nMOS M_{sf} que funciona como “driver” tiene una tensión de puerta muy baja y no conduce, independientemente de la corriente de polarización. De hecho, si recordamos la expresión por la que se rige la corriente que circula por este transistor operando en la Zona de Inversión Débil (2.26), podemos observar que para valores tan pequeños a la entrada la exponencial se hace prácticamente despreciable.
- Podemos tanto observar como calcular fácilmente que la recta de la característica correspondiente al nodo de salida no tiene pendiente unidad ($\approx 0,86$). Este comportamiento

fue adelantado en la expresión (2.27), y se debe a la presencia del efecto substrato en el transistor M_{sf} , presentando así una pendiente proporcional a la tensión umbral del mismo.

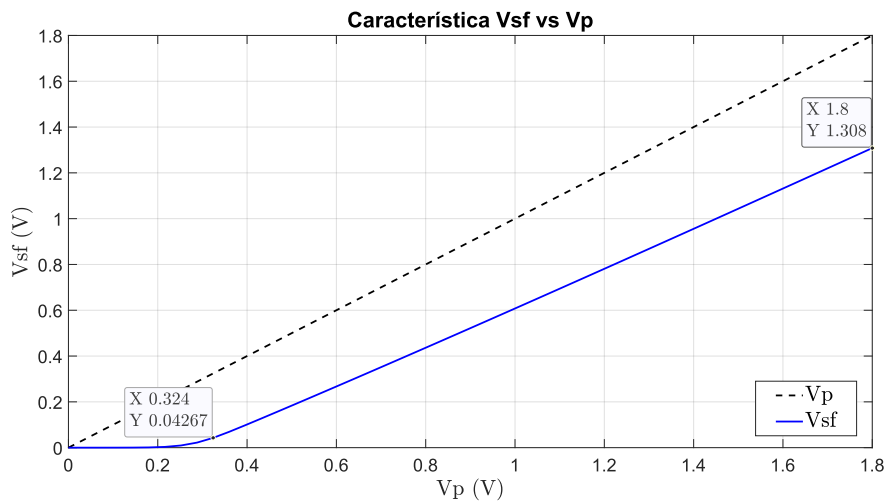


Figura 3.4: Comportamiento del nodo de salida del Seguidor de Fuente

Por otro lado, nótese que la pendiente obtenida no es más que un valor aproximado de la ganancia máxima del Seguidor, que ya esperábamos que fuera distinta de la unidad como consecuencia de la presencia del efecto substrato. De hecho, para confirmar el análisis frecuencial del circuito calculado de forma teórica, cuyos resultados se recogen en (2.30), se presenta en la Figura 3.5 el diagrama de magnitud.

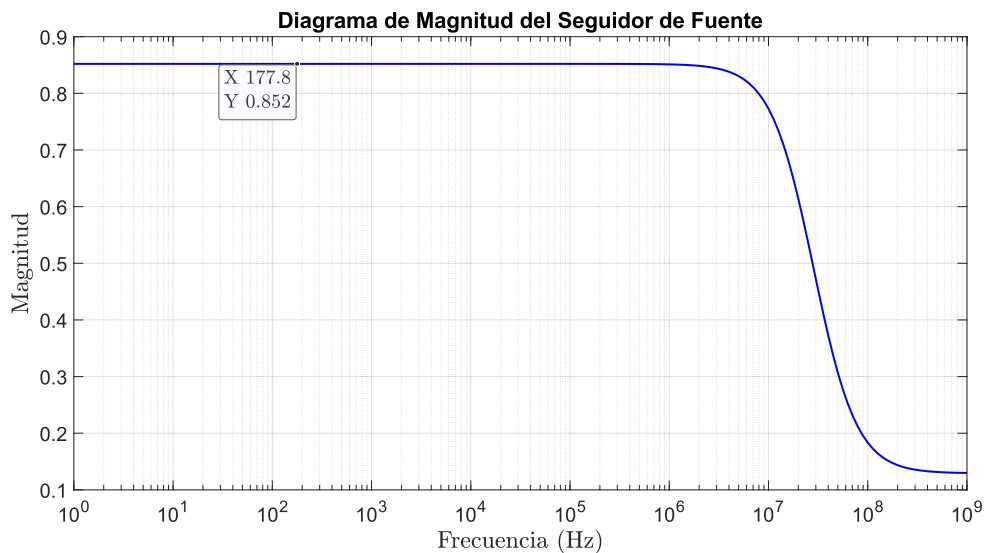


Figura 3.5: Comportamiento Frecuencial del Seguidor de Fuente.

Donde podemos observar la presencia de un polo dominante a unos 70 MHz que atenuará la ganancia. No obstante, tenemos un ancho de banda de cerca de 7 décadas por lo que tendremos un buen comportamiento del Seguidor de Fuente para un gran rango de frecuencias de la señal de entrada. De hecho, nótese que el fotorreceptor dejaría de funcionar correctamente antes de llegar a notarse el polo que introduce el Seguidor. Además, tal y como se ha comentado, obtenemos

una ganancia máxima de 0,852, que es muy similar al valor obtenido para la pendiente de la Figura 3.4.

3.3. Amplificador Diferenciador

Seguimos con el Amplificador Diferenciador o Derivador que aparece en la Figura 2.6. Tal y como se ha explicado anteriormente, la función del Derivador será amplificar las variaciones temporales de la señal de entrada. Por ello, no tiene ningún sentido realizar simulaciones o barridos en DC en esta parte. Para analizar su comportamiento será interesante observar los resultados obtenidos para el transitorio y en AC.

En primer lugar, se ha llevado a cabo una simulación en el transitorio con una señal de entrada triangular, presentando el resultado en la Figura 3.6.

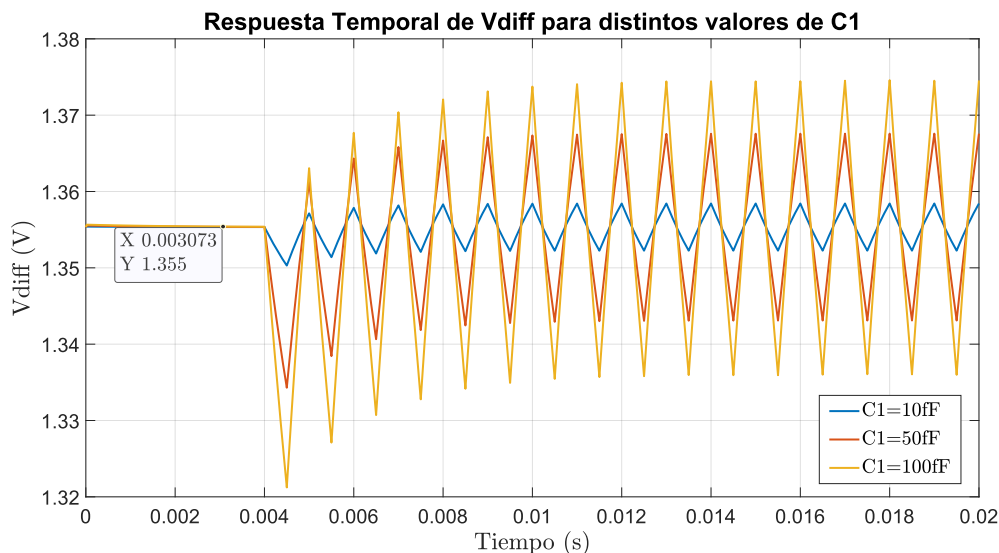


Figura 3.6: Comportamiento Temporal de la señal de salida V_{diff} para $C_1 = 10$ fF, 50 fF y 100 fF.

Nótese que hemos dejado un retraso de 4 ms para observar el valor promedio de la señal que teóricamente calculamos como (2.33) y vemos que obtenemos un resultado similar. Además, cabe destacar que se ha reflejado la señal de salida para distintos valores de la capacidad C_1 , manteniendo C_2 constante en el mínimo valor aportado por la tecnología. De esta forma, podemos visualizar perfectamente que la ganancia del amplificador es directamente proporcional a la razón entre estas capacidades, aumentando la amplitud de los pulsos a medida que incrementamos el valor de C_1 .

Por otro lado, con el fin de analizar con mayor profundidad el comportamiento en frecuencia, se ha decidido presentar en la Figura 3.7 el diagrama de Magnitud del Amplificador Diferencial. Donde, de nuevo, se han realizado simulaciones para distintos valores de C_1 . Sin embargo, en este caso obtenemos un resultado que discrepa en gran medida del obtenido de forma teórica. Para llevar a cabo mejor esta comparación se recogen los valores en la Tabla 3.4. Donde se ha tenido en cuenta que $C_2 \approx 2$ fF y la ganancia máxima viene dada por la expresión (2.36).

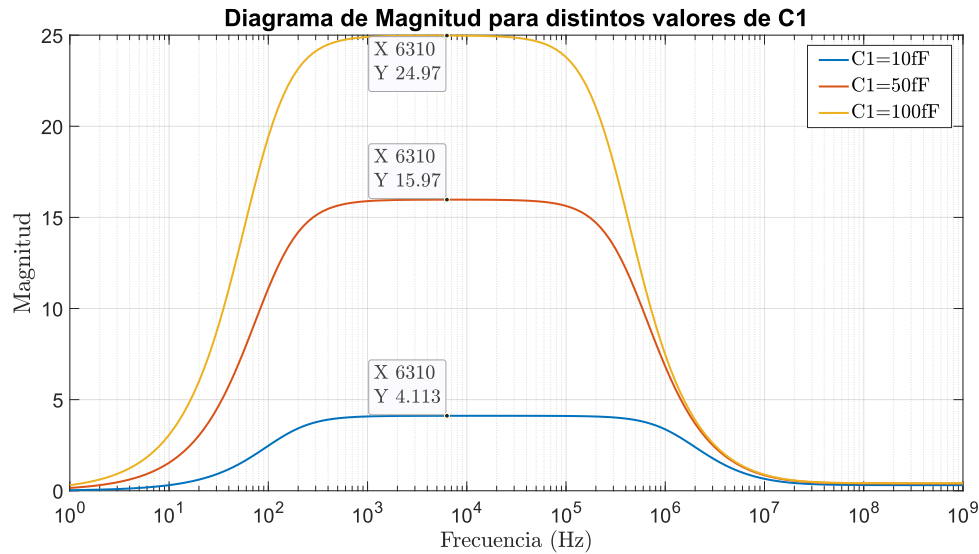


Figura 3.7: Respuesta en Frecuencia del Amplificador Diferenciador para distintos valores de la capacidad C_1 .

Tabla 3.4: Comparación entre las ganancias teóricas y las obtenidas por simulación para distintos valores de C_1 .

Capacidad	Valores Teóricos	Valores Simulación
C_1 (fF)	$ A_{0teor} $	$ A_{0sim} $
10	5	4,113
50	25	15,97
100	50	24,97

Nótese que la discrepancia aumenta a medida que incrementamos el valor de la capacidad. Esto podría deberse principalmente a la corriente de polarización del circuito puesto que conforme aumentamos la ganancia del mismo, éste requiere una mayor corriente, aumentando así el consumo. Al no aportarse dicha cantidad de corriente se presenta una pérdida en la ganancia con respecto al valor ideal. Otro factor que probablemente esté provocando esta discrepancia es que hemos analizado el circuito como un OTA ideal cuando realmente no es exactamente así, por lo que su comportamiento presentará algunas diferencias con el esperado. Aun así vemos que realiza bien su función, amplificando en gran medida la señal.

Por otro lado, cabe destacar que la elección de las dimensiones del condensador C_2 influirá en cierta medida al *mismatch* del circuito. Para observar su repercusión, se ha realizado un análisis estadístico de Monte Carlo para distintos valores de dicha capacidad. Sin embargo, tras llevar a cabo varias simulaciones, hemos observado que parecía no incrementar sigma al disminuir el valor de C_2 . Esto no significa que no aumente el *mismatch* al disminuir la capacidad de dicho condensador, sino que el análisis de Monte Carlo en *Cadence* aún no está modelado para capacidades como las utilizadas en nuestro diseño, es decir, no existe un modelo que considere los condensadores del tipo “MIMCaps”. Entonces, no existe un estudio detallado de su comportamiento, y esto es así ya que generalmente el *matching* de las capacidades es bueno y la ganancia no varía en gran medida entre píxeles. Las dimensiones de los transistores tienen una influencia mucho mayor en el *mismatch* y por ello podemos despreciar la de C_2 .

Por último, se ha creído interesante añadir la variación que se presenta en la respuesta en frecuencia del Derivador en función de la polarización aplicada, y por tanto, del valor promedio de la señal de salida. El resultado de la simulación se presenta en la Figura 3.8.

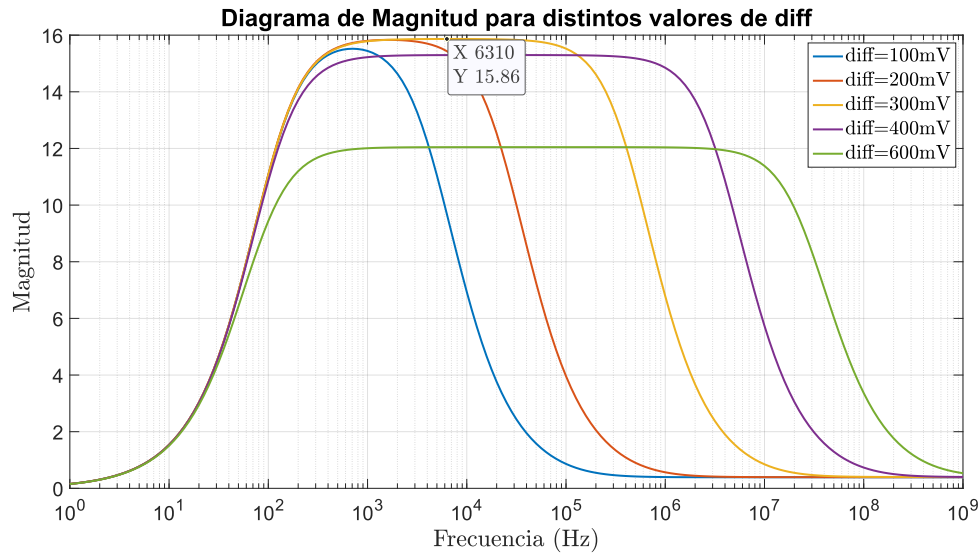


Figura 3.8: Respuesta en Frecuencia del Amplificador Diferenciador para distintos valores de la tensión de polarización $diff$.

Donde se puede observar que, a medida que aumenta la tensión con la que polarizamos la salida del Derivador, se incrementa el ancho de banda del mismo pero a costa de un decremento de su ganancia. Se trata de un resultado esperado puesto que el producto ganancia-ancho de banda unidad GBW_u , debe permanecer constante, desplazándose así el polo dominante hacia mayores frecuencias. No obstante, para valores menores a $diff = 300$ mV observamos que no se obtiene una mayor ganancia. Esto se debe a que, para esos valores de tensión, las corrientes de polarización son tan pequeñas que el circuito se encuentra en una zona que no es apta para el trabajo. Entonces, nótese que el valor utilizado de $diff = 300$ mV es el mejor para alcanzar la respuesta óptima del sistema, con un ancho de banda suficientemente amplio como para operar a mayores frecuencias que el fotorreceptor.

3.4. Comparador

Con respecto al comparador (Figura 2.8), quizás carece de interés realizar simulaciones de su comportamiento tanto en DC como en AC, puesto que su respuesta es conocida. No obstante, es muy interesante en este caso llevar a cabo un análisis estadístico del mismo, ya que es uno de los circuitos de principal importancia en la generación de eventos, que es fundamental para un funcionamiento correcto de nuestro píxel. Por ello, se ha realizado una simulación de Monte Carlo y se han obtenido unos resultados de gran relevancia. Estaremos interesados en estimar un valor para la desviación estándar en tensión σ_V , que sabemos que se trata de un parámetro estadístico de dispersión que representa la variabilidad respecto un valor medio, que en nuestro caso será el punto de corte entre la señal de entrada y el valor umbral impuesto.

En primer lugar, para medir la desviación estandar del proceso generamos una señal de entrada rampa cuya pendiente sea lo más pequeña posible ($\approx 0,0034$ V/ms), de manera que permanezca durante un significativo intervalo de tiempo próxima al valor del umbral impuesto. Así, realizando un análisis transitorio, obtenemos el resultado presentado en la Figura 3.9.

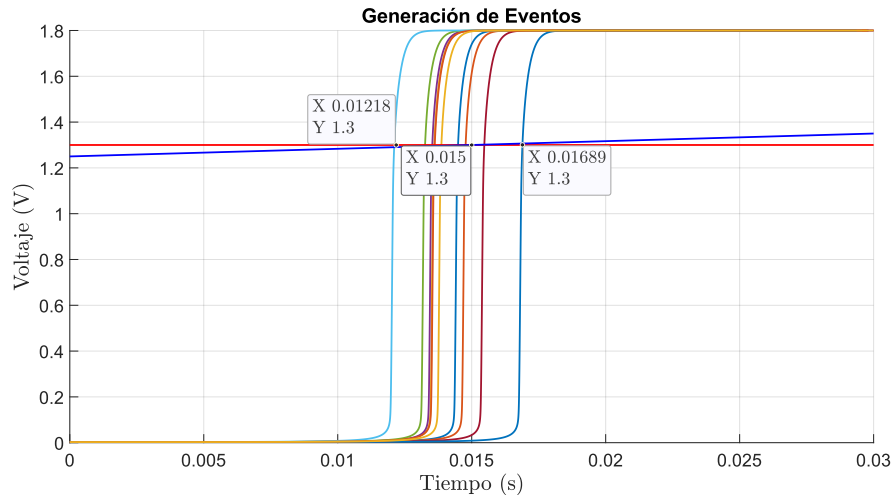


Figura 3.9: Simulación de Montecarlo para observar la Desviación Estándar en la Generación de Eventos (ev^+ en este caso) ante una Entrada Rampa.

Nótese que los eventos deberían darse cuando $V_{pp} = V_{diff} = 1,3$ V para $t = 15$ ms, pero no se da ninguno en ese instante de tiempo por lo que podemos decir que la diferencia entre los valores de V_{diff} y V_{pp} no es suficientemente significativa como para que los comparadores presenten poco mismatch. Aun así, se observa un comportamiento considerablemente bueno teniendo en cuenta la pendiente de la señal de entrada (caso extremo), generándose los eventos con un adelanto o retraso máximo de $\approx \pm 2,8$ ms. Es decir, la generación de eventos presenta un *jitter* máximo de $\approx 4,71$ ms. Sin embargo, la sigma que realmente nos interesa es el rango en tensión, que definirá el valor de diferencia de tensión suficiente para detectar de forma óptima un evento. Así, obtenemos una desviación en tensión dada como:

$$\sigma_V = 1,30631 - 1,2903576 = 0,0159524 \text{ V} = 15,9524 \text{ mV} \approx 16 \text{ mV} \quad (3.1)$$

Donde, nótese que no se han añadido tantos decimales en las etiquetas de la gráfica para lograr una mejor visualización de la misma. Este es el resultado que tiene más importancia en este apartado puesto que nos proporciona una idea del mismatch que presentan los comparadores. Además, como cabía esperar, a medida que V_{diff} varía en menor medida entorno al valor umbral, sigma aumenta.

A continuación, se ha presentado en la Figura 3.10 la respuesta ante una entrada rampa para observar que se vuelve a dar el mismo comportamiento. Observándose el mismo resultado que para la entrada rampa, presentando los mismo valores de desviación tanto temporal como en tensión.

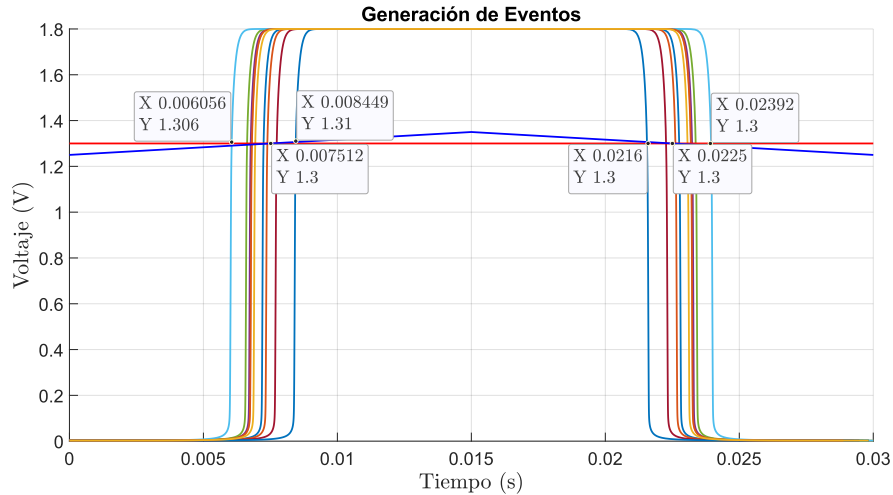


Figura 3.10: Simulación de Montecarlo para observar la Desviación Estándar en la Generación de Eventos (ev^+ en este caso) ante una Entrada Triangular.

Entonces, una vez hemos estimado un valor de σ_V , se ha creído conveniente realizar una simulación que refleje un caso límite. Para ello, hemos generado a la entrada una señal triangular de periodo $1\text{ ms} < 2,8\text{ ms}$ y amplitud de pulsos del orden de $\sigma_V \approx 16\text{ mV}$. El resultado se presenta en la Figura 3.11, donde se han incluido únicamente dos simulaciones (resultados extremos) de las 20 realizadas en el análisis de Monte Carlo.

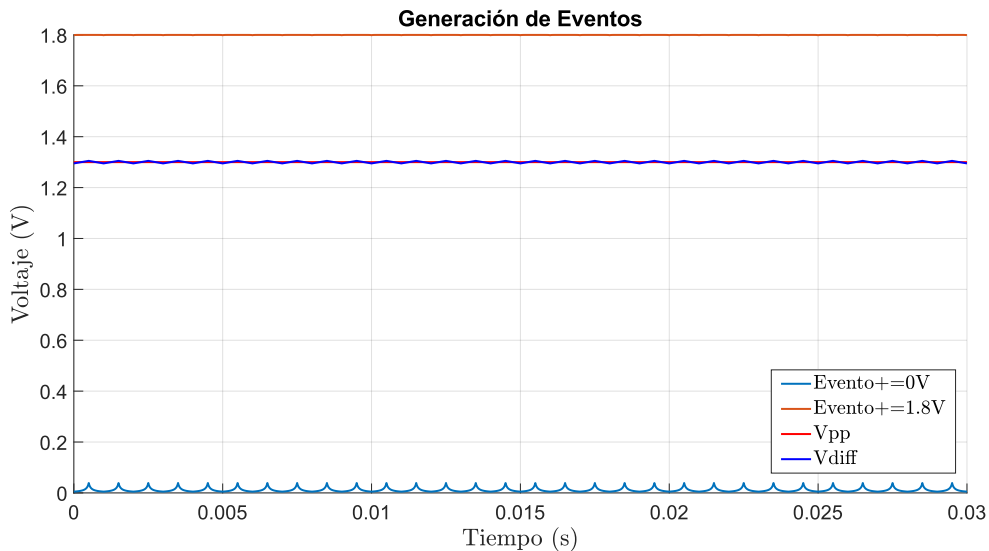


Figura 3.11: Simulación de Montecarlo para observar el comportamiento de los Comparadores en la Generación de Eventos (ev^+ en este caso) ante una Entrada de Pulsos de orden Sigma.

Observamos que, cuando los pulsos de V_{diff} son del orden de sigma, obtenemos que los comparadores dejan de realizar bien su función. En la mayoría de las simulaciones de Monte Carlo se han obtenido eventos con algo de distorsión, pero los resultados más interesantes (y que buscábamos) son los representados en la Figura 3.11. Vemos que para uno de ellos, el comparador se encuentra activado en todo momento, es decir, $ev^+ = 1,8\text{ V}$ para todo instante de tiempo. Mientras que para otro, el dispositivo no se activa en ningún momento, es decir, no genera ningún evento, $ev^+ = 0\text{ V}$ para todo t . De esta forma, podemos decir que hemos alcanzado un límite inferior

de la amplitud de V_{diff} para asegurar la generación de eventos y por tanto, garantizar un buen comportamiento de los comparadores. Además, también cabe destacar el límite encontrado en función de la frecuencia de la señal de entrada. Para ello, se ha generado una señal sinusoidal situando uno de los límites en el valor promedio de V_{diff} y hemos variado la frecuencia de oscilación de ésta con el fin de observar cuándo dejan de generarse eventos. El resultado obtenido es que para una frecuencia superior a 100 kHz (semiperiodo inferior a $5 \mu\text{s}$) el comparador deja de realizar bien su función.

3.5. Píxel Completo

Por último, para finalizar este capítulo se han realizado una serie de simulaciones con el fin de comprobar el funcionamiento de las distintas partes acopladas, es decir, observar el comportamiento de nuestro píxel DVS (Figura 2.11). Para ello, ha sido necesario incluir en la circuitería encargada de la comunicación asíncrona un transistor pMOS de “pull-up”, logrando una configuración denominada “NOR distribuida”, que ha sido presentada en la Figura 3.12. Esta

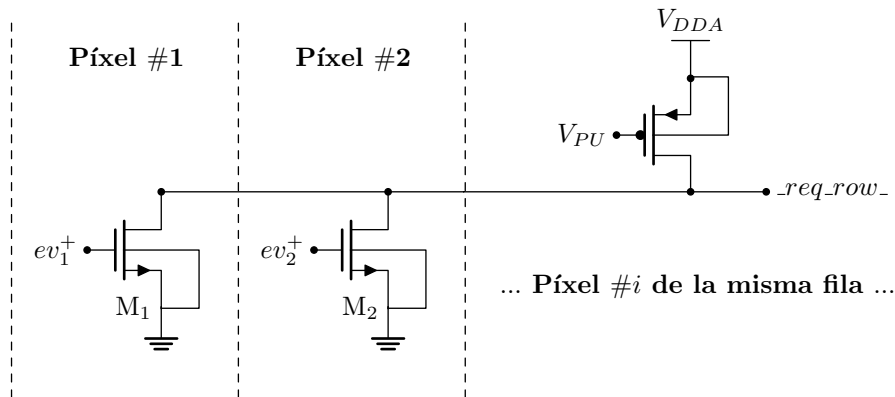


Figura 3.12: Esquema de la configuración NOR Distribuida para una fila de píxeles.

configuración trata de conectar todos los píxeles de una misma fila a un transistor pMOS que pertenecería a la parte externa que se encarga de la comunicación asíncrona con cada píxel de la matriz. Este transistor externo tiene su fuente y sustrato conectado a $V_{DDA} = 1,8 \text{ V}$, su drenador a la señal req_row_- , y aplicaremos una tensión de *pull-up* en su puerta ($V_{pu} = 1 \text{ V}$). Con la tensión de *pull-up* V_{pu} podremos cambiar la conducción del transistor pMOS y buscaremos que ésta sea débil. El fin de esta configuración es que si ninguna de las entradas se activa, req_row_- está conectada virtualmente a V_{DDA} , mientras que si alguna se activa, el transistor nMOS correspondiente se hace más conductivo que el pMOS provocando que req_row_- baje a cero, presentándose así una lógica negada. Sin embargo, si la tensión V_{SG} del pMOS fuera demasiado pequeña el transistor sería muy poco conductivo y la conmutación entre los valores lógicos de req_row_- sería muy lenta. Por otro lado, si fuera demasiado conductivo, la señal de salida podría no llegar al ‘0’ lógico. También cabe destacar que, cuanto más conductivo sea el transistor de *pull-up*, más consumirá, pero esto no será un problema puesto que solo tendremos uno por cada fila de la matriz y nos lo podremos permitir. Por ello, se ha utilizado $V_{pu} = 1 \text{ V}$, donde se presenta un buen comportamiento como veremos en las siguientes simulaciones.

A continuación, se van a mostrar una serie de gráficas correspondientes a una simulación del ciclo completo, donde se ha utilizado una señal de entrada comprendida entre 0,5 pA y 5 pA que se encuentra en el intervalo donde hemos comprobado que el fotorreceptor funciona correctamente.

En primer lugar, se ha creído interesante representar las señales V_p , V_{sf} y V_{diff} que, como ya sabemos, son las señales de salida del Fotorreceptor, Seguidor y Amplificador Diferencial respectivamente. La finalidad de la Figura 3.13 es mostrar tanto la amplificación obtenida como las consecuencias de utilizar un seguidor de fuente en nuestro diseño.

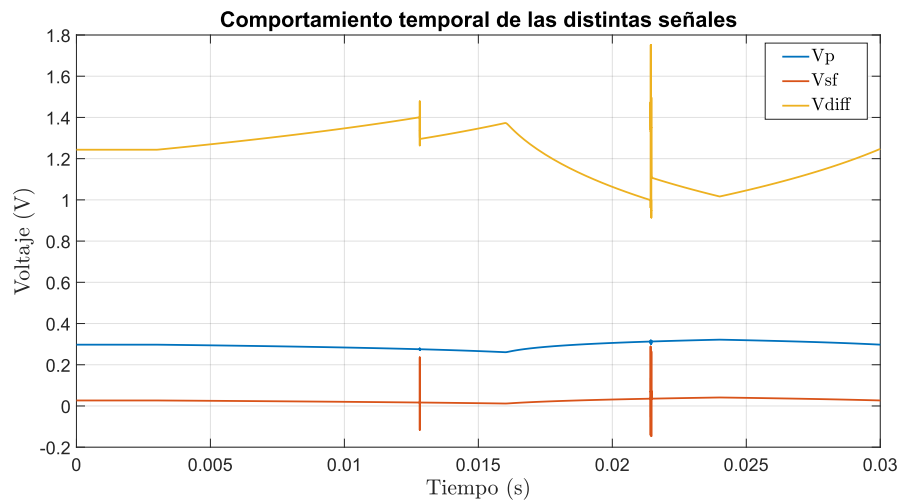


Figura 3.13: Evolución temporal de las señales de salida de los diferentes circuitos que conforma nuestro píxel DVS.

Donde cabe destacar que el Seguidor de Tensión cumple su función prácticamente de forma óptima, aislando la entrada V_p de las variaciones de V_{diff} , que vemos que afectan a la señal de salida del Seguidor V_{sf} . En las próximas figuras veremos que estas variaciones de tensión se deben a la activación de la señal de reset debido a la generación de eventos. Dicha generación podemos observarla en la Figura 3.14, donde vemos que se han producido 2 eventos positivos (*ON*) y uno negativo (*OFF*).

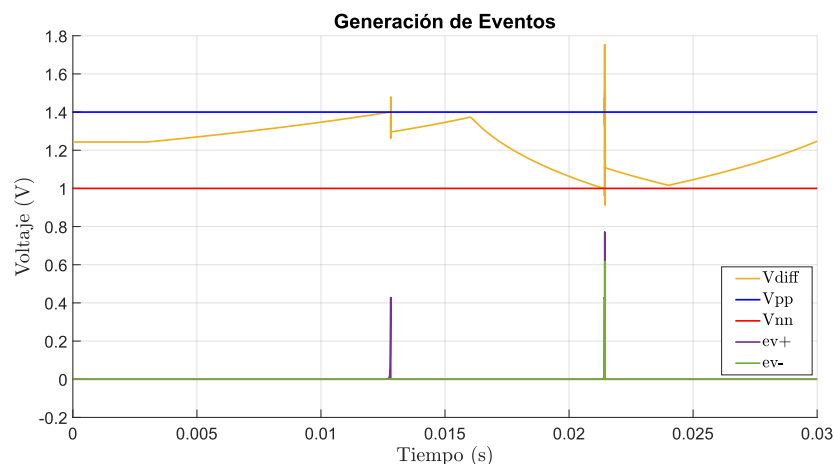


Figura 3.14: Evolución temporal de las señales de salida de los diferentes circuitos que conforma nuestro píxel DVS.

Podemos observar que la variación producida al aplicarse el reset es tal que es capaz de generar otros eventos que no deberían producirse. Esto se debe a que al realimentar la salida del píxel con su reset, cuando éste se aplica, la respuesta del sistema es rápida pero presenta un subamortiguamiento significativo. Una solución a este problema sería que los transistores que constituyen el Amplificador Derivador operen en la Región de Saturación (Z.I.F) y así la respuesta sea más estable. Para ello, debemos cambiar la tensión de referencia $diff$, encontrando un valor óptimo $diff = 510$ mV donde la corriente producida es de $I_{DS} = 927,6$ nA, con la intención de minimizar el consumo de energía. De esta forma, se ha obtenido el resultado reflejado en la Figura 3.15, donde podemos observar que desaparece el comportamiento anterior siempre y cuando la diferencia de tensión entre los valores umbrales sea de al menos 380 mV, es decir, $V_{pp} - V_{nn} \geq 380$ mV (en nuestro caso 385 mV). Además, cabe destacar que al operar en Zona de Inversión Fuerte el valor promedio de la señal ha cambiado respecto al calculado de forma teórica (2.33), siendo ahora:

$$V_{G_{dp}} \approx V_{DDA} - |V_{Tp}| - \sqrt{\frac{\beta_n}{\beta_p}} (diff - V_{Tn}) \quad (3.2)$$

Donde se ha despreciado el efecto de modulación del canal ($\lambda \approx 0$).

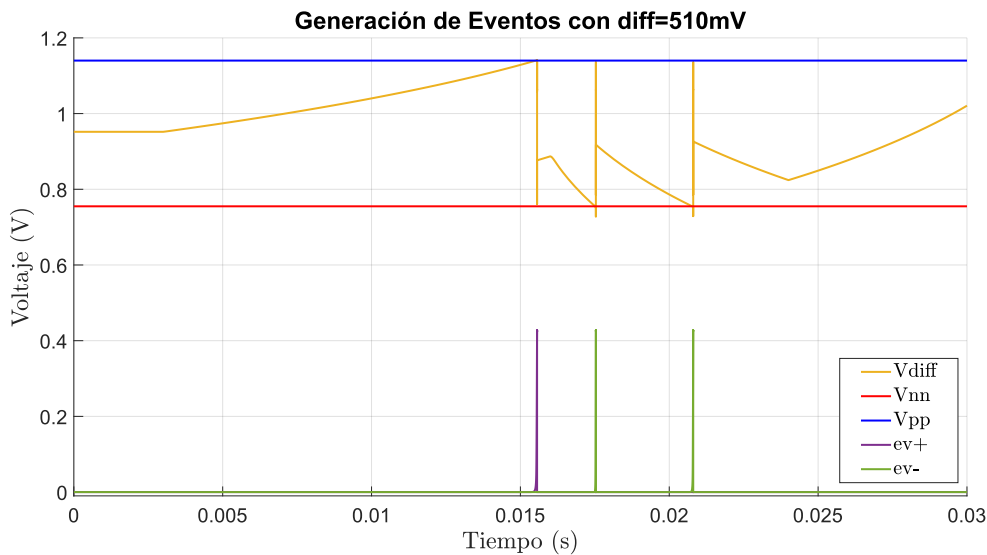


Figura 3.15: Evolución temporal de las señales de salida de los diferentes circuitos que conforma nuestro píxel DVS. Siendo $diff = 510$ mV, operando así el Derivador en Z.I.F.

A pesar del resultado observado en la Figura 3.15 ($I_{ph} \sim \text{pA}$), volvemos a presenciar el comportamiento indeseado si realizamos simulaciones con valores de fotocorriente del orden de 100 fA. Además, el hecho de tener la condición $V_{pp} - V_{nn} \geq 380$ mV reduce en gran medida la resolución de nuestro píxel. No obstante, cabe destacar que este problema solo aparecerá en simulaciones y no ocurrirá en la práctica, ya que la señal de salida irá a un dispositivo que almacena las coordenadas del píxel cuando éste avisa de la generación de un evento, añadiéndose así un retraso que estabiliza la operación del propio píxel. Por tanto, todos los valores discutidos hasta el momento son válidos, volviendo al uso de $diff = 300$ mV donde se minimizaba considerablemente el consumo.

Por otro lado, cabe destacar que la señal de los eventos producidos no llegan al ‘1’ lógico en ninguno de los casos. Sin embargo, observando el comportamiento de V_{diff} se visualiza perfectamente la aplicación del reset. Es decir, el sistema utilizado de NOR Distribuida es lo suficientemente sensible (transistor de pull-up poco conductivo) como para activar las señales de solicitud y sus respectivas señales de confirmación sin necesidad de que los eventos alcancen el rail positivo. Además, vemos que la respuesta es muy rápida por lo que el valor de $V_{pu} = 1$ V ha resultado ser una buena elección.

Por último, vamos a llevar a cabo una estimación del consumo de nuestro píxel. Sabemos que aparecerán dos tipos:

- En primer lugar, tendremos el consumo analógico que resultará dominante. Éste proviene de las corrientes con las que polarizamos cada parte del circuito, es decir: la polarización del fotorreceptor, del seguidor de tensión, del amplificador diferencial y de los comparadores. Por tanto, podemos realizar una estimación de la misma mediante simulación midiendo el punto de operación en DC del sistema completo. A continuación, se recogen en la Tabla 3.5 las distintas corrientes de polarización.

Tabla 3.5: Corrientes de Polarización de los distintos circuitos.

Circuito	Corrientes de Polarización	Valores de Simulación (nA)
Fotorreceptor	$I_{bias_{ph}}$	5,274
Seguidor	$I_{bias_{sf}}$	5,225
Derivador	$I_{bias_{diff}}$	10,550
Comparador	$I_{bias_{comp}}$	12,096

Finalmente, una vez obtenidas las corrientes de polarización podemos obtener el consumo estático:

$$P = V_{DDA} \cdot (I_{bias_{ph}} + I_{bias_{sf}} + I_{bias_{diff}} + 2 \cdot I_{bias_{comp}}) \approx 80,83 \text{ nW} \quad (3.3)$$

- Por otro lado tendremos el consumo dinámico de las puertas digitales cuando el píxel conmuta y genera eventos. Sin embargo, éste se determinará experimentalmente puesto que presenta una fuerte dependencia de la tasa de eventos que genera nuestro sensor DVS, es decir, en última instancia depende del contraste temporal que experimente el píxel.

CAPÍTULO 4

Layout del píxel DVS

Una vez definida e implementada la arquitectura de nuestro píxel, siendo analizada en los capítulos anteriores que comprenden la parte de síntesis del diseño, es el momento de comenzar con el diseño físico del mismo. Este proceso se denomina “Layout”, y será donde se definirán las geometrías y dimensiones, siendo éstas últimas impuestas por el fabricante en función de la tecnología utilizada.

4.1. Layout de las distintas componentes

A continuación, se presentarán distintas imágenes quedando reflejado el procedimiento seguido durante todo el proceso donde, en primer lugar, se realizó el Layout de cada parte por separado (Figura 4.1) y luego fueron modificadas y conectadas dando lugar al píxel DVS (Figura 4.2). Nótese que, con el fin de reducir las dimensiones de nuestro píxel, se han utilizado las dimensiones mínimas permitidas por la tecnología cada vez que ha sido posible.

En *a*) podemos observar que, finalmente, se ha añadido el fotodiodo, de área $(7,15 \times 4,7) \mu m^2$ y que consta de una simple unión PN a través de un *n-well* al substrato de tipo P. Además, vemos que éste ha sido conectado al resto de transistores que componen el Fotorreceptor a través de un contacto en la parte izquierada del pozo. No obstante, tenemos más fotodiodos disponibles en la tecnología que serán considerados más adelante. También cabe destacar el uso del número de fingers para acoplar distintos transistores dispuestos en serie, reduciendo así el espacio. De hecho, se puede visualizar perfectamente en el Seguidor de Tensión (*b*)), donde los transistores que componen el circuito han sido acoplados compartiendo la fuente de M_{sf} con el drenador de M_f , quedando un layout muy simple.

Por otro lado, nótese que en el Layout correspondiente al Derivador (*c*)) no se han añadido las capacidades puesto que, al ser MIMCAPs, estarán compuestas por los metales de más alto nivel, es decir, por metal-5 y metal-6. De esta forma, se han dejado para el final, teniendo siempre en cuenta que debíamos dejar espacio libre para el contacto con las mismas.

Quizás, el más complicado de distinguir es el correspondiente a la circuitería que se encarga de la comunicación asíncrona (*e*)), puesto que se ha presentado directamente el layout completo. Nótese además, que solo se ha añadido uno de los comparadores puesto que ambos tienen un layout idéntico.

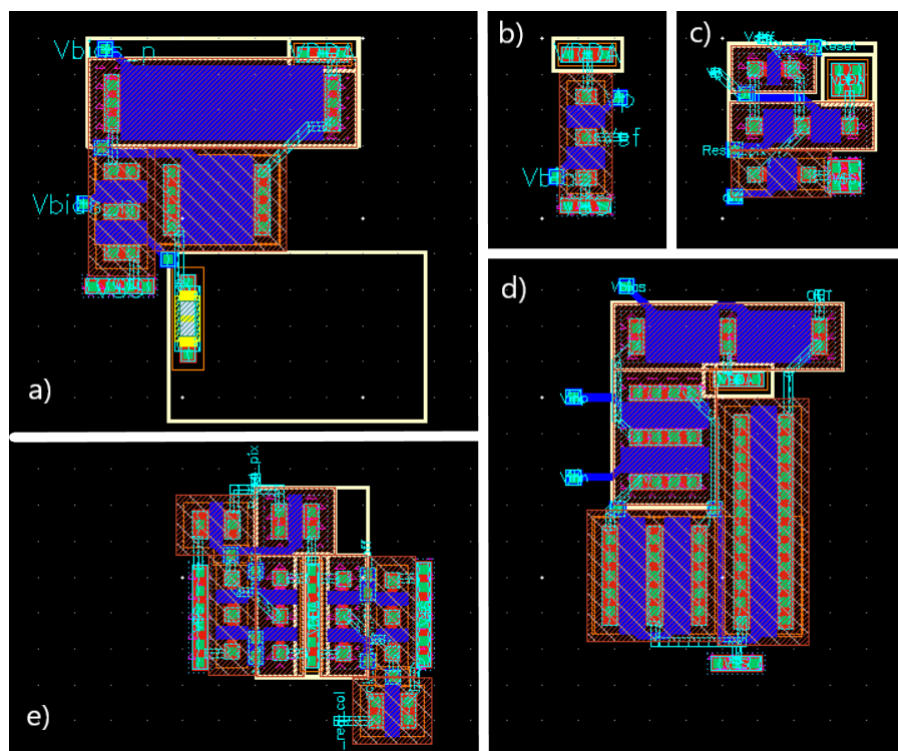


Figura 4.1: Layout de las componentes del píxel DVS por separado con sus respectivas áreas. a) Fotorreceptor, $(9,55 \times 10,67) \mu m^2$. b) Seguidor de Tensión, $(1,92 \times 4,96) \mu m^2$. c) Amplificador Diferencial, $(4,05 \times 4,29) \mu m^2$. d) Comparador, $(7,13 \times 10,35) \mu m^2$. e) AERs, $(7,17 \times 7,16) \mu m^2$.

Por último, cabe destacar que todas las vistas se encuentran con la misma escala, es decir, los tamaños entre los distintos layouts serán los presentados en la Figura 4.1.

4.2. Layout del píxel DVS y Matriz de píxeles

Como se ha especificado en la sección anterior, una vez realizados los layouts correspondientes a las distintas componentes, se modificaron y conectaron dando lugar al píxel DVS presentado en la Figura 4.2. Donde podemos observar que se han incluido las capacidades de forma que la de mayores dimensiones (C_1) coincidiera con los límites del píxel. Por supuesto, cabe destacar que se ha realizado con éxito la comparación Layout Vs. Esquemático (LVS). Además, con el fin de proteger los transistores que componen el píxel de la luz a la que éste se verá sometido, se han extendido las capas de los metales superiores sobre los mismos, como queda reflejado en la Figura 4.3.

Por otro lado, en la Figura 4.2, podemos observar que se ha diseñado un píxel DVS de área $(25,44 \times 11,48) \mu m^2$. Es decir, tenemos un píxel rectangular, por lo que se ha considerado oportuno incluir en el diseño la imagen especular del mismo, formando un conjunto cuadrado resultante compuesto por dos píxeles completamente independientes y autónomos, como se puede observar en la Figura 4.4. Nótese que se ha añadido una matriz 2×2 de píxeles puesto que será el elemento que se repetirá formando matrices de mayor tamaño. Además, cabe destacar que en los huecos que había entre píxeles se han incluido contactos a polarización, para así asegurar una buena distribución y acción de la misma.

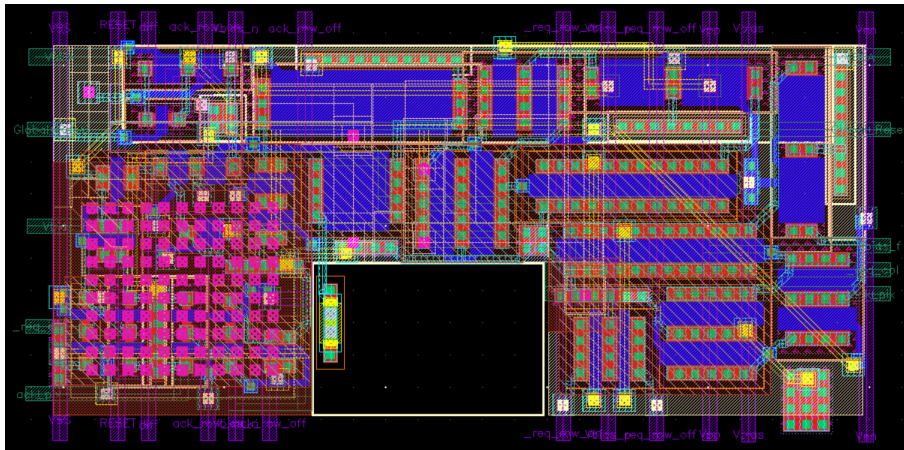


Figura 4.2: Layout del píxel DVS completo. Área total $(25,44 \times 11,48) \mu m^2$, logrando un *fill factor* del 11,51 %

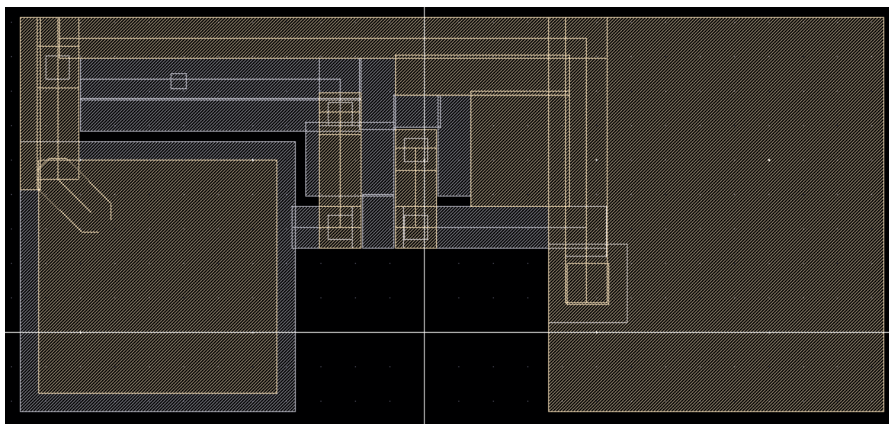


Figura 4.3: Protección con las capas de metal-5 y metal-6.

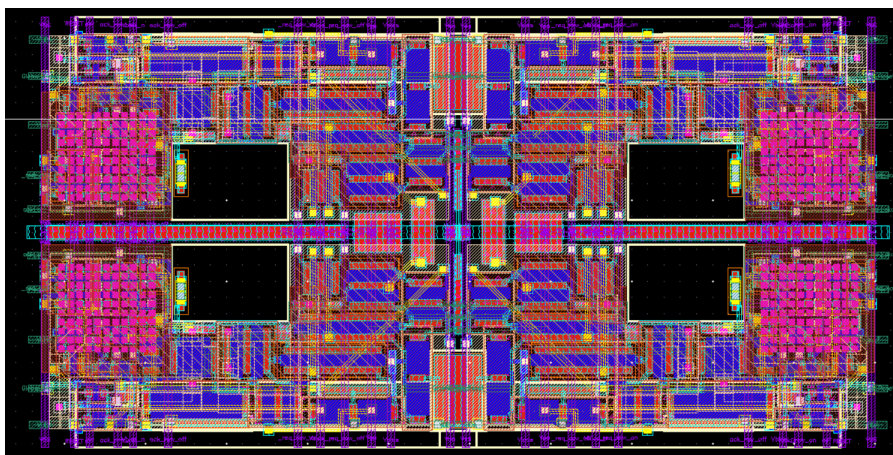


Figura 4.4: Layout de una matriz de píxeles 2×2 .

Finalmente, una vez obtenida la matriz de 2×2 , podremos crear la matriz de píxeles DVS del tamaño que deseemos de forma sencilla. Para ello, tendremos que instanciar el elemento de la Figura 4.4 y, con la opción que nos proporciona *Cadence* para reproducir la instancia tantas veces como deseemos, construiremos la matriz. No obstante, es importante que entre cada elemento haya una distancia mínima para asegurar que cumple las restricciones impuestas por el fabricante. En nuestro caso, las distancias son:

$$\begin{cases} \Delta y = 25,3 \mu\text{m} \\ \Delta x = 52,1 \mu\text{m} \end{cases} \quad (4.1)$$

Nótese que realmente lo que se define son las dimensiones del propio elemento para superponer unos con otros.

A continuación, se presenta un ejemplo en la Figura 4.5 de una matriz de píxeles 8×6 . Nótese que se ha añadido una matriz pequeña para que se pueda apreciar la disposición de los píxeles.

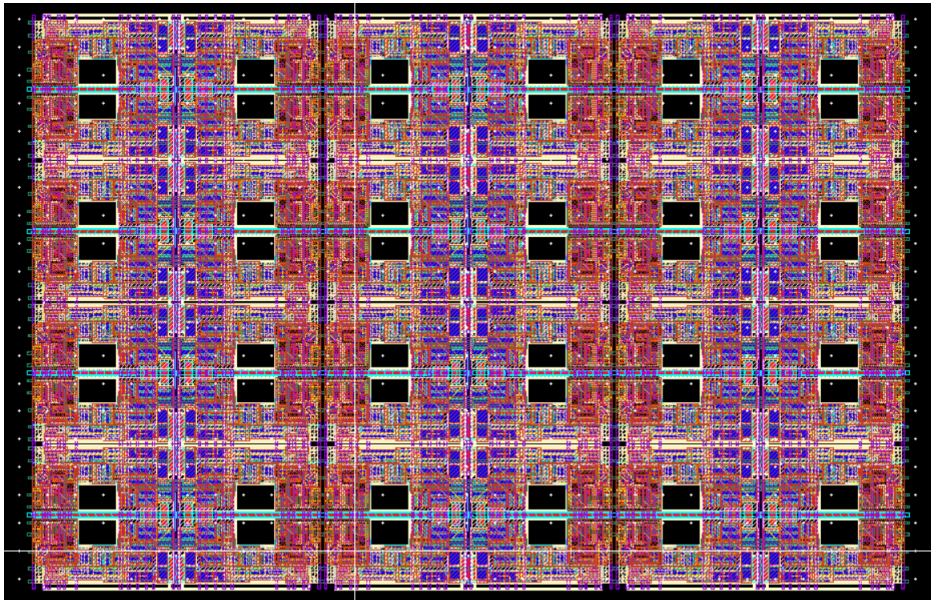


Figura 4.5: Layout de una matriz de píxeles 8×6 .

CAPÍTULO 5

Conclusiones y líneas futuras

Para finalizar el trabajo, se introduce este capítulo en el que se presentan las distintas conclusiones obtenidas tras el estudio y desarrollo del mismo. Así como las posibles vías para su continuación y las diversas aplicaciones que tiene un píxel como el diseñado.

En primer lugar, se ha llevado a cabo el diseño de un píxel DVS (Dynamic Vision Sensor), el cuál es capaz de detectar variaciones temporales de carga con una excelente resolución temporal. De esta forma, podremos cuantificar la luminosidad transformándola en una señal de corriente y medir las variaciones de ésta, constituyendo en definitiva un sensor de imagen capaz de informar de los cambios de luz a los que se ve sometido de forma asíncrona. Cada píxel será totalmente autónomo, lo que nos permite una actualización de la imagen evitando la redundancia. Así resolvemos diversos problemas que presentaban algunos sensores de visión biológica convencionales utilizados hasta el momento, como pueden ser los basados en fotogramas, los cuales captan una imagen completa cada cierto intervalo de tiempo especificado por un *clock* externo, haya o no variación. Además, cabe destacar que se ha utilizado una tecnología de fabricación moderna CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process), lo que posibilita mejores prestaciones que el píxel original, el cuál fue diseñado con una tecnología más antigua (0,35 μm 4M2P process).

Por tanto, nuestro diseño, se trata de un píxel que detecta cambios de iluminación, lo que se lleva a cabo en tres pasos o etapas principalmente:

- Hay un fotorreceptor que convierte los niveles de intensidad luminosa en tensión comprimiendo el rango dinámico.
- Le sigue un circuito (Amplificador Diferencial) que calcula la derivada temporal de la salida del anterior, amplificando las variaciones temporales con una ganancia dada por la razón entre las capacidades del circuito.
- Finalmente, hay un bloque que detecta si esta derivada temporal es nula o no. Si no lo es, manda al exterior un evento (coordenadas del píxel en cuestión), indicando que el píxel ha detectado un cambio temporal de iluminación en su posición. Los umbrales de tensión podrán ser modificados variando así la resolución del píxel.

Gracias al uso de una comunicación asíncrona con el protocolo “*4-phase AE handshaking*”, una matriz de estos píxeles, nos aportará información sobre la posición exacta del píxel activo así como del instante de tiempo en el que se genera el evento. El hecho de que sean completamente

independientes disminuye tanto el tiempo de reacción (latencia) como el consumo del conjunto, el cuál es extraordinariamente bajo (80,83 nW). También cabe destacar que se ha obtenido un *jitter* máximo de 4,71 ms en la generación de eventos para casos extremos y un *fill factor* del 11,51 %. Además hemos logrado un rango dinámico muy amplio (> 160 dB) que nos permitirá utilizar el píxel DVS diseñado en múltiples aplicaciones. Nótese que el diseño de nuestro píxel tiene mayor ganancia, menor área y menor consumo de energía que el original.

Dentro de estas posibles aplicaciones, cabe destacar el uso de píxeles DVS en microscopía electrónica. En los microscopios SEM, los electrones que bombardean el circuito generan pares electrón-hueco que pueden generar corriente en las uniones PN. La alta ganancia con la que se ha diseñado el sensor DVS permite detectar variaciones de carga muy pequeñas en los microscopios, logrando así una extraordinaria resolución.

Un posible trabajo que quedaría por hacer, tras su fabricación, sería testarlo comprobando que cumple aproximadamente con las expectativas, presentando un comportamiento similar al obtenido mediante simulaciones. Una vez llevado a cabo este proceso, se podría finalizar el sensor de imagen completo y probar su aplicación en campos tan amplios como la reconstrucción de imagen o la descrita sobre microscopía electrónica. Además, la alta resolución temporal que presenta este tipo de píxeles, lo hace apto para aplicaciones de estimaciones de flujo óptico, ofreciendo una idea de la velocidad de un objeto en movimiento dentro del plano de la imagen.

Por último, se ha creído conveniente añadir algunas posibles mejoras de nuestro diseño:

- Revisar las dimensiones de los transistores con el fin de optimizar el comportamiento de cada parte y por tanto, del propio píxel.
- Sabemos que la comparación realizada en la generación de eventos es más lenta cuanto menor sea la corriente, pero necesitamos que los transistores operen en Inversión Débil para minimizar el consumo. Por ello, sería de gran utilidad añadir en los comparadores un transistor de “*boosting*” realimentado con la salida. De forma que cuando la salida comienza a activarse, este transistor se enciende e introduce una gran cantidad de corriente, acelerando así el proceso de comparación. Una vez el píxel ha sido atendido, se desactiva el transistor de “*boosting*” y el único consumo estático del píxel sería el de la corriente de polarización que fijamos con V_{bias} .
- Optimizar la respuesta del sistema tras la generación de un evento de forma que podamos minimizar la diferencia en tensión entre los umbrales, y así maximizar la resolución. Es decir, profundizar en nuestro estudio sobre el Amplificador Diferenciador utilizado.

Bibliografía

- [1] M. A. Mahowald and C. Mead, “The Silicon Retina,” *Scientific American*, vol. 264, no. 5, pp. 76–82, May 1991.
- [2] M. Mahowald, *An Analog VLSI System for Stereoscopic Vision*. USA: Kluwer Academic Publishers, 1994.
- [3] D. Kahng, “Electric Field Controlled Semiconductor Device,” *U.S. Patent*, vol. 31, no. 3, pp. 102–230, May 1960.
- [4] M. F. Tompsett, G. F. Amelio, and G. E. Smith, “Charge Coupled 8-BIT Shift Register,” *Applied Physics Letters*, vol. 17, no. 3, pp. 111–115, Aug. 1970.
- [5] P. Lichtsteiner, C. Posch, and T. Delbruck, “A 128×128 120 dB 15 μ s Latency Asynchronous Temporal Contrast Vision Sensor,” *IEEE Journal of Solid-State Circuits*, vol. 43, no. 2, pp. 566–576, 2008.
- [6] C. Posch, T. Serrano-Gotarredona, B. Linares-Barranco, and T. Delbruck, “Retinomorphic Event-Based Vision Sensors: Bioinspired Cameras With Spiking Output,” *Proceedings of the IEEE*, vol. 102, no. 10, pp. 1470–1484, 2014.
- [7] T. Delbruck and R. Berner, “Temporal contrast AER pixel with 0.3%-contrast event threshold,” in *Proceedings of 2010 IEEE International Symposium on Circuits and Systems*, 2010, pp. 2442–2445.
- [8] J. A. Leñero-Bardallo, T. Serrano-Gotarredona, and B. Linares-Barranco, “A 3.6 μ s Latency Asynchronous Frame-Free Event-Driven Dynamic-Vision-Sensor,” *IEEE Journal of Solid-State Circuits*, vol. 46, no. 6, pp. 1443–1455, 2011.
- [9] T. Serrano-Gotarredona and B. Linares-Barranco, “A 128×128 1.5% Contrast Sensitivity 0.9% FPN 3 μ s Latency 4 mW Asynchronous Frame-Free Dynamic Vision Sensor Using Transimpedance Preamplifiers,” *IEEE Journal of Solid-State Circuits*, vol. 48, no. 3, pp. 827–838, 2013.
- [10] R. Berner and T. Delbruck, “Event-Based Pixel Sensitive to Changes of Color and Brightness,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 58, no. 7, pp. 1581–1590, 2011.
- [11] J. Yuan, H. Y. Chan, S. W. Fung, and B. Liu, “An Activity-Triggered 95.3 dB DR –75.6 dB THD CMOS Imaging Sensor With Digital Calibration,” *IEEE Journal of Solid-State Circuits*, vol. 44, no. 10, pp. 2834–2843, 2009.

-
- [12] C. Posch, D. Matolin, and R. Wohlgenannt, “A QVGA 143dB dynamic range asynchronous address-event PWM dynamic image sensor with lossless pixel-level video compression,” in *2010 IEEE International Solid-State Circuits Conference - (ISSCC)*, 2010, pp. 400–401.
- [13] C. Posch, D. Matolin, and R. Wohlgenannt, “A QVGA 143 dB Dynamic Range Frame-Free PWM Image Sensor With Lossless Pixel-Level Video Compression and Time-Domain CDS,” *IEEE Journal of Solid-State Circuits*, vol. 46, no. 1, pp. 259–275, 2011.
- [14] R. Berner, C. Brandli, M. Yang, S.-C. Liu, and T. Delbruck, “A 240×180 10mW 12us latency sparse-output vision sensor for mobile applications,” in *2013 Symposium on VLSI Circuits*, 2013, pp. C186–C187.
- [15] G. Gallego, T. Delbruck, G. M. Orchard, C. Bartolozzi, B. Taba, A. Censi, S. Leutenegger, A. Davison, J. Conradt, K. Daniilidis, and D. Scaramuzza, “Event-based Vision: A Survey,” *IEEE Transactions on Pattern Analysis and Machine Intelligence*, pp. 1–1, 2020.
- [16] L. C. Gontard, J. A. Leñero-Bardallo, F. M. Varela-Feria, and R. Carmona-Galán, “Vertically Stacked CMOS-Compatible Photodiodes for Scanning Electron Microscopy,” in *2020 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2020, pp. 1–5.
- [17] J. Leñero, “Photoreceptors in CMOS,” *Neuromorphic Electronics*, pp. 1–1, Course 2011-2012.
- [18] B. Razavi, *Design of Analog CMOS Integrated Circuits*, 1st ed. McGraw-Hill, 2001.
- [19] J.J.Martínez, “Tutorial básico de introducción a Cadence 6,” *Centro Nacional de Microelectrónica-C.S.I.C., Instituto de Microelectrónica de Sevilla-IMSE, Área de CAD*, vol. Versión 1.0, 2014.