

# CODISEÑO HARDWARE/SOFTWARE DE UN SISTEMA DE DOSIFICACIÓN BASADO EN LÓGICA DIFUSA\*

A. CABRERA<sup>1</sup>, S. SÁNCHEZ-SOLANO<sup>2</sup>, R. SENHADJI<sup>2</sup> Y A. BARRIGA<sup>2</sup>

<sup>1</sup> Dpto. Automática y Computación. Facultad de Ingeniería Eléctrica. Instituto Superior Politécnico “José Antonio Echeverría”, Ciudad de la Habana, Cuba.

<sup>2</sup> Instituto de Microelectrónica de Sevilla. Centro Nacional de Microelectrónica, Avda. Reina Mercedes s/n, 41012-Sevilla, España.

*En esta comunicación se describe la realización mediante codiseño hardware/software de un sistema de dosificación que emplea técnicas de control basadas en lógica difusa. La implementación final se ha realizado sobre una placa de desarrollo que incluye una FPGA XC4005XL y un microcontrolador Intel 8031. Para el diseño del controlador difuso se ha utilizado un entorno de desarrollo de sistemas difusos de libre distribución, mientras que la síntesis hardware del sistema se ha llevado a cabo mediante versiones educativas de herramientas comerciales.*

## 1. Introducción

Al explorar el espacio de diseño de un sistema electrónico de cierta complejidad siempre surgen dos alternativas contrapuestas. Por un lado, el empleo de componentes estándar cuya funcionalidad puede ser definida mediante programación. Por otro, la implementación de dicha funcionalidad mediante un circuito microelectrónico específicamente construido para la aplicación. Es bien conocido que la primera alternativa (alternativa *software*) proporciona soluciones que presentan una gran flexibilidad a pesar de requerir consumos de área y tiempos de ejecución elevados, mientras que la segunda (alternativa *hardware*) optimiza los aspectos de tamaño y velocidad de operación a costa de limitar la flexibilidad de la solución. A medio camino entre ambas, las técnicas de codiseño hardware/software pretenden obtener un compromiso adecuado entre las ventajas e inconvenientes de ambas aproximaciones.

Siguiendo dichas técnicas, en esta comunicación se describe el diseño del controlador de un sistema de dosificación basado en lógica difusa y su implementación mediante la FPGA y el microcontrolador incluidos en una placa de desarrollo XS40-005XL. La elección de este problema concreto viene motivada por la disponibilidad de una maqueta del sistema de dosificación, lo que nos permitirá llegar a una realización final del sistema, así como por la posibilidad de disponer de las herramientas de CAD necesarias para diseñar el controlador (entorno de desarrollo *Xfuzzy* [1]), sintetizar los componentes hardware del sistema en la FPGA (Xilinx Foundation 3.1i [2]) y programar el microcontrolador Intel 8031 (herramientas de desarrollo para MCS-51).

---

\* Este trabajo ha sido parcialmente financiado por el proyecto CICYT TIC98-0869.

## 2.- Descripción del sistema

El sistema a controlar consiste en una maqueta diseñada por la compañía SUR A&C para probar distintas estrategias de control basadas en lógica difusa. La maqueta está formada por dos cubetas independientes de 120 cm de altura y 20 cm de diámetro. Cada una de ellas posee una electroválvula en su parte superior para controlar la entrada de líquido, un sensor de presión en la parte inferior para proporcionar una medida del nivel de líquido contenido y una válvula de control manual que permite verter el líquido de cada cubeta en un recipiente común, desde el que se bombea de nuevo hacia las cubetas a través de una motobomba gobernada por un variador de velocidad (Figura 1).



**Figura 1:** *Maqueta del sistema de dosificación.*

Los sensores de presión proporcionan una salida en intensidad (4 a 20 mA) para una presión máxima aproximadamente 10 veces superior a la manejada en el problema. Las electroválvulas y el variador de velocidad de la motobomba son controlados por señales de tensión (0 a 10 V).

Esta maqueta permite analizar diversas estrategias de control. Utilizando tanto una sola cubeta como ambas, se puede actuar sobre el motor manteniendo la(s) electroválvula(s) abierta(s), sobre la(s) electroválvula(s) con el motor a velocidad constante, o sobre el motor y la(s) electroválvula(s) simultáneamente. En todos los casos, el objetivo del sistema de control será mantener el nivel de líquido lo más cercano posible al objetivo prefijado. La estrategia de control aplicada corresponde al equivalente difuso de un controlador PD incremental. Por lo tanto, el controlador difuso para una cubeta requiere dos entradas (error y variación de error) y proporciona una señal de salida que representa la variación de la apertura de la electroválvula o de la velocidad de la motobomba. El sistema de

dos cubetas se puede implementar con dos controladores independientes que actúan sobre cada electroválvula mientras que la motobomba es gobernada por la suma acotada de la salida de ambos controladores. No obstante, dadas las características de simetría de ambas cubetas, los controladores difusos de ambas cubetas serán idénticos, por lo que puede utilizarse sólo uno si se ejecutan secuencialmente los procesos de inferencia.

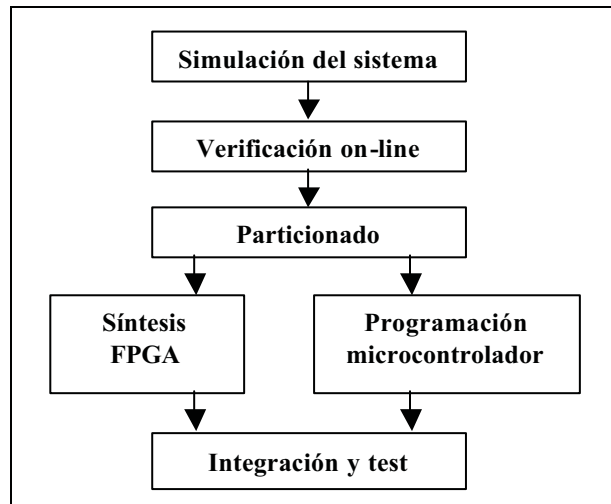
## 3.- Metodología de diseño

La metodología de diseño utilizada en el desarrollo del sistema de dosificación se esquematiza en el diagrama de flujo de la Figura 2. Las dos primeras etapas se realizan con ayuda de herramientas del entorno de desarrollo *Xfuzzy*. En la etapa de simulación del sistema con *xfsim*, tanto el controlador difuso como la planta son modelados mediante programas C.

En la etapa de verificación on-line, la propia maqueta es incluida en el lazo de simulación a través de una tarjeta de adquisición de datos controlada por la herramienta *xflab* [3].

Tras realizar ambas etapas de diseño se dispone de una implementación software operativa del sistema de dosificación que constituye el punto de partida de la fase de identificación de componentes y particionado del sistema. Las principales actividades realizadas por los diferentes componentes del sistema se resumen a continuación:

- Inicialización del sistema
- Lectura de la posición objetivo
- Lectura del nivel de líquido de cada cubeta
- Determinación de las entradas al sistema de inferencia
- Cálculo de la inferencia difusa
- Procesado de la salida del controlador
- Generación de las señales de control de electroválvulas y motobomba



**Figura 2:** Metodología de diseño.

La disponibilidad de placas de desarrollo que incluyen un microcontrolador de propósito general y una FPGA permite compartir entre ambos componentes la funcionalidad requerida por el sistema. Así, el cálculo de la inferencia difusa se asignará a un controlador de propósito específico construido sobre la FPGA, mientras que los algoritmos de pre y postprocesado de las entradas y salidas del motor de inferencia se programarán en el microcontrolador Intel 8031. Uno de los temporizadores que proporciona este último dispositivo será usado para realizar el proceso de temporización del sistema. Por último será necesario completar el sistema con la circuitería necesaria para adaptar los niveles de señal utilizados por los sensores y actuadores a los empleados en la placa de desarrollo.

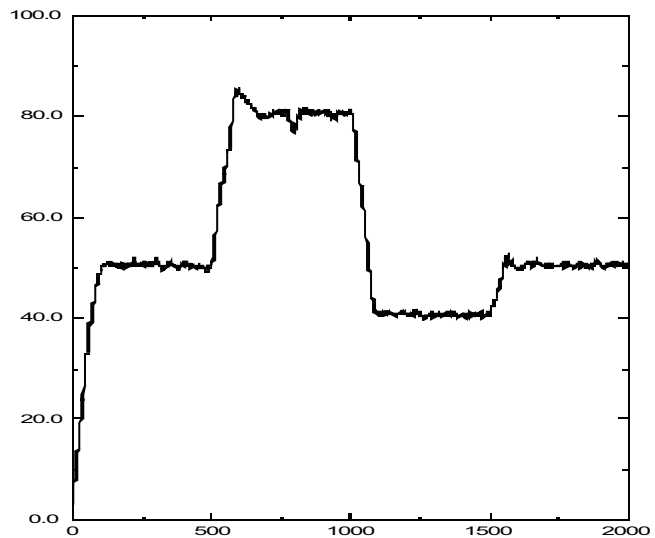
#### 4.- Detalles de implementación

El montaje experimental consiste en la placa XS-Board (XS40-005XL de XESS Corporation [4]) insertada en una placa de montaje que incluye los elementos de conversión A/D (AD7824) y D/A (AD7226) y de acondicionamiento de señal. Además del microcontrolador Intel 8031 y la FPGA Xilinx XC-4005, la placa XS-Board dispone de 32 Kbytes de memoria RAM estática, un circuito de reloj programable, display LED de 7 segmentos y conectores para la comunicación con el puerto paralelo de un PC, para una salida VGA y para una entrada PS2. La placa cuenta asimismo con un software de apoyo que permite realizar las tareas de programación del reloj (GXSSSETCLK), descarga de la configuración de la FPGA y del programa para el microcontrolador (GXSSLOAD) y test de la placa (GXSSTEST) [5].

La etapa de síntesis de la FPGA se realizó con ayuda del entorno “Xilinx Foundation 3.1i”. La descripción VHDL del controlador difuso fue obtenida a partir de su especificación XFL mediante la herramienta *xfvhdl* del entorno *Xfuzzy* [6]. Dada la reducida capacidad de la

FPGA disponible se limitó la resolución de las entradas y salidas del controlador a 6 bits. El tipo de controlador empleado corresponde a un Fuzzy-PD con antecedentes almacenados en memoria y método de defuzzificación simplificado. Por otra parte, dado que el sistema de inferencia actúa como un coprocesador del 8031, fue necesario incorporar también en la FPGA circuitos de interfaz con este dispositivo. El resultado de la implementación arrojó un 98% de utilización de los CLBs de la FPGA (193 de 196) y una frecuencia máxima de operación de 20 MHz.

La implementación software sobre el 8031 se llevó a cabo con la ayuda de distintas herramientas de desarrollo para la familia MCS-51. En concreto, el ensamblador (*X.EXE*) y el enlazador (*L.EXE*) de *A. D. Software* y el depurador (*AVSIM51.EXE*) de *AVOCET Systems*. El código programado en el microcontrolador incluye el algoritmo general del ciclo de adquisición, preprocesado, comunicación con el motor de inferencia, postprocesado y determinación de la salida del sistema, junto con numerosas rutinas auxiliares que controlan los mecanismos de interrupción, de entrada/salida hacia y desde el motor de inferencia, y de comunicación con el exterior. La Figura 3, donde se representa la evolución del sistema para distintas posiciones objetivo, muestra algunos de los resultados experimentales obtenidos.



**Figura 3:** Resultados experimentales.

## 5. Conclusiones

En esta comunicación se describe el codiseño hardware/software del mecanismo de control de un sistema dosificador. Las características del software utilizado para realizar el diseño y de la placa de desarrollo empleada hacen que esta experiencia de diseño puede ser tomada como base para el desarrollo de nuevas prácticas en cursos avanzados sobre diseño microelectrónico y sistemas de control.

## Referencias

- [1] D.R. López, C.J. Jiménez, I. Baturone, A. Barriga, S. Sánchez-Solano. *Xfuzzy: A Design Environment for Fuzzy Systems*. 7th IEEE Int. Conf. on Fuzzy Systems (1998).
- [2] *The Programmable Logic Data Book*, Xilinx Inc. (1999).
- [3] R. Senhadji, S. Sánchez-Solano, D.R. López, A. Barriga, *Xflab: An On-line Verification Tool for Fuzzy Controllers*, Information Processing and Management of Uncertainty in Knowledge-based Systems (2000).
- [4] *XS40, XSP Board V1.4 User Manual*, XESS Corporation (1999).
- [5] *GXSTOOLS V3.0 User Manual*, XESS Corporation (1999).
- [6] I. Baturone, A. Barriga, S. Sánchez-Solano, C. J. Jiménez Fernández, D. R. López, *Microelectronic Design of Fuzzy Logic-Based Systems*, CRC Press (2000).